# Grundlegende Analyse der Schreib- und Leseoperationen in passiven Crossbar-Strukturen mit resistiv schaltenden Materialien

Von der Fakultät für Elektrotechnik und Informationstechnik der
Rheinisch-Westfälischen Technischen Hochschule Aachen
zur Erlangung des akademischen Grades eines
Doktors der Ingenieurwissenschaften genehmigte Dissertation

vorgelegt von

Diplom-Ingenieur

Alexander Flocke

aus Delmenhorst

Berichter: Universitätsprofessor Dr.-Ing. Tobias G. Noll
Universitätsprofessor Dr.-Ing. Rainer Waser

Tag der mündlichen Prüfung: 13. Mai 2015

Diese Dissertation ist auf den Internetseiten der Universitätsbibliothek online verfügbar.

Für Nadja,

Clara und Teresa

Die vorliegende Arbeit entstand während meiner Tätigkeit am Lehrstuhl für Allgemeine Elektrotechnik und Datenverarbeitungssysteme der Rheinisch-Westfälischen Technischen Hochschule Aachen.

Mein besonderer und herzlicher Dank gilt meinem Doktorvater Universitätsprofessor Dr.-Ing. Tobias G. Noll für die Unterstützung und Betreuung dieser Arbeit. Seine großzügige Förderung, die vielen fruchtbaren Diskussionen und die Ermöglichung, meine Arbeit auf internationalen Konferenzen zu präsentieren, haben wesentlich zum Gelingen meiner Promotion beigetragen.

Herrn Universitätsprofessor Dr.-Ing. Rainer Waser danke ich für die Betreuung meiner Arbeit als Zweitgutachter.

Meinen Kollegen und den Studenten vom EECS danke ich für viele hilfreiche Diskussionen und die angenehme und konstruktive Zusammenarbeit. Ferner danke ich den Kollegen des Peter Grünberg Institutes (ehemals Institut für Festkörperforschung – IFF) am Forschungszentrum Jülich, die durch viele anregende Gespräche und Hilfestellungen einen großen Anteil an dieser Arbeit haben.

Mein Dank gilt meiner Familie, insbesondere meinen Eltern, die mich auf meinem Weg immer bedingungslos unterstützt haben.

Ohne das große Verständnis meiner Frau und ihre grenzenlose Geduld und Unterstützung hätte ich diese Arbeit nicht fertigstellen könne. Nadja, ich danke Dir für alles.

Bodenheim, Februar 2016

Alexander Flocke

# Inhalt

Inhalt ..... I
Kurzfassung ..... V
1. Einleitung ..... 1
1.1. Motivation und Zielsetzung ..... 2
1.2. Gliederung der Arbeit ..... 2
2. Resistiv schaltende Materialien ..... 5
2.1. Formieren des Materials ..... 5
2.2. Schaltmechanismen ..... 6
2.3. Veröffentlichungen zu resistiv schaltenden Materialien ..... 9
2.4. Modell einer hysteretisch schaltenden Speicherzelle ..... 20
2.5. Zusammenfassung ..... 29
3. Architekturen ..... 31
3.1. Crossbar-Array ..... 32
3.2. Herstellungsverfahren ..... 34
3.2.1. Konventionelle Lithografie ..... 34
3.2.2. Nanoimprint-Verfahren ..... 35
3.3. Parasitäre Elemente der Architektur ..... 36
3.3.1. Segmentwiderstand der Crossbar-Leitungen ..... 37
3.3.2. Widerstand der CMOS-Schalter ..... 40
3.4. Elektromiration ..... 42
3.5. Zusammenfassung ..... 44
4. Methodik dieser Arbeit ..... 45
4.1. Modellierung von passiven Crossbar-Arrays ..... 47
4.2. Speichermuster ..... 49
4.2.1. Speichermuster für die Leseoperation ..... 49
4.2.2. Muster für die Schreiboperation ..... 50
4.3. Simulation ..... 51
5. Schreiboperationen in Crossbar-Arrays ..... 53

5.1. Schreiboperation für Materialen mit bipolarem Schaltverhalten ..... 57
5.1.1. Statische Verlustleistung während des Schreibvorganges ..... 60
5.2. Schreiboperation für Materialen mit unipolarem Schaltverhalten..... 66
5.2.1. Statische Verlustleistung während des Schreibvorganges ..... 69
5.3. Einfluss der parasitären Elemente auf den Schreibvorgang ..... 72
5.3.1. Einfluss des On-Widerstandes der Auswahltransistoren..... 72
5.3.2. Einfluss des Off-Widerstandes der Auswahltransistoren..... 77
5.3.3. Einfluss des Widerstandes der Crossbar-Elektroden..... 78
5.4. Fazit für die Schreiboperation ..... 83
6. Leseoperationen in Crossbar-Arrays..... 85
6.1. Stromgetriebene Spannungsauswertung (A) ..... 88
6.1.1. Beschaltung für ein optimales $\Delta V_{out}$ mit festen Spannungen ..... 91
6.1.2. Beschaltete Wortleitungen ($V_{out}$) ..... 92
6.1.3. Beschaltete Wortleitungen ($V_{out}$) und Bitleitungen ($V_{out}$)..... 102
6.1.4. Einfluss der Crossbar-Größe und des $R_{OFF}/R_{ON}$-Verhältnisses..... 107
6.1.5. Fazit für die stromgetriebene Spannungsauswertung..... 108
6.2. Spannungsgetriebene Spannungsauswertung (B)..... 110
6.2.1. Floatende Wort- und Bitleitungen..... 113
6.2.2. Optimale Beschaltung der Wortleitungen und Bitleitungen ..... 114
6.2.3. Beschaltete Wortleitungen ($V_{out}$) ..... 116
6.2.4. Beschaltete Wortleitungen ($V_{out}$) und Bitleitungen ($V_{out}$)..... 121
6.2.5. Fazit für die spannungsgetriebene Spannungsauswertung..... 125
6.3. Stromgetriebene Stromauswertung (C) ..... 126
6.3.1. Auswertung über globale Referenzzellen ..... 127
6.3.2. Auswertung über lokale Referenzzellen ..... 129
6.3.3. Fazit für die stromgetriebene Stromauswertung ..... 133
6.4. Spannungsgetriebene Stromauswertung (D) ..... 134
6.4.1. Beschaltete Wortleitungen (0 V)..... 134
6.4.2. Beschaltete Wort- und Bitleitungen (beide 0 V)..... 137
6.4.3. Beschaltete Wortleitungen ($V_{in}$) und Bitleitungen (0 V) ..... 138

6.4.4. Fazit für die stromgetriebene Stromauswertung ..... 140
6.5. Vergleich der Leseschemata ..... 141
7. Ergebnisse der Analysen ..... 147
8. Zusammenfassung und Ausblick ..... 155
Anhang ..... 157
A Begriffserklärungen ..... 157
B Herleitung der Bewertungsfaktoren η für die nichtlinearen IV-Kennlinien ..... 159
C Herleitung der Schreibspannungen ..... 162
C.A Bipolares Schreiben ..... 162
C.B Unipolares Schreiben ..... 168
Literatur ..... 171

# Kurzfassung

Mit dem Erreichen atomarer Abmessungen ist das Ende des Mooreschen Gesetzes nunmehr nicht nur aus wirtschaftlichen Gründen, sondern auch aufgrund physikalischer Grenzen in absehbare Nähe gerückt. Eine Nachfolgetechnologie, die zukünftig den Erfolg der CMOS-Technologie in der Mikroelektronik fortsetzen könnte, ist bislang weder für integrierte Logikschaltungen noch für Halbleiter-Speicher identifiziert. Es sind jedoch aussichtsreiche Bauelement-Konzepte bekannt, die in hybrider Kombination mit CMOS-Schaltungen eine weitere Skalierung ermöglichen könnten. Für zukünftige nichtflüchtige Speicher werden z.B. auf schaltenden Materialien basierende Bauelemente untersucht, die zwei stabile resistive Zustände annehmen können. Unter Verzicht auf Auswahltransistoren ist die Größe einer Speicherzelle damit nur noch von den Elektroden-Abmessungen abhängig und kann auf der theoretisch kleinstmöglichen Fläche $4F^2$ realisiert werden. Solche Anordnungen, in denen die Kreuzungen von Wort- und Bit-Leitungen gleichzeitig die Anschlusselektroden der Speicherzelle bilden, werden als passive Crossbar-Arrays bezeichnet. Solange die verwendeten Speicherbauelemente eine ausreichende Richtwirkung aufweisen, ist das Schreiben und Lesen in solchen Crossbar-Arrays mittels aktiver CMOS-Schaltungen (wie in Dioden-Arrays) unproblematisch.

Die vorliegende Dissertationsschrift widmet sich daher der hochaktuellen und herausfordernden Frage, welche Schreib-/Lese-Konzepte als attraktiv erscheinen und welcher Entwurfsraum sich in Abhängigkeit der Bauelement-Eigenschaften aufgrund fundamentaler Grenzen ergibt. Dies insbesondere im Hinblick auf den derzeitigen Stand der Technologie-Entwicklung, nachdem eine geeignete Richtwirkung für effiziente Bauelemente nur schwer erreichbar erscheint. Ohne eine solche Richtwirkung gestalten die Ströme über eigentlich nicht adressierte Array-Elemente das Schreiben bzw. Lesen als schwierig oder gar unmöglich. Zunächst wird ein vereinfachtes Ersatzschaltbild des Crossbar-Arrays entwickelt, dessen Knoten- und Maschengleichungen für verschiedene äußere Beschaltungen geschlossen gelöst werden können. Dieses mathematische Modell wird für die Analyse des Einflusses von parasitären Elementen im Array durch die Verwendung von Schaltungssimulationen ergänzt. Auf Basis dieser beiden Ansätze werden unterschiedliche Konzepte für die Schreib- und Leseoperationen untersucht und hinsichtlich Performance, Empfindlichkeit gegenüber den parasitären Elementen sowie Verlustleistung verglichen und bewertet.

Es ergibt sich, dass mithilfe rückgekoppelter aktiver CMOS-Schaltungen sowohl das Beschreiben als auch das Auslesen von passiven Crossbar-Strukturen mit ausreichendem Pegel möglich ist. Die Ergebnisse dieser fundamentalen Analyse können wertvolle Hinweise für die weitere technologische Optimierung hysteretischer resistiver Switches aufzeigen sowie die Basis für ein fundiertes Benchmarking zwischen skalierten CMOS-Schaltungen und hybriden Crossbar-Arrays legen.

# 1. Einleitung

Seit zirka 50 Jahren ist „Moore's Law" der Motor der Mikroelektronik. Als selbsterfüllende Prophezeiung sorgt es dafür, dass sich die Anzahl der Transistoren auf einem Chip immer erhöht und dass sich gleichzeitig die Strukturgröße der Transistoren ständig verringert. Mit dem Erreichen von atomaren Abmessungen in CMOS-Schaltkreisen scheint das Ende des Mooreschen Gesetzes endgültig erreicht zu sein. Eine eindeutige Nachfolge für die CMOS-Technologie, die die Möglichkeit bietet, kostengünstig Milliarden von wenigen Nanometer großen Bauelementen zu integrieren, ist noch nicht gefunden.

Auch auf dem Gebiet der Speichertechnik wird intensiv nach einer Technologie gesucht, die heutige Flash- bzw. SRAM-Speicher ablösen könnte. Möglichst kompakte Abmessungen der Speicherzellen sind neben hohem Durchsatz und – vor allem für mobile Anwendungen – geringer Verlustleistungsaufnahme die Schlüsselkomponenten für einen leistungsstarken Speicher. 1T1X-Speicherzellen, bestehend aus einem Auswahltransistor (T) und einem Speicherelement (X) in dem die eigentliche Information abgelegt ist, können nur mit dem allgemeinen Technologietrend verkleinert werden. Die opto-lithografischen Prozesse, die für den CMOS-Transistor notwendig sind, werden dabei mit zunehmender Strukturfeinheit immer aufwändiger und somit teurer. Um sich bei der Speicherdichte vom Technologietrend lösen zu können, ist es unabdingbar, auf die CMOS-Komponenten innerhalb der Speicherzellen zu verzichten. Passive Crossbar-Strukturen, die lediglich aus kreuzförmig angeordneten Leiterbahnen bestehen, erfüllen genau diese Anforderung. Wenn jeder Kreuzungspunkt der Leiterbahnen eine Speicherzelle darstellt, lässt sich mit solch einer Architektur theoretisch die höchste Speicherdichte erreichen.

Im Fokus der Materialforschung stehen für das Speicherelement unter anderem schaltende Materialien, die über verschiedene Mechanismen in nieder- und hochohmige Zustände versetzt werden können. Die Widerstandskennlinien dieser Zustände sind häufig nichtlinear, in der Regel weisen sie jedoch keine Richtwirkung wie zum Beispiel bei einer Diode auf. In Kombination mit den passiven Crossbars lässt sich mithilfe dieser schaltenden Materialien ein kostengünstiger und hochkomprimierter Speicher herstellen.

Neben den technologischen Herausforderungen bei der Herstellung dieser Materialien und der Crossbar-Strukturen ist der Zugriff auf einzelne Speicherzellen in Speichern ohne Auswahltransistor ein ungelöstes Problem. Da es sich bei den einzelnen Speicherzellen um rein passive Elemente ohne Richtwirkung handelt, verursachen parasitäre Pfade in der Crossbar beim Auslesen der Speicherzellen ungewollte Strompfade, die zu einem verringerten Signalpegel führen. Im Extremfall kann die ausgewählte Speicherzelle aufgrund dieser parasitären Pfade nicht mehr ausgelesen oder geschrieben werden.

Die rein passiven Crossbars mit schaltendem Material müssen mit aktiven Schaltungen versorgt, geschrieben und ausgelesen werden. Bislang gibt es noch keine umfassende Untersuchung, welche Schreib- und Ausleseschaltungen für passive Crossbars am erfolgversprechendsten sind und welche Einschränkungen sich bezüglich des verwendeten Materials und der Crossbar selbst ergeben.

## 1.1. Motivation und Zielsetzung

In der Literatur finden sich zahlreiche Veröffentlichungen, die schaltende Materialien untersuchen. Diese technologienahen Arbeiten gehen auf die physikalischen und chemischen Details des Schaltvorganges an sich ein. In der Regel werden jedoch entweder einzelne Zellen untersucht oder ein Array von Zellen, die über Transistoren voneinander entkoppelt sind. Desweiteren bewerten andere Veröffentlichungen zukünftige Schaltungs- und Speicherkonzepte unter der Annahme, dass sich die entsprechenden Basiselemente (Schalter und Speicherzellen) in beliebiger Qualität fertigen, beschreiben und auslesen lassen.

Zwischen diesen beiden Extremen, der Betrachtung der physikalischen Vorgänge auf der einen und der makroskopischen Betrachtung von Architekturen auf der anderen Seite, gibt es eine Lücke, die in der Literatur nur selten Beachtung findet: Welche Voraussetzungen müssen auf der physikalischen Ebene erfüllt sein, damit schaltende Materialien als Grundlage für Speicherzellen in passiven Crossbars eingesetzt werden können? Welche Schaltungen eignen sich am besten, um passive Crossbars als Massenspeicher nutzbar zu machen?

Ziel dieser Arbeit ist es, den Entwurfsraum für passiv schaltende Crossbar-Strukturen als mögliche Nachfolgetechnologie für konventionelle Speichertechniken zu definieren. Dabei wird von folgenden Voraussetzungen ausgegangen:

1. Der zu untersuchende Aufbau besteht aus einer passiven Crossbar-Struktur mit einem resistiv schaltenden Material ohne Richtwirkung.
2. Die Ansteuerung und Versorgung der passiven Crossbar-Struktur erfolgt durch eine Standard-CMOS-Technologie.

## 1.2. Gliederung der Arbeit

Diese Arbeit gliedert sich wie folgt:

In Kapitel 2 wird auf Materialien eingegangen, die ein bistabiles Schaltverhalten zeigen und somit als Speicherschicht in einer Crossbar infrage kommen. Verschiedene Mechanismen, denen der Schaltvorgang zugrunde liegt, werden erörtert und verglichen. Eine Übersicht über aktuelle Veröffentlichungen beschreibt die ermittelten Kenndaten der

Materialien und dient als Basis für die Dimensionierung des zu ermittelnden Entwurfsraumes.

Kapitel 3 befasst sich mit der Architektur der Anordnung der sogenannten Crossbar. Es wird auf die Herstellungsverfahren eingegangen sowie die parasitären Elemente einer Crossbar erörtert. Ferner werden Ersatzschaltungen für die notwendigen aktiven CMOS-Strukturen beschrieben und deren Einfluss auf die Crossbar-Struktur erläutert.

Die Methodik, die dieser Arbeit zugrunde liegt, wird in Kapitel 4 erklärt: Es wird die Schaltung dargestellt, die die Grundlage für eine mathematische Modellierung bildet und das Verfahren beschrieben, das bei der Analyse durch Simulation angewendet wird. Ferner werden die untersuchten Muster der Crossbar für Schreib- und Leseoperationen dargestellt.

In Kapitel 5 wird die Schreiboperation in Crossbar-Architekturen mit passivem, resistiv schaltendem Material für das bipolare und unipolare Schreiben untersucht. Dabei wird auf die Verlustleistung der Schreiboperation eingegangen und der Einfluss parasitärer Elemente sowie das Verhältnis der Schreibspannungen wird untersucht.

In Kapitel 6 wird die Leseoperation analysiert. Verschiedene Ansteuerschaltungen mit Strom- oder Spannungsquelle sowie Strom- oder Spannungsauswertung werden in Hinsicht auf die parasitären Elemente, die statische Verlustleistung und den zu erzielenden Signalpegel untersucht und bewertet.

Mit den Ergebnissen aus Kapitel 5 und 6 wird in Kapitel 7 der Entwurfsraum für passive Crossbars als Speichertechnologie diskutiert.

Kapitel 8 gibt einen Ausblick für zukünftige Untersuchungen und Perspektiven für resistiv schaltende Crossbars.

# 2. Resistiv schaltende Materialien

Bereits seit den 1960er Jahren sind resistiv schaltende Materialien mit hysteretischen IV-Charakteristiken bekannt, die sich in zwei Zustände – hochohmig ($R_{OFF}$) und niederohmig ($R_{ON}$) – versetzen lassen [1-3]. Seit einigen Jahren rücken diese Materialien als mögliche Ablösetechnologie für die konventionelle CMOS-Technologie (Complementary Metal Oxide Semiconductor) wieder in den Fokus der Forschung. Da diese Materialien ihren Zustand in der Regel nichtflüchtig speichern können und sich die Effekte, die hinter den Schaltmechanismen stehen, bis hin in den Nanometer-Bereich skalieren lassen, könnten sie eine interessante Alternative für beispielsweise herkömmliche Flash-Speicher sein.

Der übliche Aufbau eines resistiv schaltenden Bauelementes (im Rahmen dieser Arbeit auch „Zelle“ genannt, in Anlehnung an „Speicherzelle“) besteht aus zwei Elektroden und dem dazwischen liegenden schaltenden Material. Über die Spannung an den Elektroden bzw. mit einem kontrollierten Stromfluss durch die Speicherzelle lässt sich der Widerstand des resistiv schaltenden Materials von einem Zustand (hochohmig) in den anderen Zustand (niederohmig) überführen und umgekehrt. Der Widerstand des Materials zwischen zwei Elektroden wird mit einer reduzierten Spannung gemessen und ausgewertet. Die zwei Zustände des Materials können als Speicherzustände interpretiert werden. In Kombination mit einer möglichst kompakten Anordnung der Elektroden könnte so eine deutlich bessere Flächeneffizienz als bei entsprechenden CMOS-Technologien erzielt werden.

Für die Verwendung in Speicherschaltungen muss das schaltende Material bestimmte Eigenschaften aufweisen. So sollte zum Beispiel das Widerstandverhältnis zwischen den beiden Zuständen nicht zu klein sein, um einen gewissen Signalhub beim Auslesen zu garantieren. Die benötigten Schreibspannungen und -ströme sollten im CMOS-kompatiblen Bereich liegen.

Verschiedene Materialien und Schaltmechanismen werden gegenwärtig untersucht. Welche Materialien für den Einsatz in zukünftigen Anwendungen in Frage kommen können, ist momentan unklar. Zum gegenwärtigen Zeitpunkt sind neben den elektrischen Eigenschaften auch die Zuverlässigkeit, Reproduzierbarkeit und Skalierbarkeit der Materialen Gegenstand der Forschung. In vielen Fällen ist der Schaltmechanismus noch nicht erklärbar oder das beobachtete Verhalten kann einem Schaltmechanismus nicht eindeutig zugewiesen werden.

## 2.1. Formieren des Materials

Einige Materialien zeigen bereits ohne initiale Behandlung ein Schalten zwischen einem hoch- und einem niederohmigen Zustand. Es gibt jedoch Materialien, deren Ausgangszustand extrem hochohmig ist, und die erst nach einem einmaligen sogenannten Formierungsprozess zwischen zwei Widerständen hin- und herschalten können [4]. Die Art

und Weise wie die Formierung durchgeführt wird (Strombegrenzung, Vorzeichen der Spannung, Spannungsstärke) kann wesentlichen Einfluss auf die Parameter (Schaltspannungen, Widerstände) und die Art des Schaltens (unipolar, bipolar) haben. Da die Formierung ein einmaliger Vorgang im Herstellungsprozess ist, wird für die Untersuchungen in dieser Arbeit davon ausgegangen, dass das Material bereits formiert wurde.

## 2.2. Schaltmechanismen

Zwei wesentliche Arten von Schalten, also dem Zustandswechsel von einem hochohmigen Zustand ($R_{OFF}$ oder auch HRS, **H**igh **R**esistive **S**tate oder LLS, **L**ow **L**eakage **S**tate) zu einem niederohmigen Zustand ($R_{ON}$ oder auch LRS, **L**ow **R**esistive **S**tate oder HLS, **H**igh **L**eakage **S**tate) und umgekehrt, lassen sich in der Praxis beobachten: sogenanntes unipolares und bipolares Schalten [5].

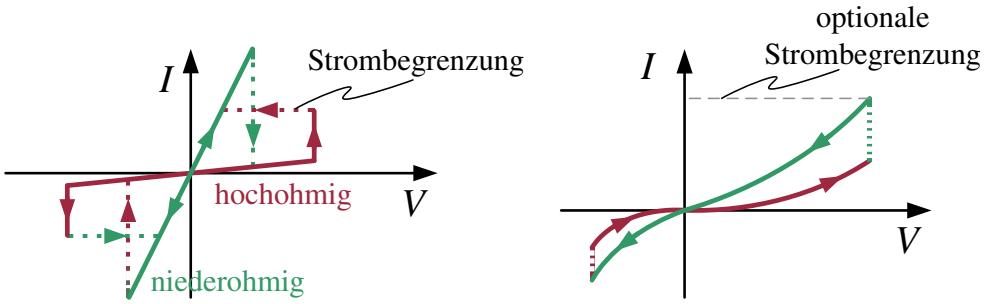



*Abbildung 2-1: Unipolares und bipolares Schalten*

- Unipolare Schaltvorgänge (auch symmetrische Schaltvorgänge genannt), wie in Abbildung 2-1 im linken Teil zu sehen, sind unabhängig von der Polarität der angelegten Spannung. Eine Zelle wechselt beim Überschreiten einer gewissen Schwellenspannung vom hochohmigen in einen niederohmigen Zustand. Der Stromfluss durch die Zelle wird dabei begrenzt. Das Zurückschalten in den hochohmigen Zustand findet bei einer niedrigeren Spannung als der Schwellenspannung statt, jedoch mit einem weit höheren Strom.
- Bipolare (oder auch antisymmetrische) Schaltvorgänge – die IV-Charakteristik für einen solchen Schaltvorgang ist in Abbildung 2-1 im rechten Teil zu sehen – ändern ihren Zustand abhängig von der Polarität der angelegten Spannung. Bei einer bestimmten positiven Spannung ändert sich der Widerstand der Zelle schlagartig von hochohmig zu niederohmig. Wird eine bestimmte negative Spannung an die Zelle angelegt, ändert sich der Widerstand erneut und die Zelle schaltet zurück in den hochohmigen Zustand. Für diesen Schaltvorgang muss eine gewisse Asymmetrie im Aufbau der Speicherzelle vorhanden sein, zum Beispiel

durch unterschiedliches Material der oberen und unteren Elektrode oder eine bestimmte Polarität der Formierungsspannung.

Einige resistiv schaltende Materialien zeigen bipolares, andere unipolares Schalten. Es gibt jedoch auch Materialien, die beide Schaltvorgänge zeigen können. Die Art des Schaltens hängt von unterschiedlichen Faktoren ab: Je nach Wahl der Elektrodenmaterialien [6, 7] oder der Höhe der Strombegrenzung während des Programmierens [8] bzw. des Formierens [9, 10] kann bei einigen Materialien sowohl uni- als auch bipolares Schalten beobachtet werden.

Die Mechanismen, die hinter dem Zustandswechsel stehen, können bisher nur teilweise erklärt und zugeordnet werden. Abbildung 2-2 zeigt einen Überblick über die Klassifizierung verschiedener Schaltmechanismen. Die auf magnetischen Effekten beruhenden Schaltmechanismen finden in dieser Arbeit keine weitere Beachtung und sind an dieser Stelle nur der Vollständigkeit halber erwähnt.

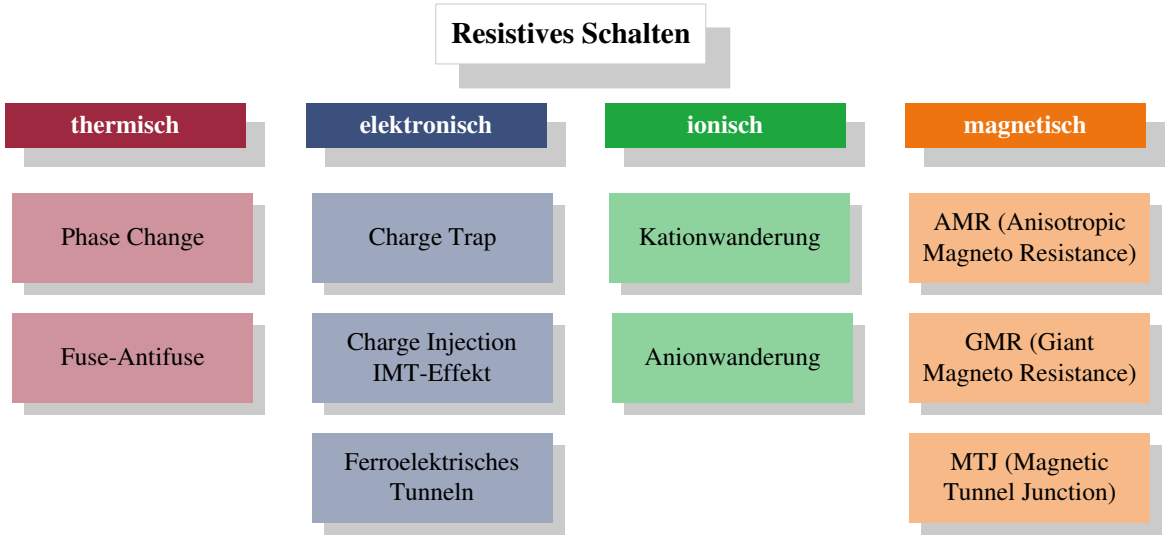



*Abbildung 2-2: Klassifizierung der Schaltmechanismen [5]*

Im Folgenden sollen die verschiedenen Mechanismen kurz erläutert werden. Für eine detaillierte Beschreibung der Effekte wird auf die entsprechende Literatur verwiesen.

**Phase Change-Effekt**

Phase Change-Materialien werden bisher im Wesentlichen bei optischen Speichermedien (CD, DVD, Blue-Ray) eingesetzt. In den letzten Jahren sind Phase Change-Materialien auch als mögliche Materialien für nichtflüchtige Speicher in den Fokus der Forschung gerückt [11]. In der Literatur werden diese Speicher unterschiedlich bezeichnet: PCM (**P**hase **C**hange **M**emory), PRAM, PCRAM oder auch OUM (**O**vonic **U**nified **M**emory). Mit ihrem ausgeprägten Unterschied in der elektrischen Leitfähigkeit zwischen dem amorphen (keine geordneten Kristallstrukturen) und dem kristallinen Zustand haben Phase Change-Materialien ein enormes Potential für nichtflüchtige Speicheranwendungen.

Der Effekt, auf dem der Zustandswechsel bei diesem Schaltmechanismus beruht, ist folgendermaßen erklärbar: Ein langer Spannungspuls („Set“) erhitzt das amorphe Material lokal und führt zu einer Rekristallisation und somit zu einem Bereich im Material mit niederohmigem elektrischen Widerstand. Ein kurzer Spannungspuls mit deutlich höherer Spannung („Reset“) erhitzt das kristalline Material lokal und kühlt es relativ schnell wieder ab. Somit wird die Kristallstruktur zerstört und das Material kehrt in seinen amorphen Ausgangszustand zurück.

**Fuse-Antifuse**

Materialen mit diesem Schaltmechanismus zeigen in der Regel unipolares Schalten [5]. Mit einem spannungsinduzierten partiellen dielektrischen Durchbruch wird das Material durch die beim Stromfluss entstehende Wärme modifiziert. Aufgrund der Strombegrenzung sind die Größe und Leitfähigkeit des dabei entstehenden Filaments begrenzt. Abbildung 2-3 zeigt eine schematische Darstellung einer solchen leitenden Verbindung. Das Filament kann durch einen hohen Schaltstrom bei geringerer Spannung und der dabei lokal entstehenden Leistungsdichte von $10^{12}$ W/cm$^3$ wieder zerstört werden – ähnlich einer Schmelzsicherung. Das Filament selbst kann aus unterschiedlichen Materialien bestehen: Elektroden-Material das in den Isolator transportiert wird oder abgebautes Isolator-Material (Sub-Oxide) [12].

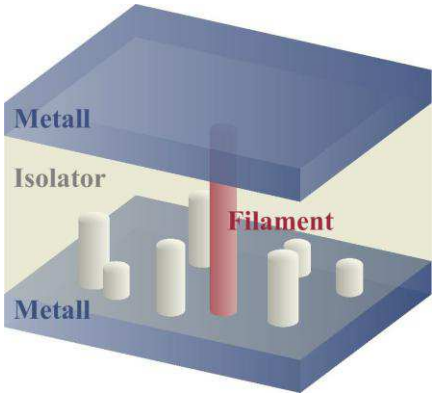



*Abbildung 2-3:Filament in MIM-Struktur [5]*

**Charge Trap**

Eine mögliche Erklärung für das resistive Schalten von Materialien beruht auf dem Charge Trap-Model. Ladungen werden durch Fowler-Nordheim-Tunneln bei hohen Feldstärken in den Isolator eingebracht und sammeln sich in bestimmten Domänen, die sich zum Beispiel an Defekten, Fremdstoffatomen oder metallischen Nanopartikeln ausbilden können. Diese geladenen Domänen verändern die Potentialbarriere zwischen den Elektroden. In [13] wird ein Modell dieses Schaltmechanismus für unipolares Schalten beschrieben und in [14] für bipolares Schalten erweitert. Es ist jedoch noch unklar, welche Effekte im Detail den Schaltmechanismus beeinflussen.

**Charge Injection**
Die grundlegende Funktionsweise dieses Effektes ist eine Dotierung des Isolators durch Injektion von Ladungsträgern, die dazu führt, dass das Material leitfähig wird. Dieser Effekt, bei dem ein Nichtleiter durch ein angelegtes elektrisches Feld zu einem sehr guten Leiter wird, ist jedoch in weiten Teilen noch nicht erklärbar. Er wird auch IMT (Insulator-Metal-Transition) genannt.

**Ferroelektrisches Tunneln**
Bei ferroelektrischen Tunnelkontakten (FTJ Ferroelectric Tunnel Junctions) ist das Isolatormaterial zwischen zwei Elektroden ferroelektrisch, kann also durch eine äußere Spannung polarisiert werden [15]. Dabei ist der elektrische Widerstand des Isolatormaterials parallel und antiparallel zur Polarisationsrichtung unterschiedlich groß. Durch Anlegen einer geringen Spannung, bei der die Koerzitivfeldstärke des Materials nicht überschritten wird, kann der Zustand der Polarisation wieder ausgelesen werden.

**Redox-Effekt: Kationenwanderung**
Ein weiterer Schaltmechanismus beruht auf dem Transport von Ionen und elektrochemischen Redoxreaktionen (**Red**uktions-**Ox**idations-Reaktion) [5]. Eine Elektrode fungiert als Oxidationsmittel (aktive Elektrode zum Beispiel Ag), die andere als Reduktionsmittel (inerte Elektrode zum Beispiel W). Beim Anlegen einer Spannung driften $Ag^+$-Ionen durch das ionenleitende Material (Elektrolyt zum Beispiel GeSe) und es entsteht ein sehr gut leitendes Filament (Dendrit). Durch Umkehrung der Spannungspolarität wird das Filament durch elektrochemische Auflösungsprozesse wieder abgetragen, das Material schaltet in den hochohmigen Zustand.

**Redox-Effekt: Anionenwanderung**
Dieser zweite Redox-Effekt ist eng mit der Kationenwanderung verwandt [5]. In vielen Oxiden, besonders in denen der Übergangsmetalle haben Sauerstoff-Vakanzen eine deutlich höhere Beweglichkeit als Kationen. Beim Formierungsprozess bildet sich eine sauerstoffarme Region aus und wächst in Richtung der Anode. Diese sauerstoffarme Region sorgt dafür, dass sich Elektronen der Kathode mit dem Metall verbinden (Reduktion). Das Metalloxid wird in dieser Region leitend und bildet eine „virtuelle Kathode“, die sich in Richtung der Anode weiter ausbildet und schließlich einen leitenden Pfad zwischen den Elektroden herstellt. Durch lokale Oxidation kann dieser leitende Pfad wieder unterbrochen werden.

## 2.3. Veröffentlichungen zu resistiv schaltenden Materialien

Die folgende Tabelle 2-1 gibt eine Übersicht über bekannte Veröffentlichungen zu resistiv schaltenden Materialien. Neben dem schaltenden Material (aktive Schicht) sind auch der Aufbau der Top- und Bottom-Elektrode angegeben. Vier Materialklassen werden

unterschieden: Binäre Oxide, ternäre Oxide sowie Chalkogenide und organische Materialien. Als kleinster gemeinsamer Nenner aller Veröffentlichungen sind in Tabelle 2-1 als Materialparameter die Off- und On-Widerstände dargestellt, sowie die Höhe der Schreibspannungen. Parameterstreuungen sind ebenso wie die Stabilität des Materials nicht berücksichtigt. Zum Teil lassen sich die Widerstandswerte nur als Zehnerpotenz angeben. Dadurch ergibt sich mitunter ein verzerrtes Bild beim Vergleich der einzelnen Veröffentlichungen zueinander. Jedoch unterliegt der Stand der Forschung bei resistiv schaltenden Materialien einer hohen Dynamik und so kann bereits ein auf Größenordnungen reduzierter Überblick bei der Beurteilung neuer Schaltungskonzepte wie passiver Crossbars eine erste Abschätzung über die Verwendbarkeit der Materialien geben.

*Tabelle 2-1: Übersicht schaltende Materialien*

| **Material (aktive Schicht)[1]** | **Typ** | **Top Elektrode[2]** | **Bottom Elektrode[3]** | **Schalten** | **$R_{OFF}$ ($@V_j$)[4]** | **$R_{ON}$ ($@V_j$)[4]** | **$V_{OFF \rightarrow ON}$[5] (Typ)** | **$V_{ON \rightarrow OFF}$ (Typ)** | **in** |
|---|---|---|---|---|---|---|---|---|---|
| **$Al_2O_3$** | binäre Oxide | Cu | $Si/SiO_2/TiO_2/Pt/Al$ | bipolar | 10 MΩ | 20 kΩ | 1.8 V sweep | -0.4 V sweep | [16] |
| **$Cu_2O$** | binäre Oxide | Ni, Ti | Cu | bipolar | 50 MΩ @ 1 V | 50 kΩ @ 1 V | +3 V sweep | -1 V sweep | [17] |
| **$GaO_x$-$NiO_x$** | binäre Oxide | In | ITO | bipolar | $O(10^4\ \Omega)$ | $O(10^2\ \Omega)$ | 2 V sweep | -2 V sweep | [18] |
| **$HfO_2$** | binäre Oxide | Pt | Pt | unipolar | $O(10^9\ \Omega)$ | 600 Ω | ±2 V sweep | ±0.5 V sweep | [19] |
| **$HfO_2$** | binäre Oxide | Au | Pt | bipolar | 300 MΩ @ 1 V | 20 kΩ @ 1 V | 4 V sweep | -2 V sweep | [20] |
| **$HfO_x$** | binäre Oxide | TiN/Ti | TiN | bipolar | 1 MΩ | 3 kΩ | 0.8 V sweep | -0.5 V sweep | [21] |
| **$HfO_x$** | binäre Oxide | Ni | $SiO_x/n^+$-Si | unipolar | 1 MΩ | 1 kΩ | 2.3 V pulse | 1.1 V pulse | [22] |
| **$HfO_2$** | binäre Oxide | Ti | TiN | bipolar | 1 kΩ @ 1 V | 125 Ω @ 1 V | -1.5 V sweep | 3 V sweep | [23] |
| **$Nb_2O_5$** | binäre Oxide | Pt | $p^+$-Si | unipolar | $O(10^6\ \Omega)$ @ 1 V | $O(10^4\ \Omega)$ @ 1 V | ±3.5 V sweep | ±2 V sweep | [24] |
| **NiO** | binäre Oxide | Pt | Pt | unipolar | $O(10^5\ \Omega)$ @ 0.2 V | $O(10^2\ \Omega)$ @ 0.2 V | ±4 V sweep | ±0.5 V sweep | [25] |
| **NiO** | binäre Oxide | $Ni_{0.83}Pt_{0.17}$ | $Ni_{0.83}Pt_{0.17}$ | unipolar | $O(10^4\ \Omega)$ @ 0.2 V | $O(10^2\ \Omega)$ @ 0.2 V | ±1.5 V sweep | ±0.5 V sweep | [25] |
| **NiO** | binäre Oxide | Pt | $Si/SiO_2/Ti/Pt$ | unipolar | 5 kΩ | 30 Ω | ±2 V sweep | ±1 V sweep | [26] |
| **NiO** | binäre Oxide | Pt | W | unipolar | $O(10^4\ \Omega)$ @ 0.1 V | 300 Ω @ 0.1 V | ±1.5 V sweep | ±0.5 V sweep | [27] |

| Material (aktive Schicht)[1] | Typ | Top Elektrode[2] | Bottom Elektrode[3] | Schalten | $R_{OFF}$ ($@V_j$)[4] | $R_{ON}$ ($@V_j$)[4] | $V_{OFF \rightarrow ON}$[5] (Typ) | $V_{ON \rightarrow OFF}$ (Typ) | in |
|---|---|---|---|---|---|---|---|---|---|
| **NiO** | binäre Oxide | Pt | Pt | unipolar | 40 kΩ @ 0.2 V | 30 Ω @ 0.2 V | ±2.4 V sweep | ±0.5 V sweep | [28] |
| **NiO** | binäre Oxide | Pt | $SiO_2$/Ti/TiN/Ni | bipolar | O($10^2$ Ω) | O(10 Ω) | 0.9 V sweep | -0.9 V sweep | [29] |
| **NiO** | binäre Oxide | Pt | Pt | unipolar | 2 MΩ | 300 Ω | 1.4 V sweep | 0.5 V sweep | [19] |
| **Ti:NiO** | binäre Oxide | Pt | Pt | unipolar | $10^5$-$10^6$ Ω | $10^3$ Ω | ±1.8 V sweep | ±0.8 V sweep | [30] |
| **Cu:$SiO_2$** | binäre Oxide | Au | Cu | bipolar | 500 MΩ @ 0.1 V | 500 kΩ @ 0.05 V | +0.2 V sweep | -0.1 V sweep | [20] |
| **Mo:$SiO_2$** | binäre Oxide | Pt | Si/$SiO_2$/TiN | bipolar | 20 kΩ @ 0.2 V | 200 Ω @ 0.2 V | +1 V sweep | -1 V sweep | [31] |
| **$SiO_{0.73}$** | binäre Oxide | Pt | Pt | unipolar | O($10^6$ Ω) @ 0.15 V | 30 Ω @ 0.15 V | ±1.7 V sweep | ±0.7 V sweep | [32] |
| **$SiO_2$** | binäre Oxide | Cu | Si/$SiO_2$/W | bipolar | O($10^7$ Ω) | 60 kΩ @ 0.3 V | 0.9 V sweep | -0.15 V sweep | [8] |
| **$SiO_2$** | binäre Oxide | Cu | Si/$SiO_2$/W | unipolar | O($10^8$ Ω) | O($10^2$ Ω) | ±1.1 V sweep | ±0.7 V sweep | [8] |
| **$Ta_2O_5$** | binäre Oxide | Cu | Pt | bipolar | O($10^{10}$ Ω) | 55 Ω | 2 V sweep | -2 V sweep | [33] |
| **TiO Nano Partikel** | binäre Oxide | Au | $SiO_2$/Cr/Au | bipolar | 1 kΩ | 100 Ω | 0.5 V sweep | -0.5 V sweep | [34] |
| **$TiO_2$** | binäre Oxide | Pt | Pt | bipolar | ≈10 kΩ @ 0.3 V | 2-3 kΩ @ 0.3 V | +1.1 V sweep | -0.9 V sweep | [9, 10] |
| **$TiO_2$** | binäre Oxide | Pt | Pt | unipolar | $10^3$-$10^6$ Ω @ 0.3 V | 10-40 Ω @ 0.3 V | ±3 V sweep | ±0.7 V sweep | [9, 10] |
| **$TiO_2$** | binäre Oxide | W/Pt | W | bipolar | 40 kΩ @ 0.5 V | 2 kΩ @ 0.5 V | -1.25 V sweep | 1 V sweep | [35] |

| Material (aktive Schicht)[1] | Typ | Top Elektrode[2] | Bottom Elektrode[3] | Schalten | $R_{OFF}$ ($@V_j$)[4] | $R_{ON}$ ($@V_j$)[4] | $V_{OFF \rightarrow ON}$[5] (Typ) | $V_{ON \rightarrow OFF}$ (Typ) | in |
|---|---|---|---|---|---|---|---|---|---|
| **$TiO_2$** | binäre Oxide | Ti/Pt | W | bipolar | 20 kΩ @ 0.5 V | 300 Ω @ 0.5 V | -2 V sweep | 2 V sweep | [35] |
| **$TiO_2$** | binäre Oxide | Ti/Pt | Ti | bipolar | 1 MΩ @ 0.5 V | 10 kΩ @ 0.5 V | 2 V sweep | -2 V sweep | [36] |
| **$TiO_2$** | binäre Oxide | Ti/Pt | $SiO_2$/Ti/Pt | bipolar | 1 MΩ @ 1 V | 7 kΩ @ 1 V | 2.5 V sweep | -1.5 V sweep | [37] |
| **$TiO_2$** | binäre Oxide | Ag | Si/$SiO_2$/Ti/Pt | bipolar | $10^{10}$ Ω @ 0.1 V | $10^2$ Ω @ 0.1 V | 0.5 V sweep | -0.2 V sweep | [38] |
| **$TiO_2$** | binäre Oxide | TiN/Pt/Al | Si/$SiO_2$/Ti/Pt | bipolar | $10^5$ Ω | $10^3$ Ω | -1 V sweep | +1.3 V sweep | [39] |
| **$TiO_2$** | binäre Oxide | TiN/Pt/Al | Si/$SiO_2$/Ti/Pt | unipolar | $10^5$ Ω | $10^3$ Ω | ±1.5 V sweep | ±0.5 V sweep | [39] |
| **TiON** | binäre Oxide | TiN/W | Si/$SiO_2$ | unipolar | 1 MΩ | 10 kΩ | 2.75 V sweep | 1.0 V sweep | [40] |
| **Cu:$WO_3$** | binäre Oxide | Cu | Si/$SiO_2$/W | bipolar | O($10^9$ Ω) | O($10^5$ Ω) | 0.4 V sweep | -0.2 V sweep | [41] |
| **Al:ZnO** | binäre Oxide | In | Cu | bipolar | O($10^3$ Ω) @ 0.55 V | O($10^2$ Ω) @ 0.55 V | 1 V pulse | -1 V pulse | [42] |
| **InGaZnO** | binäre Oxide | Al | Al | bipolar | 600 kΩ | 300 kΩ | -5 V sweep | 5 V sweep | [43] |
| **ZnO** | binäre Oxide | Al | Si/$SiO_2$/Ti/Pt | bipolar | 30 kΩ @ 0.1 V | 30 Ω @ 0.1 V | 3 V sweep | -1 V sweep | [44] |
| **ZnO** | binäre Oxide | Pt | Si/$SiO_2$/Ti/Pt | unipolar | O($10^5$ Ω) | O(10 Ω) | ±2 V sweep | ±1 V sweep | [4] |
| **$ZrO_2$** | binäre Oxide | Al | Si/$SiO_2$/Ti/Pt | unipolar | O($10^6$-$10^{10}$ Ω) @ 0.3 V | O(10-$10^2$ Ω) @ 0.3 V | ±1.5 - ±4 V swp | ±0.5 - ±1 V swp | [6] |
| **$ZrO_2$** | binäre Oxide | Pt | Si/$SiO_2$/Ti/Pt | unipolar | O($10^6$-$10^{10}$ Ω) @ 0.3 V | O(10-$10^2$ Ω) @ 0.3 V | ±2 - ±5 V sweep | ±1 V sweep | [6] |

| Material (aktive Schicht)[1] | Typ | Top Elektrode[2] | Bottom Elektrode[3] | Schalten | $R_{OFF}$ ($@V_j$)[4] | $R_{ON}$ ($@V_j$)[4] | $V_{OFF\rightarrow ON}$[5] (Typ) | $V_{ON\rightarrow OFF}$ (Typ) | in |
|---|---|---|---|---|---|---|---|---|---|
| **$ZrO_2$** | binäre Oxide | Ti | $Si/SiO_2$/Ti/Pt | bipolar | $10^5\,\Omega$ @ 0.3 V | $10^2\,\Omega$ @ 0.3 V | 2 V sweep | -2.5 V sweep | [6] |
| **$ZrO_2$** | binäre Oxide | Cr/Au | $n^+$-Si | bipolar | $O(10^7\,\Omega)$ @ 1 V | $O(10^5\,\Omega)$ @ 1 V | 3.5 V sweep | -3 V sweep | [45] |
| **$ZrO_x$** | binäre Oxide | Pt | $p^+$-Si | unipolar | 30 kΩ @ 1 V | 2.5 kΩ @ 1 V | ±1.6 V sweep | ±1.1 V sweep | [46] |
| **$Zr^+$:$ZrO_2$** | binäre Oxide | Cr/Au | $n^+$-Si | bipolar | 100 MΩ @ 0.55 V | 3 k Ω @ 0.55 V | 3.3 V sweep | -3.1 V sweep | [45] |
| **$BiFeO_3$** | ternäre Oxide | Pt | $Si/SiO_2$/TiN | bipolar | $O(10^5\,\Omega)$ @ 0.2 V | $O(10^2\,\Omega)$ @ 0.2 V | 1 V sweep | -0.7 V sweep | [47] |
| **$La_{0.67}Sr_{0.33}\,MnO_3$** | ternäre Oxide (Manganate) | Ag | $SrTiO_3$ | bipolar | 350 Ω | 200 Ω | +12 V pulse | -12 V pulse | [48] |
| **$Pr_{0.7}Ca_{0.3}MnO_3$** | ternäre Oxide (Manganate) | Ag | $Si/SiO_2$/TiN/Pt | bipolar | 200 kΩ | 1 kΩ | +3.2 V pulse | -3.2 V pulse | [49] |
| **$Pr_{0.7}Ca_{0.3}MnO_3$** | ternäre Oxide (Manganate) | W | Si/Pt | bipolar | 100 MΩ | 200 kΩ | +5 V pulse | -5 V pulse | [49] |
| **$Pr_{0.7}Ca_{0.3}MnO_3$** | ternäre Oxide (Manganate) | unbuffered | N.A. | bipolar | 400 Ω | 220 Ω | +13 V pulse | -13 V pulse | [50] |
| **$Pr_{0.7}Ca_{0.3}MnO_3$** | ternäre Oxide (Manganate) | buffered | N.A. | bipolar | 12 kΩ | 7.5 kΩ | +3 V pulse | -3 V pulse | [50] |
| **$Pr_{1-x}Ca_xMnO_3$** | ternäre Oxide (Manganate) | Ti | $Si/SiO_2$/Ag | bipolar | 110 kΩ | 70 kΩ | +8 V pulse | -8 V pulse | [51] |
| **Sr:$LaMnO_3$** | ternäre Oxide (Manganate) | Ag | $Si/SiO_2$/Ti/Pt | bipolar | $O(10^7\,\Omega)$ @ 0.05 V | $O(10^2\,\Omega)$ @ 0.05 V | 0.3 V sweep | -0.2 V sweep | [52] |
| **$Ba_{0.7}Sr_{0.3}TiO_3$** | ternäre Oxide (Titanate) | Pt | $SrRuO_3$ | bipolar | 80 kΩ @ 0.5 V | 15 kΩ @ 0.5 V | -3 V sweep | 5 V sweep | [53] |
| **Co:$BaTiO_3$** | ternäre Oxide (Titanate) | Au | $Si/SiO_2$/Ti/Pt | unipolar | $O(10^5\,\Omega)$ | 10 Ω | 4 V sweep | 1 V sweep | [54] |

| Material (aktive Schicht)[1] | Typ | Top Elektrode[2] | Bottom Elektrode[3] | Schalten | $R_{OFF}$ ($@V_j$)[4] | $R_{ON}$ ($@V_j$)[4] | $V_{OFF\rightarrow ON}$[5] (Typ) | $V_{ON\rightarrow OFF}$ (Typ) | in |
|---|---|---|---|---|---|---|---|---|---|
| **$SrTi_{0.99}Nb_{0.01}O_3$** | ternäre Oxide (Titanate) | $SrRuO_3$/Au | W (Nadel) | bipolar | 20 MΩ @ -0.3 V | 5 kΩ @ -0.3 V | -1 V sweep | 4 V sweep | [55] |
| **$BiFeO_3$/Nb:$SrTiO_3$** | ternäre Oxide (Titanate) | Pt | In | bipolar | O($10^7$ Ω) | O($10^4$ Ω) | -10 V sweep | 5 V sweep | [56] |
| **In/Nb:$SrTiO_3$** | ternäre Oxide (Titanate) | In | In | bipolar | 2 MΩ @ 0.6 V | 2 kΩ @ 0.6 V | -5 V sweep | 5 V sweep | [57] |
| **$SrTiO_3$** | ternäre Oxide (Titanate) | Pt, Au | Pt, Au | bipolar | 1.2 kΩ | 850 Ω | -3 V sweep | 2 V sweep | [58] |
| **$SrZrO_3$** | ternäre Oxide (Zirkonate) | Ti/Au,Pt | $SrTiO_3$/$SrRuO_3$ Pt/$SrRuO_3$ | bipolar | 100 kΩ @ 0.3 V | 10 kΩ @ 0.3 V | -0.5 V sweep | 0.5 V sweep | [59] |
| **Cr:$SrZrO_3$** | ternäre Oxide (Zirkonate) | Al | $SiO_2$/$LaNiO_3$ | bipolar | O($10^7$ Ω) | O($10^5$ Ω) | -15 V sweep | 15 V sweep | [60] |
| **V:$SrZrO_3$** | ternäre Oxide (Zirkonate) | Al | $SiO_2$/$LaNiO_3$ | bipolar | 100 MΩ @ -1 V | 10 kΩ @ -1 V | -13 V sweep | 18 V sweep | [61] |
| **V:$SrZrO_3$** | ternäre Oxide (Zirkonate) | Al | Si/$SiO_2$/Ti/Pt/ $LaNiO_3$ | unipolar | 10 MΩ @ 1 V | 15 Ω @ 1 V | ±7 V sweep | ±2 V sweep | [7] |
| **V:$SrZrO_3$** | ternäre Oxide (Zirkonate) | Al | Si/$SiO_2$/$LaNiO_3$ | bipolar | 2.5 MΩ | 15 kΩ | -13 V sweep | 10 V sweep | [7] |
| **$Ag_2S$** | Chalkogenide | Pt | N.A. | bipolar | O($10^5$ Ω) | O($10^3$ Ω) | +0.6 V pulse | -0.6 V pulse | [62] |
| **Ag-Ge-Se** | Chalkogenide | Ag | Si/$SiO_2$/Ti/Pt | bipolar | O($10^{10}$ Ω) | O($10^3$ Ω-$10^8$ Ω) | 220 mV sweep | -60 mV sweep | [63] |
| **$Cu_2S$** | Chalkogenide | Ti/Pt/Au | Si/$SiO_2$/Cu | bipolar | O($10^8$ Ω) | 50 Ω | -0.28 V | +0.07 V | [64] |
| **$Cu_xS$** | Chalkogenide | Pt | Si/$SiO_2$/Ti/Pt | bipolar | O($10^9$ Ω) | 10 kΩ | -1 V sweep | 0.1 V sweep | [65] |
| **$Ag_2Se$/GeSe** | Chalkogenide | Al | Si/$SiO_2$/Pt | biploar | 71.1 kΩ | 109 Ω | 0.14 V sweep | -0.19 V sweep | [66] |

| Material (aktive Schicht)[1] | Typ | Top Elektrode[2] | Bottom Elektrode[3] | Schalten | $R_{OFF}$ ($@V_j$)[4] | $R_{ON}$ ($@V_j$)[4] | $V_{OFF\rightarrow ON}$[5] (Typ) | $V_{ON\rightarrow OFF}$ (Typ) | in |
|---|---|---|---|---|---|---|---|---|---|
| **$Ge_{0.3}Se_{0.7}$** | Chalkogenide | Pt | $Si/SiO_2$/Pt/Cu | bipolar | $O(10^5\,\Omega)$ | $O(10^2\,\Omega)$ | -50 mV sweep | 100 mV sweep | [67] |
| **$Zn_{0.3}Cd_{0.7}S$** | Chalkogenide | Pt | $SiO_2$/Pt | bipolar | $O(10^5\,\Omega)$ @ 2 V | $O(10^2\,\Omega)$ @ 2 V | +3 V sweep | -1.5 V sweep | [68] |
| **$Zn_{0.4}Cd_{0.6}S$** | Chalkogenide | Ag | $Si/SiO_2$/Pt | bipolar | $O(10^8\,\Omega)$ @ 0.3 V | $O(10^2\,\Omega – 10^4\,\Omega)$ @ 0.3 V | -0.5 V sweep | +0.5 V sweep | [69] |
| **Alq3**[6] | organisch | Al | Al | unipolar | $O(10^7\,\Omega)$ | $O(10^2\,\Omega)$ | ±2 V sweep | ±0.6 V sweep | [70] |
| **Au-DT+8HQ+PS**[7] | organisch | Al | Al | bipolar | O(20 GΩ) @ 2 V | O(2 MΩ) @ 2 V | 2.8 V sweep | -1.8 V sweep | [71] |
| **Cu:TCNQ**[8] | organisch | Al | $Si/SiO_2$/NiCr/Al oder CU | unipolar | $O(10^7\,\Omega)$ | O(100 Ω) volatile | ±4 V sweep | ±6 V sweep | [72] |
| **Cu:TCNQ**[8] | organisch | Al | $Si/SiO_2$/NiCr/Al oder CU | bipolar | $O(10^7\,\Omega)$ | $O(10^4\,\Omega)$ | -4 V ±2 V swp | +4 V ±2 V swp | [72] |
| **Cu:TCNQ**[8] | organisch | Al | $Si/SiO_2/TiO_2$/Cu | bipolar | 8 MΩ | 80 kΩ | -2.3 V sweep | 1.1 V sweep | [16] |
| **EA:$ZrO_2$**[9] | organisch | Au | Al | bipolar | $O(10^6\,\Omega)$ | 30 kΩ | -2.6 V sweep | 2 V sweep | [73] |
| **Parylen C** | organisch | Al | W | bipolar | $O(10^6\,\Omega)$ @ 0.1V | 1 kΩ @ 0.1 V | 3 V sweep | -0.6 V sweep | [74] |
| **Pi:PCBM**[10] | organisch | Al | Au | unipolar | $O(10^6\,\Omega)$ | $O(10^3\,\Omega)$ | 2.8 V sweep | 8 V sweep | [75] |

[1] Als aktive Schicht bezeichnet man das schaltende Material zwischen den Elektroden, unabhängig von später stattfindenden Interdiffusionen von z.B. Cu oder Ag durch die Elektroden. Lediglich direkt eingebrachte Dotierstoffe werden auch genannt (z.B. V:$SrZrO_3$).

[2] Schichtaufbau der Top Elektrode A/B: Schaltendes Material, darauf Material A, darauf Material B

[3] Schichtaufbau der Bottom Elektrode A/B/C: Substrat Material A, darauf Isolator B, darauf Material C (das eigentliche Elektrodenmaterial), darauf das schaltende Material

[4] Bei nichtlinearen IV-Kennlinien ist der Widerstand bei einer bestimmten Spannung angegeben.

[5] Die Spannung $V_{OFF \rightarrow ON}$ bezeichnet die Spannung, bei der das Material aus dem hochohmigen in den niederohmigen Zustand schaltet. Vice versa bezeichnet $V_{ON \rightarrow OFF}$ die Spannung, bei der das Material vom niederohmigen in den hochohmigen Zustand schaltet. Mit „Typ“ ist die Art und Weise gemeint, mit der die Materialprobe angesteuert wurde: „sweep“ oder „swp“ bezeichnet einen kontinuierlichen Spannungsverlauf, „pulse“ einen Spannungspuls bestimmter Dauer.

[6] $Alq_3$: Aluminium 8-Hydroxichinolat $Al(C_9H_6NO)_3$

[7] Au-DT+8HQ+PS: Dodecan-1-thiol-geschützte Gold Nanopartikel (Au-DT), 8-Hydroxichinolat (8HQ) und Polystyrol (PS).

[8] TCNQ: Tetra-Cyanochinodimethan

[9] EA: Eikosanoide Säure

[10] PI:PCBM: Polyimid (PI) und 6,6-Phenyl-C61 Buttersäure Methylester

Die Zusammenstellung in Tabelle 2-1 kann nur einen Überblick über die in der Materialforschung betrachteten Materialien verschaffen, denn:

- Die RV-Kurven sind mitunter nicht über den gesamten Spannungsbereich linear, so dass der Vergleich der On- und Off-Widerstände verschiedener Materialen bei unterschiedlichen Spannungen einer gewissen Ungenauigkeit unterliegt.
- Darüber hinaus kann die Größe der Elektroden und die Schichtdicke bei einigen Schaltvorgängen Einfluss auf die IV-Charakteristik haben. Dieser Einfluss wird hier nicht betrachtet.
- Ebenso wurden die Einflüsse von unterschiedlichen Herstellungsschritten, Formierungsmethoden sowie Temperaturabhängigkeiten nicht berücksichtigt.
- Die Zuverlässigkeit der Materialien wurde ebenfalls nicht ausgewertet. Ein Material, das nach 10-maligem Schalten nicht mehr funktionsfähig ist, wurde gleichermaßen berücksichtigt wie ein deutlich robusteres Material.
- Bei vielen Materialien ist der $R_{ON}$-Widerstand eine Funktion der Strombegrenzung, die eingestellt wird wenn das Material vom hoch- in den niederohmigen Zustand schalten soll. Diese Eigenschaft kann zum Beispiel für Multilevel-Speicherzellen ausgenutzt werden [8]. Die Höhe der Strombegrenzung wurde ebenfalls nicht in die Auswertung mit aufgenommen.

Häufig ist die Berücksichtigung der oben erwähnten Faktoren nicht möglich, da entsprechende Angaben fehlen, oder nicht notwendig, da das Material keine oder nur eine geringe Abhängigkeit von diesen Parametern zeigt. Beschränkt man die Auswertung jedoch auf den Vergleich und die Einordnung von Größenordnungen, so lassen sich trotzdem einige verallgemeinernde Beobachtungen zusammenfassen:

- Das Material der Elektroden hat einen wesentlichen Einfluss auf sämtliche Parameter.
- Die Kompatibilität zu bestehenden CMOS-Prozessen ist unter Umständen bei bestimmten Materialien nicht gegeben.
- Zum größten Teil liegt der $R_{ON}$-Widerstand der Materialien zwischen $10^1\,\Omega$ und $10^5\,\Omega$.
- Der $R_{OFF}$-Widerstand liegt größtenteils bis zu vier Größenordnungen über dem $R_{ON}$-Widerstand.
- Der Betrag der Schreibspannungen wird in vielen Experimenten, bei denen mit Spannungspulsen (pulse) statt mit einer kontinuierlich ansteigenden Spannung (sweep) geschrieben wird, höher gewählt als für das Schreiben notwendig wäre. Bei einigen Experimenten kann darüber hinaus beobachtet werden, dass die Länge

der Schreibpulse Einfluss auf die Höhe der Schreibspannungen und unter Umständen auch auf das $R_{OFF}/R_{ON}$-Verhältnis hat [48, 62].

- Für bipolares Schalten zeigt sich bis auf wenige Ausnahmen eine gewisse Korrelation zwischen den Schreibspannungen $V_{ON\rightarrow OFF}$ und $V_{OFF\rightarrow ON}$. Die absoluten Werte für die Schreibspannungen liegen für die Mehrzahl der untersuchten Veröffentlichungen unter 5 V. Abbildung 2-5 zeigt die Verteilung der Schreibspannungen.
- 70 % der betrachteten Veröffentlichungen beobachten bipolares, 30 % unipolares Schalten, wobei einige Materialien beide Formen zeigen können.

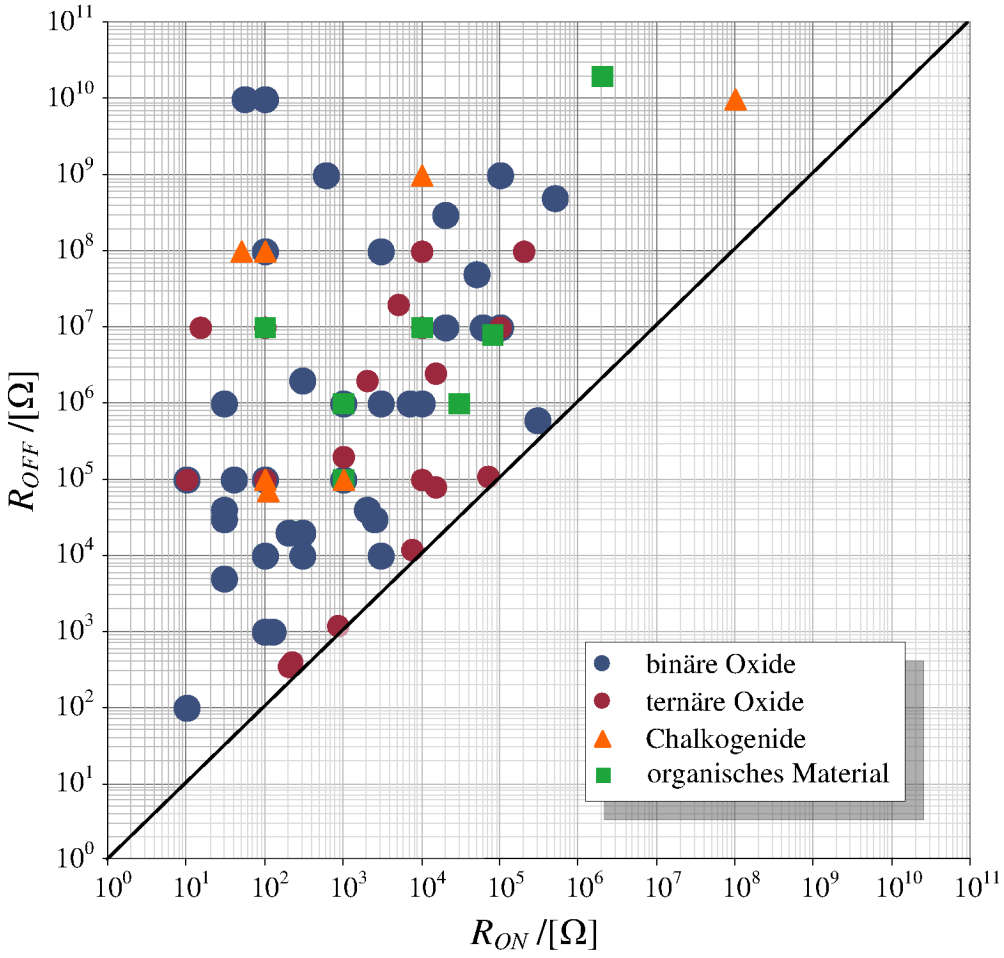



*Abbildung 2-4: Verteilung der $R_{OFF}$- und $R_{ON}$-Widerstände*

- Ternäre Oxide haben häufig höhere Schaltspannungen als binäre Oxide.
- Chalkogenide können zum Teil mit Spannungen deutlich unter 1 V geschaltet werden.

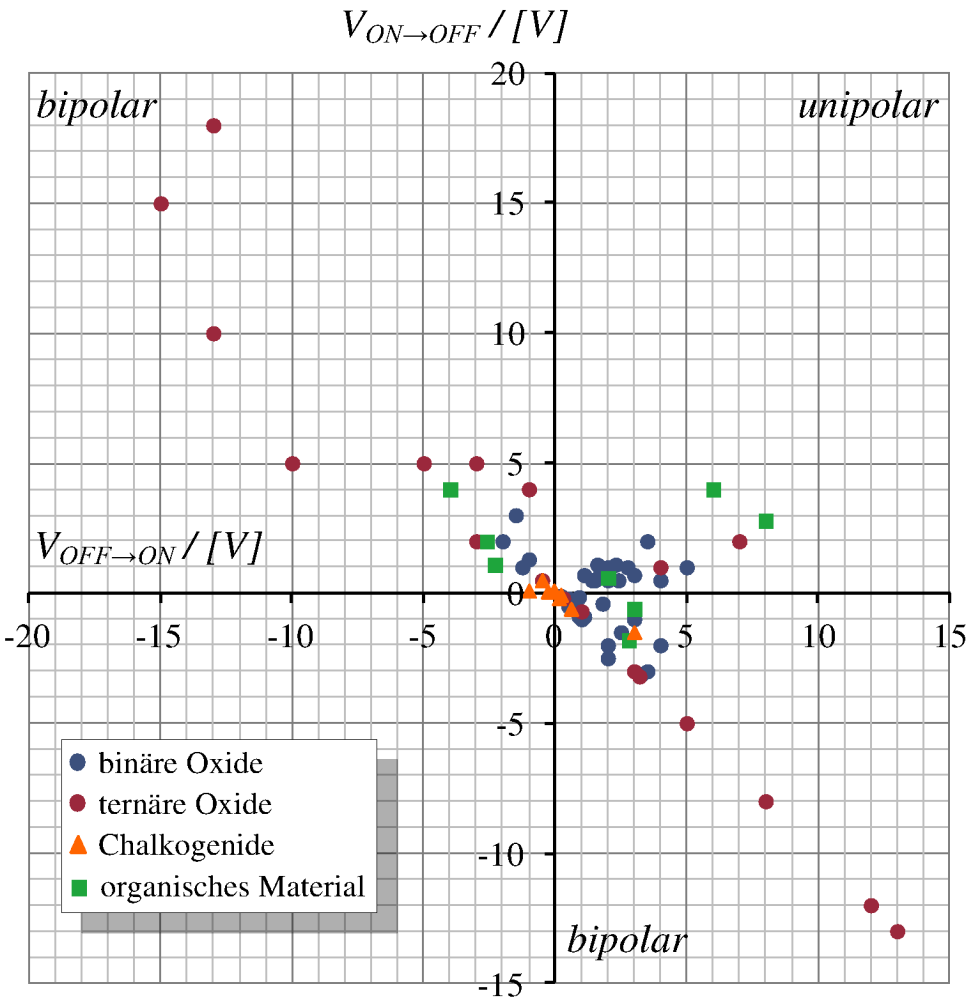



*Abbildung 2-5: Verteilung der Schaltspannungen*

## 2.4. Modell einer hysteretisch schaltenden Speicherzelle

Das reale Verhalten von resistiv schaltenden Materialien hinsichtlich ihrer Strom-Spannungs-Charakteristik variiert in der Regel sowohl über den zeitlichen Verlauf einer Messreihe, als auch über verschiedene Proben. Um das Verhalten solcher Elemente in einer Crossbar simulieren oder modellieren zu können, muss die reale IV-Charakteristik durch ein Modell nachgebildet werden.

Für die Modellierung können drei wesentliche Klassen von IV-Charakteristiken differenziert werden, die sich jeweils in Form der zwei Schaltmechanismen uni- und bipolar ausprägen können:

1. Sind die Widerstandswerte von hoch- und niederohmigem Zustand weitestgehend unabhängig von der angelegten Spannung über der Speicherzelle, so beobachtet man eine lineare IV-Kurve. Materialien mit dieser Eigenschaft werden deshalb in dieser Arbeit als „lineare Materialien“ bezeichnet.

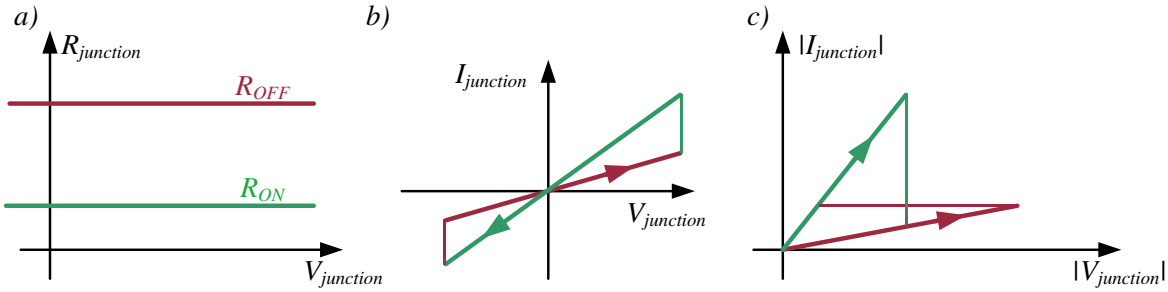



*Abbildung 2-6:Kennlinien für lineare Materialien*
*a) RV-Kennline b) IV-Kennline bipolar c) IV-Kennline unipolar*

2. Ist der Widerstand des Materials abhängig von der Spannung $V_{junction}$, werden solche Materialien in dieser Arbeit als „nichtlineare Materialien“ bezeichnet. Die Charakteristik der RV-Kurve kann hierbei wiederum nichtlinear sein. In vielen Fällen lässt sich jedoch der Verlauf der RV-Kurve über einen ausreichend großen Spannungsbereich durch eine Gerade annähern. Daraus ergeben sich hyperbolisch verlaufende Kurven in der IV-Kennline.

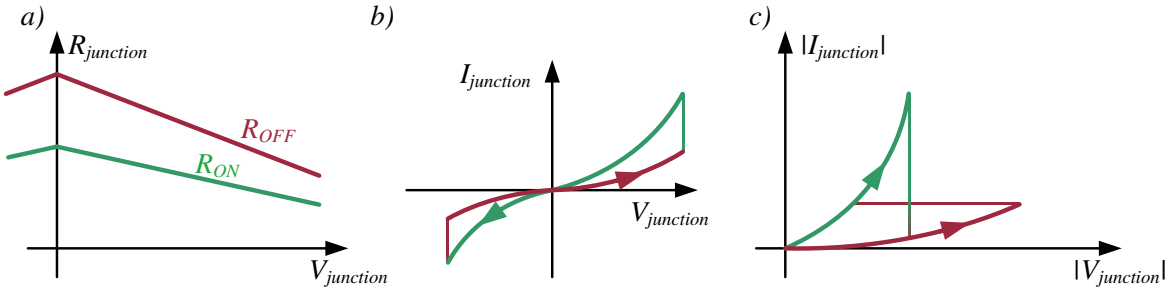



*Abbildung 2-7:Kennlinien für nichtlineare Materialien*
*a) RV-Kennline (linearisiert) b) IV-Kennline bipolar c) IV-Kennline unipolar*

3. Ein besonderer Fall der nichtlinearen IV-Charakteristik ist gegeben, wenn eine bestimmte Sperrspannung überschritten werden muss, bevor ein signifikanter Stromfluss auftritt. Aufgrund der IV-Charakteristik werden Materialien mit diesem Verhalten in dieser Arbeit als „diodenartige Materialien“ bezeichnet.

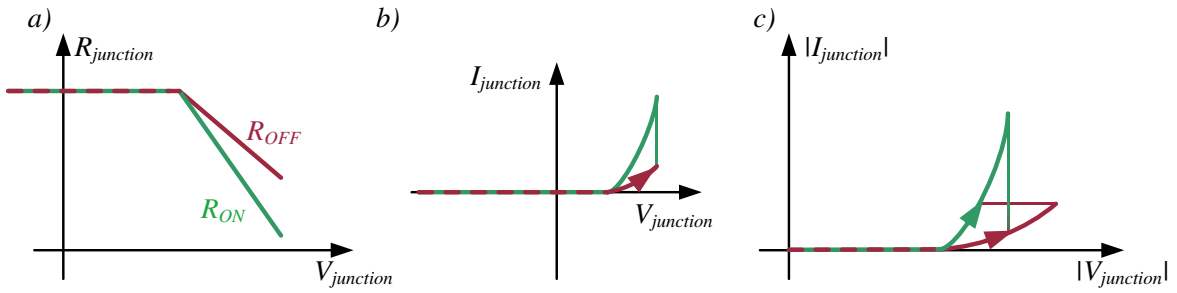



*Abbildung 2-8:Kennlinien für diodenartige Materialien*
*a) RV-Kennline b) IV-Kennline bipolar c) IV-Kennline unipolar*

Besonders die dritte Form der IV-Kennlinien, die ein Bauelement ähnlich einer Diode beschreibt, ist für die Anwendung in passiven Crossbar-Array-Strukturen geeignet, da durch eine dedizierte Sperrrichtung parasitäre Ströme unterbunden werden können. Somit sind große Arrays möglich und es können mittels Diodenlogik sogar rekonfigurierbare Logikschaltungen realisiert werden [76], vergleichbar mit der Diodenlogik aus den 1960er Jahren [77]. Zwar gibt es inzwischen Veröffentlichungen, die eine Richtwirkung in der IV-Kennlinie zeigen, jedoch ist der Schichtaufbau solcher Materialien deutlich komplexer als bei den Materialien ohne Richtwirkung. Durch die Schichtung von zwei verschiedenen Oxiden, zum Beispiel $TiO_2$, das durch seine Sauerstoff-Vakanzen n-leitend ist, und NiO, das aufgrund von Nickel-Vakanzen ein p-leitendes Material darstellt, werden in Kombination mit einer resistiv schaltenden Schicht (Diode + Widerstand: 1D/1R-Struktur – siehe Abbildung 2-9) entsprechende Kennlinien erzeugt [78, 79].

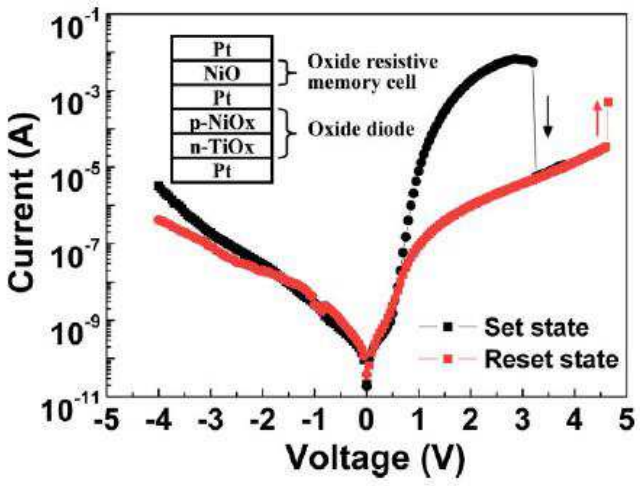



*Abbildung 2-9: IV-Charakteristik einer kombinierten 1D/1R Struktur [79]*

Während der redaktionellen Phase dieser Arbeit erschienen Veröffentlichungen, die sich mit der Integration von Bauelementen mit diodenartiger IV-Charakteristik auseinandersetzen. Diese in den Arbeiten „Selector“- oder „Access“-Device genannten Elemente sind den schaltenden Elementen in Reihe geschaltet und reduzieren den

Stromfluss durch die Zelle für Spannungen kleiner einer bestimmten Einsatzspannung um mehrere Größenordnungen. [80, 81].

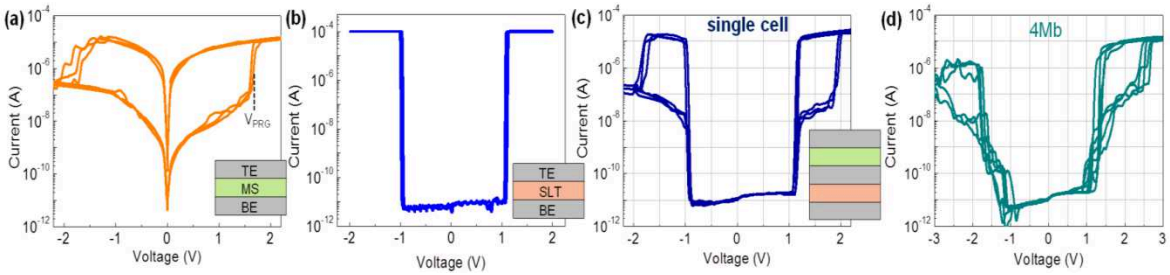



*Abbildung 2-10: IV-Charakteristik einer Speicherzelle (a), eines Selektor-Elementes (b), einer kombinierten Zelle (c) und eines 4 MB-Arrays [80]*

Abbildung 2-10 zeigt die IV-Charakterstik eines solchen Selektor-Elementes. Durch die Serienschaltung (Übereinanderstapeln der Schichten) lassen sich laut [80] die beiden Kennlinien der Speicherzelle und des Selektor-Elementes kombinieren.

Die Verwendung von Elementen mit einer diodenartigen IV-Charakteristik oder von Selektor-Elementen stellt zwar das Optimum für passive Crossbar-Strukturen dar, sehr viele Materialuntersuchungen mit einem deutlich weniger komplexen Schichtaufbau zeigen jedoch lediglich lineare oder nichtlineare IV-Charakteristiken, weshalb die Untersuchung in dieser Arbeit sich auf ebendiese Materialien beschränkt. Dabei wird zunächst von einem Material mit konstanter RV-Charakteristik ausgegangen. Für bestimmte Schaltungstechniken zum Auslesen der Schaltung wird die Untersuchung auf Materialien mit nichtlinearer IV-Kennlinie ausgeweitet.

Für die Form einer nichtlinearen IV-Charakteristik können verschiedene mathematische Formeln herangezogen werden. Allen Formeln ist gemein, dass ein spezifischer Anpassungsfaktor eingesetzt ist, der den Grad der Nichtlinearität bestimmt. Die Anpassungsfaktoren verschiedener Formeln können sich dabei um Größenordnungen unterscheiden. Um zwei nichtlineare Kennlinien miteinander vergleichen zu können, wird in dieser Arbeit eine Metrik verwendet, die unabhängig von diesen Anpassungsfaktoren ist. Der Grad der Nichtlinearität wird bestimmt durch das Maximum der Differenz zwischen der linearen und der nichtlinearen IV-Charakteristik:

$$\eta := \frac{\max\left(I_{linear} - I_{nichtlinear}\right)\Big|_{0 \le V \le V_1}}{I(V_1)} \tag{2.1}$$

Dabei ist $V_1$ die Spannung, bis zu der die IV-Charakteristik ihre Gültigkeit besitzt, in der Regel $V_1 = V_{write}$. Der Bewertungsfaktor $\eta$ ist dann der Grad der Nichtlinearität bezogen auf den maximalen Strom $I(V_1)$ und wird in Prozent angegeben. Abbildung 2-11 zeigt exemplarisch eine nichtlineare IV-Charakteristik für verschiedene Werte von $\eta$. Stellt man den Verlauf von $\eta$ über der Spannung $V$ dar, so ergibt diese ηV-Charakteristik einen eindeutigen Bezug zur mathematischen Formel der IV-Charakteristik.

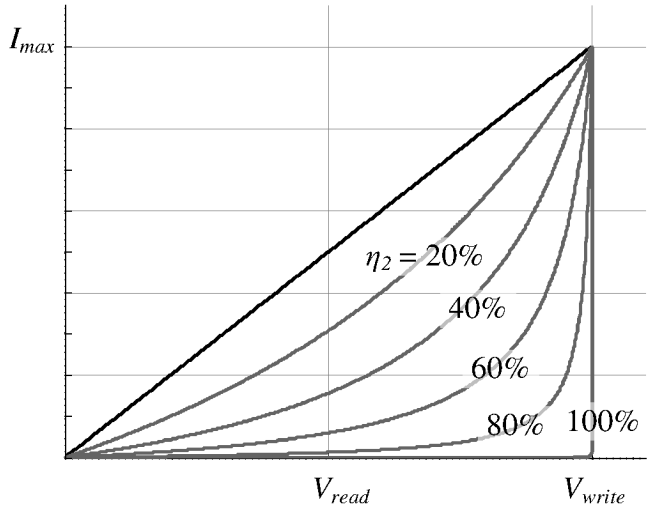



*Abbildung 2-11: IV-Kennlinie für verschiedene Werte von η*

Für die eigentliche mathematische Beschreibung der IV-Charakteristik sollen hier exemplarisch drei mögliche Modelle vorgestellt werden. In [82] wird ein sinh-förmiger Kurvenverlauf vorgeschlagen.

Mit Hilfe des Anpassungsfaktors $\alpha_1$ lassen sich *I(V)* und *R(V)* beschreiben:

$$I_{nl,1} = \frac{V_1}{R_{V1}} \cdot \sinh\left(\frac{V}{V_1 \cdot \alpha_1}\right) \Big/ \sinh\left(\frac{1}{\alpha_1}\right)$$
$$R_{nl,1} = R_{V1} \cdot \frac{V}{V_1} \sinh\left(\frac{1}{\alpha_1}\right) \Big/ \sinh\left(\frac{V}{V_1 \cdot \alpha_1}\right). \qquad (2.2)$$

$R_{V1}$ ist der Widerstand bei der Spannung $V_1$. Die Verläufe der IV-Charakteristik, der RV-Charakteristik und der ηV-Charakteristik sind in Abbildung 2-15 rot dargestellt. Die Umrechnung in den Bewertungsfaktor von $\eta$ ist in Anhang B hergeleitet.

Für die Simulation mit einem Schaltungssimulator ergeben sich bei dieser Formel zwei Probleme: Der Wert *R(0 V)* ist nur über den Grenzwert

$$\lim_{V \to 0V} \left(R_{nl,1}\right) = \alpha_1 \cdot R_{V1} \cdot \sinh\left(\frac{1}{\alpha_1}\right) \qquad (2.3)$$

zu bestimmen. Diese Definitionslücke kann beim Simulator zu Konvergenzproblemen führen. Um ein $\eta$ von 100 % zu erreichen muss $\alpha_1 \rightarrow 0$. Ein sehr kleines $\alpha_1$ lässt die sinh-Terme jedoch schnell über alle Grenzen wachsen. So wird ein $\eta = 95$ % bei $\alpha_1 = 8.5 \cdot 10^{-3}$ erreicht; dabei ist $\sinh(1/\alpha_1) = 6.2 \cdot 10^{50}$. Die Division großer Größen kann bei einem Schaltungssimulator problematisch sein, wenn z.B. Bereichsgrenzen von internen Variablen überschritten werden. Abbildung 2-12 zeigt den Verlauf von $\eta$ über $\alpha_1$. Dargestellt ist der Kurvenverlauf ab einem $\alpha_1 = 2 \cdot 10^{-3}$, was einem $\eta = 98.6$ % entspricht.

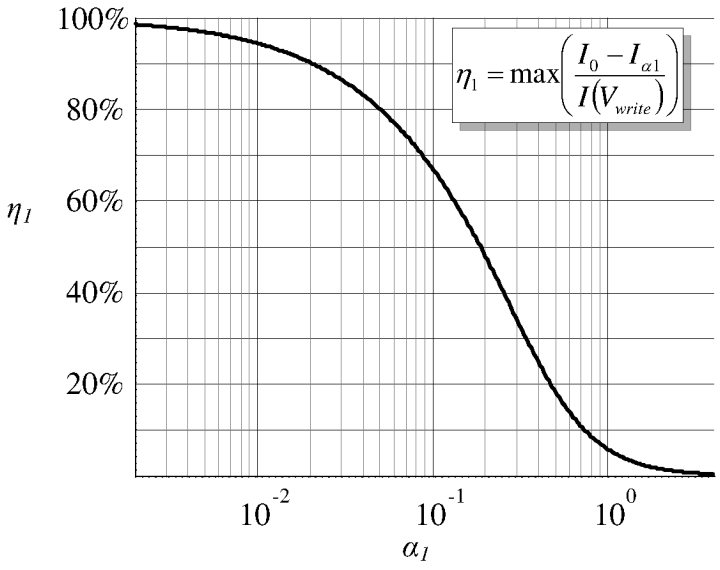



*Abbildung 2-12: Kennlinie für den Bewertungsfaktor η für Form 1*

Eine zweite Möglichkeit für die Beschreibung der nichtlinearen IV-Kennlinie ist es, eine lineare RV-Charakteristik anzunehmen:

$$I_{nl,2} = \frac{V}{R_{V1} \cdot \left( \alpha_2 + (1-\alpha_2) \cdot \frac{|V|}{V_1} \right)}$$
$$R_{nl,2} = R_{V1} \cdot \left( \alpha_2 + (1-\alpha_2) \cdot \frac{|V|}{V_1} \right) \quad \text{mit} \quad \alpha_2 := \frac{R_{0V}}{R_{V1}}. \tag{2.4}$$

$R_{0V}$ ist der Widerstand bei 0 V, $R_{V1}$ der Widerstand bei $V_1$. Die Charakteristiken sind in Abbildung 2-15 grün dargestellt. Der Zusammenhang zwischen dem Bewertungsfaktor $\eta$ und $\alpha_1$ lässt sich nach Anhang B folgendermaßen beschreiben:

$$\eta_2 := \frac{\sqrt{\alpha_2} + 1}{\sqrt{\alpha_2} - 1}. \tag{2.5}$$

Eine Nichtlinearität von $\eta = 99.8$ % lässt sich mit einem $\alpha_2 = 10^6$ erreichen. Der Verlauf von $\eta_2$ über $\alpha_2$ ist in Abbildung 2-13 dargestellt. Die Unstetigkeit bei $V = 0$ V kann bei der Simulation zu Konvergenzproblemen führen.

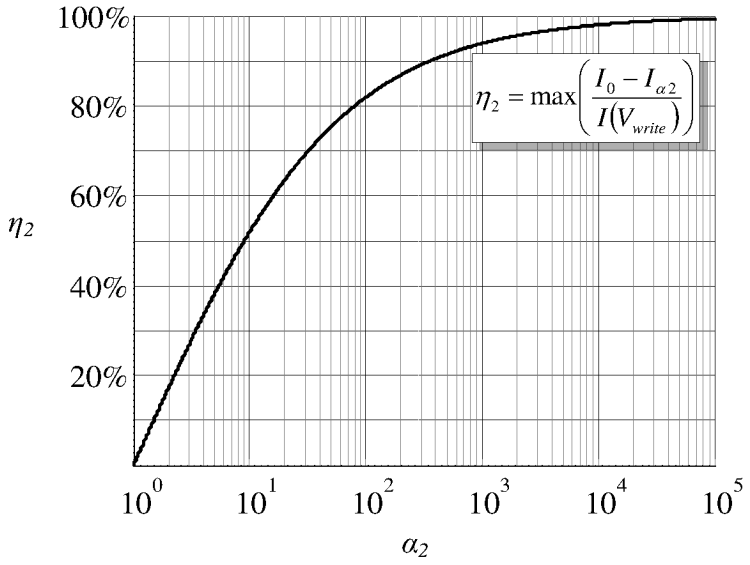



*Abbildung 2-13: Kennlinie für den Bewertungsfaktor η für Form 2*

Als dritte Möglichkeit wird eine exponentielle Variante betrachtet:

$$I_{nl,3} = \mathrm{sgn}(V) \cdot \left|\frac{V}{V_1}\right|^{\alpha_3} \cdot \frac{V_1}{R_{V1}}$$
$$R_{nl,3} = \frac{V}{V_1} \cdot R_{V1} \cdot \mathrm{sgn}(V) \cdot \left|\frac{V}{V_1}\right|^{-\alpha_3}. \qquad (2.6)$$

Die drei Charakteristiken sind in Abbildung 2-15 blau dargestellt. Abbildung 2-14 zeigt den Verlauf von $\eta_3$ über $\alpha_3$. Bereits ab einem $\alpha_3 = 10^4$ wird ein $\eta = 99.9$ % erreicht. Der Widerstand $R_{nl}$ strebt jedoch mit $V \rightarrow 0$ V gegen unendlich. Diese Definitionslücke kann beim Simulator zu Konvergenzproblemen führen.

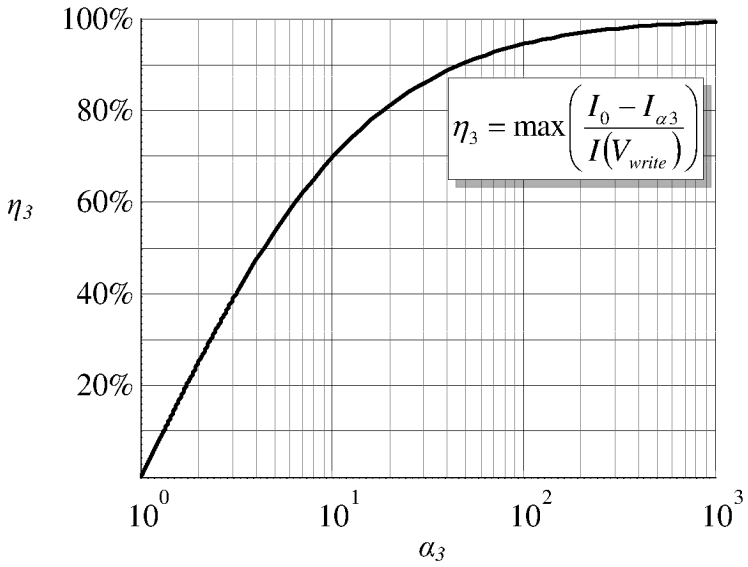



*Abbildung 2-14: Kennlinie für den Bewertungsfaktor η für Form 3*

In Abbildung 2-15 sind die Charakteristiken für die drei mathematischen Modelle zusammengefasst. Die Kurven für die IV- und RV-Charakteristik sind für willkürliche Werte $\alpha_x$ exemplarisch dargestellt. Der Verlauf der ηV-Charakteristik ist bis zu den angegebenen Grenzwerten von $\alpha_x$ dargestellt.

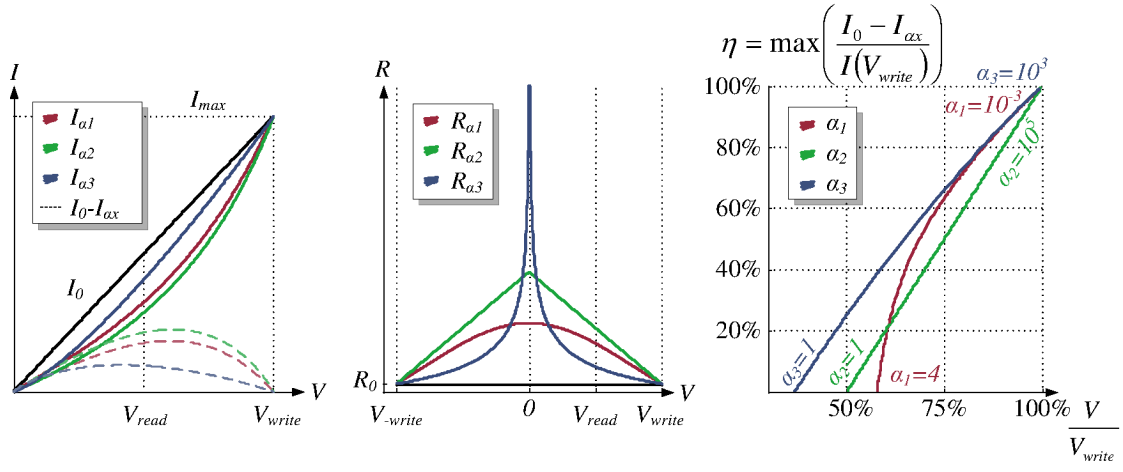



*Abbildung 2-15: Modelle nichtlinearer Kennlinien:*
*IV-Charakteristik (links)*
*RV-Charakteristik (Mitte)*
*ηV-Charakteristik (rechts)*

Abbildung 2-16 zeigt den Verlauf der RV-Charakteristik einer realen Messung mit Titandioxid als schaltendes Material [83]. Die durchgezogenen Kurven stellen die Näherungen nach den vorgestellten Formeln dar, links und rechts sind jeweils die relativen Fehler in Bezug zur gemessenen Kurve dargestellt. Die positiven und negativen Äste des Verlaufes für $R_{ON}$ und $R_{OFF}$ werden jeweils getrennt betrachtet. Das Optimierungskriterium

für die Wahl von $\eta$ ist die Minimierung des Maximalwertes des relativen Fehlers. Zu erkennen ist, dass die Formen eins und zwei zu einem ähnlichen Ergebnis führen und die Form drei, bis auf den negativen Ast von $R_{OFF}$, den Verlauf der RV-Kennlinie schlechter wiedergibt als die Formen eins und zwei.

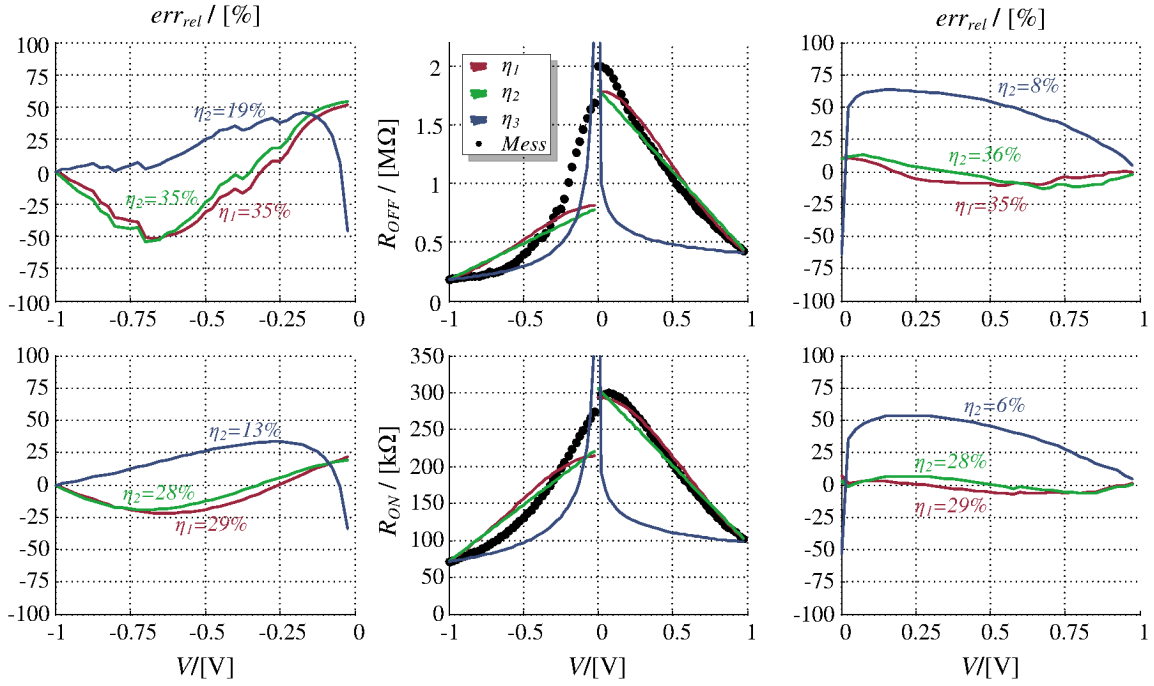



*Abbildung 2-16: Modellierung der $TiO_2$ RV-Kennlinie mit den Formen eins bis drei*

Um die Charakteristik eines nichtlinearen Materials hinreichend genau zu modellieren, müssen für die positiven und negativen Äste, wie für $R_{OFF}$ und $R_{ON}$ unterschiedliche Nichtlinearitäten und unter Umständen unterschiedliche mathematische Modelle herangezogen werden. Um den Simulationsaufwand zu begrenzen, wird in dieser Arbeit nur ein mathematisches Modell mit nur einem Wert für die Nichtlinearität für den gesamten Kurvenverlauf untersucht. Dabei wird $\eta_{ROFF} = \eta_{RON}$ gesetzt.

Um die Konvergenzprobleme des Schaltungssimulators zu begrenzen, wird die Form zwei gewählt. Dabei werden für die Simulation folgende Modifikationen vorgenommen: Die Betragsfunktion wird durch die Funktion

$$abs_{smooth}(x) = \sqrt{x^2 + \varepsilon} \tag{2.7}$$

ersetzt. Der Glättungsfaktor $\varepsilon$ wird für die Simulation zu $10^{-5}$ gewählt. Durch diese modifizierte Betragsfunktion ist die Ableitung auch an der Stelle $x = 0$ möglich und Konvergenzprobleme des Simulators werden vermieden. Der Widerstand der Junction wird auf den Widerstand bei Erreichen der Schreibspannung begrenzt. So werden negative Widerstände in der Crossbar vermieden. Die Formel für die Berechnung des nichtlinearen Widerstandes lautet demnach

$$R_{nl,2} = R_{V1}\cdot\left(\alpha_2 + (1-\alpha_2)\cdot\frac{\min_{smooth}(abs_{smooth}(V), V_1)}{V_1}\right) \quad \text{mit} \quad \alpha_2 := \frac{R_{0V}}{R_{V1}}$$
$$\text{wobei} \quad \min_{smooth}(x,y) = x - 0.5\cdot\left((x-y) + \sqrt{(x-y)^2 + \varepsilon}\right). \tag{2.8}$$

Abbildung 2-17 zeigt symbolhaft den Verlauf der RV-Charakteristik der Form zwei für das mathematische Modell und für die Simulation. Negative Widerstände (gestrichelter Bereich), wie sie in der Realität nicht möglich wären, und die Unstetigkeit bei $V = 0$ V werden vermieden.

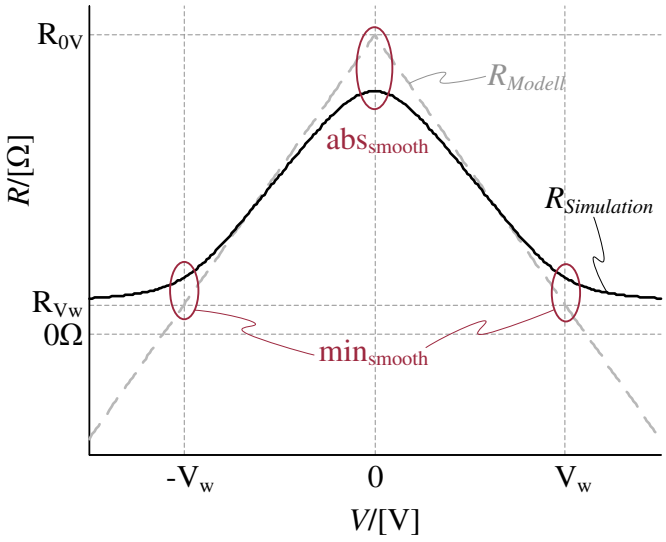



*Abbildung 2-17: Verlauf der RV-Charakteristik: Mathematisches Modell und Simulationsmodell*

## 2.5. Zusammenfassung

Eine große Zahl von unterschiedlichen Materialien wird momentan auf resistives Schalten untersucht. Die dahinter stehenden Effekte sind oft nicht vollständig erklärt oder können den beobachteten Phänomenen nicht verlässlich zugeordnet werden. Um geeignete Materialien für die Anwendung in resistiven Speichern identifizieren zu können, ist es von fundamentaler Bedeutung, die Anforderungen an die Materialien möglichst genau spezifizieren zu können. So können in Frage kommende Materialien auf die gewünschten Anforderungen hin optimiert werden. Bislang wird für die Beurteilung von Materialien oft lediglich das $R_{OFF}/R_{ON}$-Verhältnis herangezogen. Ob dieser Materialparameter in passiven Crossbars überhaupt relevant ist, wurde bislang noch nicht erörtert.

Die in dieser Arbeit vorgestellte Untersuchung soll genau diese Anforderungen festlegen und die Suche nach einem geeigneten Material für resistive Speicher vereinfachen.

# 3. Architekturen

Während in Kapitel 2 die Eigenschaften resistiv schaltender Materialien behandelt wurden, geht dieses Kapitel auf die möglichen Implementierungsformen von Schaltungen mit solchen Materialien ein. Eine grundsätzliche Feststellung lässt sich im Voraus machen: Solange die Materialen keine transistorähnliche Funktionalität aufweisen, wird eine wie auch immer geartete Implementierung von Schaltungen mit diesen passiven Materialien auf aktive Komponenten zurückgreifen müssen. Diese Komponenten – die zum Beispiel in einer CMOS-Technologie gefertigt werden können – haben die Aufgabe, Speicherzellen über die entsprechenden Wort- und Bitleitungen zu selektieren, die passive Schaltung mit Energie zu versorgen und die Signale aus der Crossbar auszuwerten. In dieser Arbeit wird davon ausgegangen, dass die aktiven Komponenten in einer CMOS-Technologie gefertigt werden.

Daraus folgt, dass neuartige Elemente wie resistive Schalter nur in hybriden Schaltungen implementiert werden können. Diese hybriden Strukturen haben in der Literatur verschiedene Namen: „CMOL“ ([84] „**C**MOS/nanowire/**Mol**ecular“) ist beispielsweise eine Bezeichnung, die sich aus der Annahme zusammensetzt, dass das resistiv schaltende Material organischen Ursprungs ist. „Hybride nano/CMOS-Technologie“ ist eine häufig gewählte Bezeichnung: „nano“ steht dabei für die passiven Zweipole aus resistiv schaltenden Materialien und „CMOS“ die aktiven Komponenten in einer wie auch immer gearteten (Bulk-CMOS, SOI, FinFETs) CMOS-Technologie. Im Folgenden wird diese Nomenklatur übernommen: Wenn in dieser Arbeit von „Nano-Strukturen“ die Rede ist, sind die passiven Zweipole aus resistiv schaltendem Material und deren direkte Verdrahtung gemeint.

Für leistungsstarke Speicher ist neben hoher Durchsatzrate und geringer Verlustleistung die Speicherdichte ein wichtiges Kriterium. In kommerziell erhältlichen Produkten wie Flash[1]-, FRAM[2]- oder MRAM[3]-Speichern wird jede einzelne Speicherzelle mithilfe eines Auswahltransistors vom Rest der Speichermatrix getrennt. Mithilfe dieser Auswahltransistoren können einzelne Speicherzellen gezielt angewählt und ausgewertet oder beschrieben werden. Der Nachteil dieser Architektur ist, dass die Größe einer Speicherzelle von der Größe eines Transistors bestimmt wird. Somit können diese Speichertechnologien nur mit der Entwicklung der CMOS-Komponenten skalieren. Sollte es jedoch möglich sein, auf die CMOS-Komponenten innerhalb der Speichermatrix zu verzichten, könnten in Kombination mit resistiv schaltenden Materialien hochdichte

[1] Flash-EEPROM (Electrically Erasable Programmable Read-Only Memory)

[2] FRAM (Ferroelectric Random Access Memory)

[3] MRAM (Magnetoresistive Random Access Memory)

Speicher kostengünstig hergestellt werden. Abbildung 3-1 zeigt den prinzipiellen Unterschied zwischen einer herkömmlichen Speicherstruktur mit Auswahltransistor und einer rein passiven Speichermatrix, bei der die Kreuzungspunkte der Wort- und Bitleitungen die einzelnen Speicherzellen bilden. Die Zuleitungen der Zellen sind somit gleichzeitig die Elektroden der resistiv schaltenden Speicherzelle.

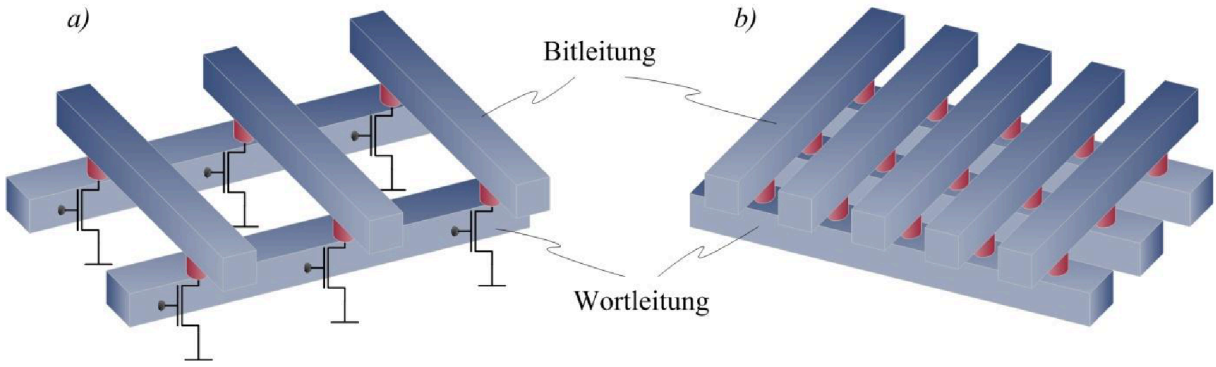



*Abbildung 3-1: Implementierung von Nano-Strukturen:*
*a) Speicherzellen mit Auswahltransistor*
*b) passive Crossbar-Array-Struktur*

## 3.1. Crossbar-Array

Die Größe einer Speicherzelle wird in der Regel in Vielfachen der kleinsten herstellbaren Strukturfeinheit – der sogenannten „Feature Size“ ($F$) – angegeben. Die kleinstmögliche Fläche einer Speicherzelle ist damit $4F^2$ (Abbildung 3-2), unter der Voraussetzung, dass der Mindestabstand zweier Strukturen auch der Feature Size entspricht. Das Abstandsmaß zweier identischer Strukturen wird „Pitch“ genannt. Bei der kleinstmöglichen Speicherzelle entspricht die Feature Size genau dem halben Pitch („Half-Pitch“).

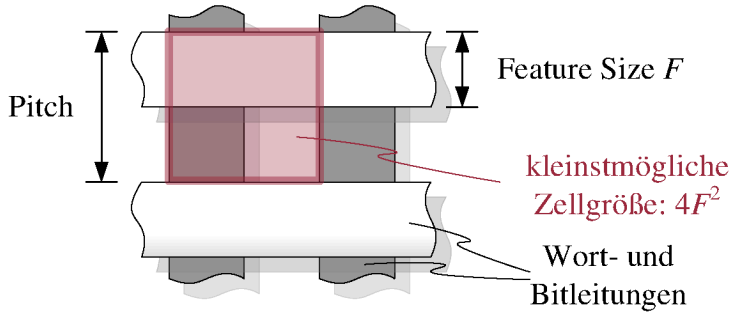



*Abbildung 3-2: Zellgröße in einem Crossbar-Array*

In einem Crossbar-Array besteht eine Speicherzelle lediglich aus einer sich mit einer Bitleitung überschneidenden Wortleitung und dem schaltenden Material dazwischen. Ordnet man die Wort- und Bitleitungen als parallele Leiterbahnen an und richtet die Bitleitungen senkrecht zu den Wortleitungen aus, so entsteht ein Crossbar-Array (Abbildung 3-1b). Eine Speicherzelle hat mit dieser Anordnung die Größe von $4F^2$. Durch Übereinanderschichten mehrerer solcher Crossbar-Arrays ließen sich effektive Zellgrößen

von $4F^2/n$ erzielen, wenn $n$ die Anzahl der schaltenden Schichten ist. Ein ähnlicher Ansatz ist für zukünftige Flash-Speicher geplant [85]. Im Vergleich dazu beträgt die Zellgröße von CMOS-SRAM-Speicher ungefähr $100F^2$ [86], die von DRAM- und Flash-Speicher ca. $6F^2$ [87, 88] mit Tendenz zu $4F^2$ laut der ITRS Roadmap [89].

Die erreichbare Speicherdichte ist jedoch nur ein Vorteil des Crossbar-Arrays. Ein weiterer Vorteil ist die einfache Anordnung der Strukturen: Sie ist extrem regulär und hat keine verwinkelten Formen, welche besonders in der optischen Lithografie für Probleme sorgen und bei kleinen Strukturfeinheiten aufwändig korrigiert werden müssen (OPC „optical proximity correction“). Ferner sind Crossbar-Arrays anspruchslos in der Ausrichtung der einzelnen Ebenen zueinander (Abbildung 3-3). Mit kleiner werdenden Strukturen ist die Ausrichtung der einzelnen Maskenebenen zueinander eine große Herausforderung in der optischen Lithografie. Ein Crossbar-Array ist jedoch funktionsfähig solange die Elektroden ihre Anschlusspads treffen, die den Kontakt zu den aktiven Strukturen herstellen.

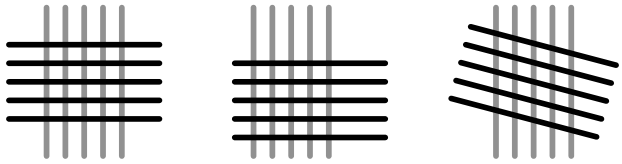


*Abbildung 3-3: Alignment der Wort- und Bitleitungen: korrekt, lateral verschoben, rotiert*

Ein inhärenter Nachteil der Crossbar-Arrays ist die galvanische Verbindung von sämtlichen Speicherzellen untereinander. Abbildung 3-4 zeigt schematisch und im Ersatzschaltbild den gewünschten Strompfad ($I_{junction}$) und einen möglichen parasitären Pfad ($I_{parasitär}$), die beim Adressieren einer bestimmten Speicherzelle auftreten.

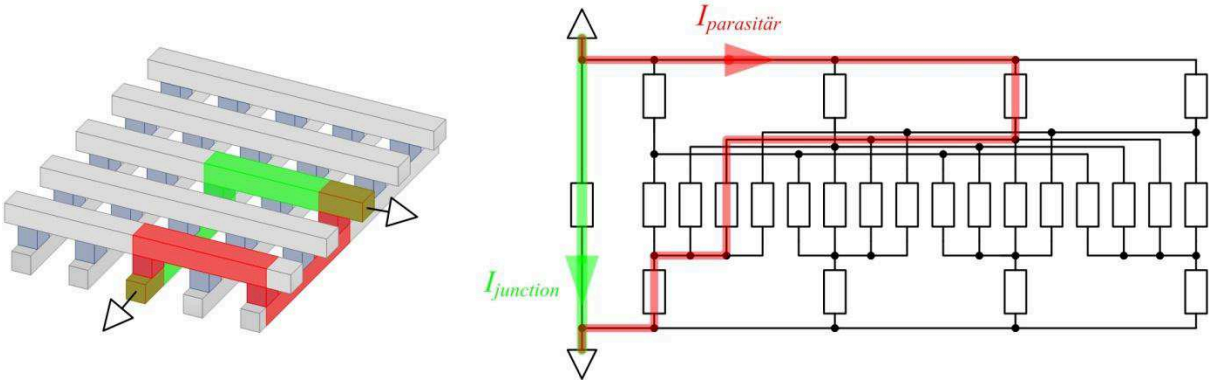



*Abbildung 3-4: Parasitärer Pfad in einem 5×5 Crossbar-Array*

Mit größer werdenden Crossbar-Arrays steigt die Anzahl der möglichen parasitären Pfade und damit auch der Anteil der parasitären Ströme am Gesamtstrom, der durch die Crossbar fließt. Bei der Leseoperation kann dieser Einfluss unter Umständen die Unterscheidung zwischen einem hoch- und einem niederohmigen Zustand in der adressierten Zelle unmöglich machen.

Eine einfache Möglichkeit, parasitäre Ströme zu verhindern, ist der Einsatz eines schaltenden Materials mit Richtwirkung in der IV-Charakteristik (vgl. Kapitel 2.4). Jeder parasitäre Pfad geht über genau drei andere Zellen, von denen bei diodenartigen Materialien immer genau eine Zelle in Sperrrichtung geschaltet ist (Abbildung 3-5).

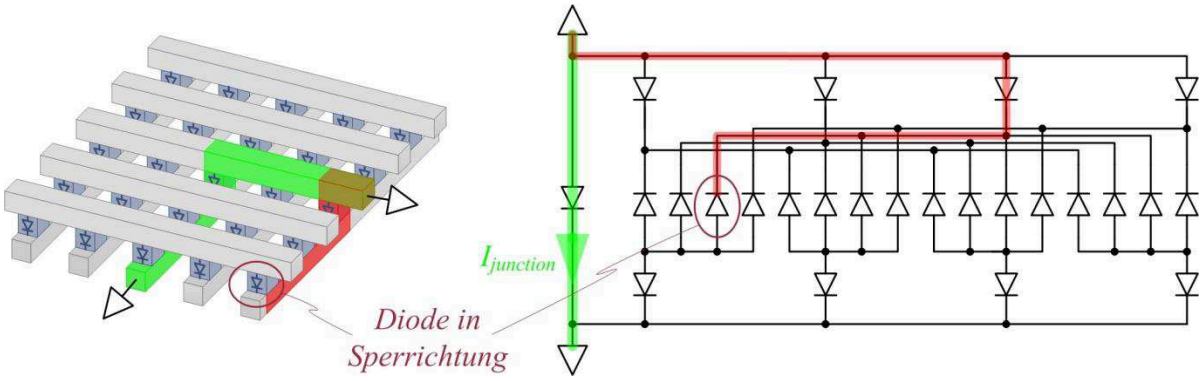



*Abbildung 3-5: Unterbrochener parasitärer Pfad in einem 5×5 Dioden-Crossbar-Array*

Die Untersuchung in dieser Arbeit beschränkt sich auf Crossbar-Arrays mit schaltenden Materialien, die eine lineare oder nichtlineare IV-Charakteristik besitzen. Es soll geklärt werden, inwiefern diese Materialien ausreichen, um in einem Crossbar-Array einzelne Zellen zuverlässig schreiben und wieder auslesen zu können.

## 3.2. Herstellungsverfahren

Um die geometrischen Abmessungen von Crossbar-Arrays und damit auch die parasitären Eigenschaften wie Leitungswiderstand und die Kapazität benachbarter Elektroden besser abschätzen zu können, wird in diesem Kapitel kurz auf die Verfahren zur Herstellung von Crossbar-Arrays eingegangen. Neben der konventionellen optolithografischen Methode, wie sie auch für aktuelle CMOS-Technologien verwendet wird, können Crossbar-Arrays insbesondere auch mit dem sogenannten Imprint-Verfahren hergestellt werden. Dieser 1995 erstmals vorgestellte Ansatz [90] basiert auf mechanischer Deformation des zu strukturierenden Materials oder eines Fotolacks und erlaubt bereits Strukturfeinheiten bis in den einstelligen Nanometerbereich [91].

### 3.2.1. Konventionelle Lithografie

Momentan ist optische Lithografie noch die ökonomisch und technisch günstigste Methode der Halbleiterherstellung. Die Herausforderung, Strukturen mit Abmessungen unterhalb der Wellenlänge des benutzten Lichtes herzustellen, führt jedoch schon bei aktuellen Technologieknoten zu erheblichen Problemen. Um die kleinsten Abmessungen auf einem Chip (z.B. 50nm für einen „65nm“-Prozess) mit Licht der Wellenlänge von 193nm auflösen zu können, bedarf es besonderer Techniken (RET – Resolution Enhancement Techniques). Diese Maßnahmen, wie zum Beispiel alternierende Phasenmasken bei der Belichtung, optische Korrekturen der Layouts (OPC – Optical Proximity Correction) oder

Immersions-Lithografie, sind zum Teil sehr aufwändig und teuer. Daraus entsteht die Notwendigkeit, das Layout der CMOS-Strukturen auf die Anforderungen der Lithografie anzupassen („Litho-friendly design“). Diese Maßnahmen werden unter dem Begriff DFM (Design For Manufacturability) zusammengefasst. DFM definiert erweiterte Regeln, die die geometrischen Designregeln (GDR – Geometric Design Rules) weiter verschärfen, um den Yield zu steigern und die Kosten der Lithografie zu senken. Die hochreguläre Anordnung der Crossbar-Arrays kommt den DFM-Regeln dabei in vielen Punkten entgegen. Es gibt keine irregulären und verwinkelten Strukturen, die durch aufwändige OPC korrigiert werden müssten. Die periodische Anordnung der Elektroden mit konstantem Abstand zueinander, wie sie zum Beispiel auch für CMOS-Layout (z.B. bei Bricks [92]) vorgeschlagen wird, vereinfacht die optische Lithografie ebenfalls.

### 3.2.2. Nanoimprint-Verfahren

Eine vielversprechende Alternative zu optischer Lithografie ist das sogenannte Imprint-Verfahren. Es gibt verschiedene Verfahren der Imprintlithografie, die wichtigsten sind die thermoplastische und die Photo-Imprintlithografie. Bei letzterer wird mit einem wiederverwendbaren Stempel („Stamp“), in den die gewünschten Strukturen modelliert werden, ein Abdruck in einen Fotolack gepresst. Der so strukturierte Fotolack wird dann genutzt, um die darunterliegende Schicht gezielt frei zu ätzen. Die Herstellung des Stempels selbst kann auf verschiedene Arten geschehen, z.B. durch Elektronenstrahl-Lithografie (EBL – e-beam Lithografie). Insbesondere mit EBL lassen sich sehr kleine Strukturen in den Stempel schreiben, die bis in den einstelligen Nanometerbereich kommen (NIL – Nanoimprint Lithografie).

In Abbildung 3-6 werden die erreichbaren Speicherdichten (nur Speicherzellen ohne Overhead) von Flash-Speicher[4], DRAM[5] und einem Speicher basierend auf einem passiven Crossbar-Array verglichen. Die durchgezogenen Linien basieren auf den Annahmen der ITRS [89]. Die einzelnen Punkte sind tatsächlich demonstrierte Speicherdichten umgerechnet anhand der Größe einer Speicherzelle. Die mit NIL erzielbaren Strukturfeinheiten liegen eine Größenordnung unter denen von optischer Lithographie. Die Entwicklung der Labormuster ging von 50 nm Half-Pitch in 2004 über 30 nm in 2005 und 17 nm in 2006 bis hin zu 3 nm Half-Pitch in 2007 [93-96]. Damit liegen die mit Crossbar-Arrays theoretisch erreichbaren Speicherdichten noch ein bis zwei Größenordnungen über denen von DRAM und Multi-Level Flash-Zellen [88, 97-105]. Neuste MLC-Flash-Speicherchips mit 20 nm Strukturfeinheiten und einer Zellgröße von ungefähr $5F^2$

[4] Single-Level Cell (SLC) und Multi-Level Cell (MLC)

[5] Dynamic Random Access Memory

erreichen bereits Speicherdichten, wie sie mit Crossbartechnologien bei 13 nm Half-Pitch erreichbar wären.

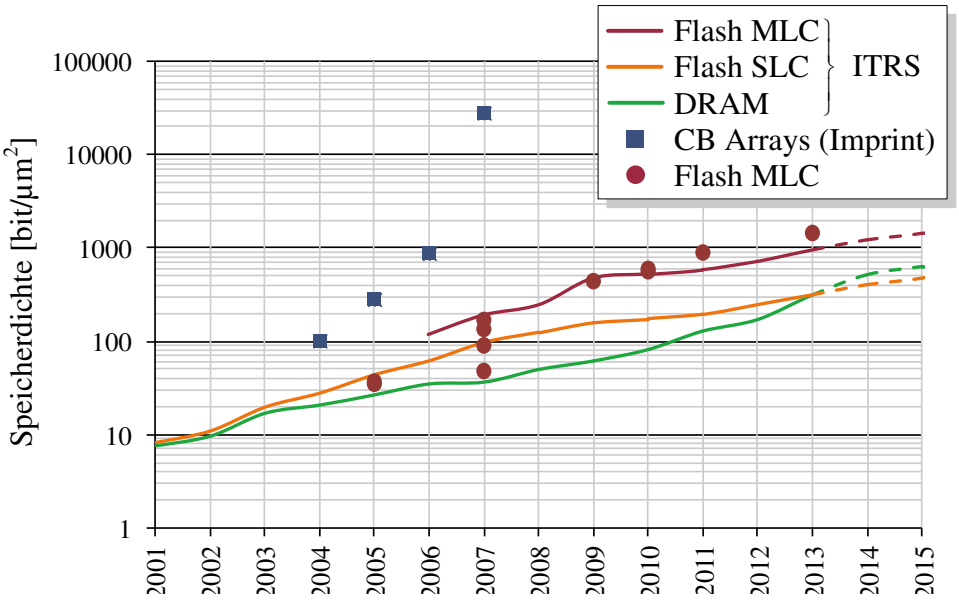



*Abbildung 3-6: Vergleich der Speicherdichten von DRAM, Flash und Crossbar-Arrays*

## 3.3. Parasitäre Elemente der Architektur

Um die Einsatzmöglichkeiten von Crossbar-Arrays sinnvoll abschätzen zu können, ist es wichtig, die physikalischen Eigenschaften der Crossbar-Leitungen und der mit diesen Leitungen verbundenen CMOS-Schaltungen hinreichend genau zu kennen. Nur so können die sich aus der Anordnung ergebenden parasitären Elemente und ihr Einfluss auf die Performance des Speichers berücksichtigt werden.

Für das Crossbar-Array selbst stellen die Wort- und Bitleitungen im Wesentlichen Leitungswiderstände und Koppelkapazitäten als parasitäre Elemente dar. Da in dieser Arbeit dynamische Effekte nicht berücksichtigt werden, spielen die Koppelkapazitäten hier keine Rolle und werden im Rahmen dieser Arbeit nicht untersucht. Die als Schalter für die Auswahl einzelner Leitungen verwendeten CMOS-Transistoren bilden durch ihren $R_{DS,ON}$[6] ebenfalls parasitäre Elemente, deren Einfluss in dieser Arbeit untersucht wird.

[6] $R_{DS,ON}$: Widerstand zwischen Drain- und Sourcegebiet im eingeschalteten Zustand des Transistors

### 3.3.1. Segmentwiderstand der Crossbar-Leitungen

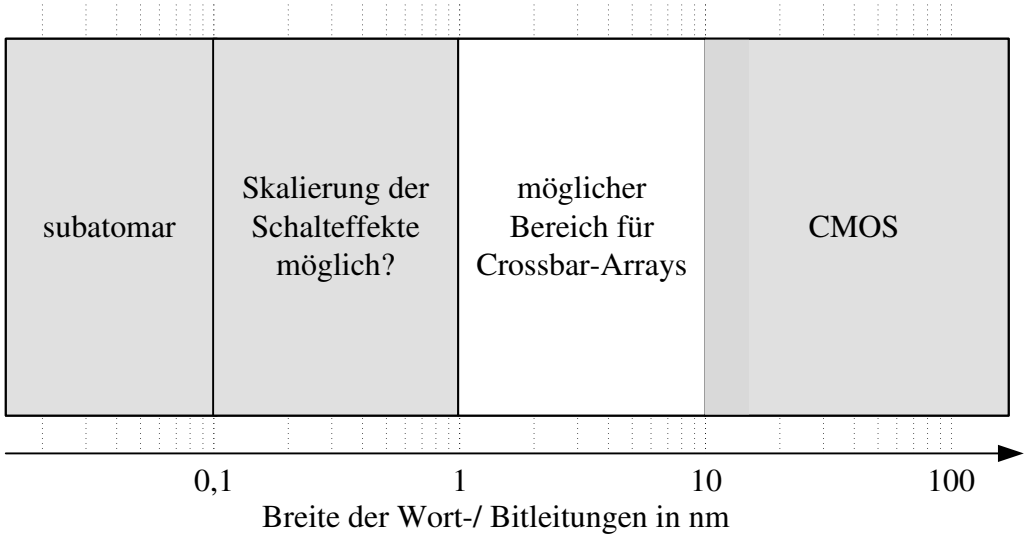



*Abbildung 3-7: Mögliche Abmessungen von Crossbar-Leitungen*

Abbildung 3-7 zeigt schematisch den möglichen Bereich auf, der für die Breite der Wort- und Bitleitungen sinnvoll erscheint. Die CMOS-Technologie kommt mit ihren Strukturen heute bis auf ca. 14 nm herunter, 7 nm sind geplant. Auf der anderen Seite begrenzt in jedem Fall die Größe eines Atoms mit 100 pm den möglichen Bereich für Leitungen in Crossbar-Arrays. Ob sich die Schalteffekte unterhalb von einem Nanometer beobachten lassen, ist noch nicht geklärt. Einige Untersuchungen lassen darauf schließen, dass mit kleiner werdenden Strukturen die Varianzen bei den Schreibvorgängen so groß werden, dass eine Verwendung in passiven Crossbar-Strukturen problematisch ist [106]. Auf die Varianzen der Materialien wird in dieser Arbeit jedoch nicht eingegangen und somit lässt sich die mögliche Breite von Leitungen in einer Crossbar für diese Arbeit sinnvoll auf einen Bereich von ungefähr ein bis 10 nm eingrenzen.

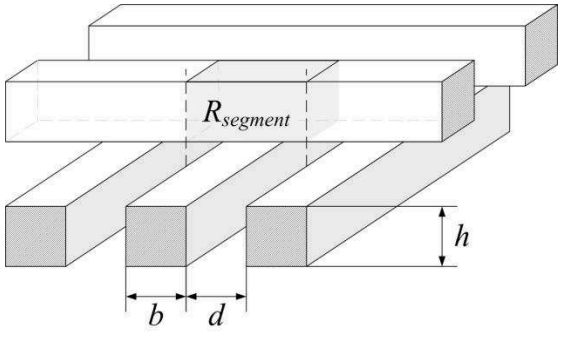



*Abbildung 3-8: Leitungswiderstand pro Segment in der Crossbar*

Für die Bestimmung der Leitungswiderstände muss der Durchmesser sowie das Material der Leitungen bekannt sein. Mit der kleinstmöglichen Abmessung $4F^2$ (vgl. Abbildung 3-2) einer Speicherzelle ergibt sich der auf die Größe einer solchen Zelle normierte Widerstand einer Leitung zu

$$R_{segment} = \rho \cdot \frac{l}{A} = \rho(b,h) \cdot \frac{b+d}{b \cdot h} \quad . \tag{3.1}$$

Hierbei beschreibt, wie in Abbildung 3-8 gezeigt, *b* die Breite der Wort- und Bitleitungen, *h* deren Höhe und *d* den Abstand zweier paralleler Leitungen. Ein Segment, das mit dem parasitären Widerstand $R_{segment}$ behaftet ist, beschreibt die Länge *b*+*d* einer Leitung.

Für Querschnittsabmessungen der Elektroden unter 100nm ist der spezifische Widerstand ρ nicht mehr konstant, sondern steigt mit kleiner werdendem Durchmesser an. Die Gründe hierfür liegen in der erhöhten Streuung der Elektronen an der Oberfläche und an den Korngrenzen im Material, wenn die Abmessungen der Elektrode in die Größenordnung der mittleren freien Weglänge des Materials kommen [107, 108]. Der spezifische Widerstand ρ(*b*,*h*) lässt sich dann folgendermaßen annähern [109]:

$$\rho(b,h) = \rho_0 \cdot \left( \frac{1}{3 \cdot \left( \frac{1}{3} - \frac{\alpha}{2} + \alpha^2 - \alpha^3 \cdot \ln\left(1 + \frac{1}{\alpha}\right) \right)} + \frac{3}{8} \cdot C \cdot (1-p) \left( \frac{b}{h} + 1 \right) \cdot \frac{\lambda}{b} \right) \tag{3.2}$$

*mit*

$$\alpha = \frac{\lambda}{\delta} \cdot \frac{R}{1-R}$$

Dabei bezeichnet $\rho_0$ den spezifischen Widerstand des Materials für Leiterquerschnitte, die sehr viel größer sind als 100nm. Die Konstanten *C*, δ, *p* und *R* sind Anpassungsfaktoren. *C* wird zu 1,2 gesetzt [109], die durchschnittliche Entfernung der Korngrenzen δ wurde mit der Breite der Elektrode *b* angenommen [109]. Die Parameter *p* und *R* beschreiben die Reflexionen an den Seitenwänden des Materials beziehungsweise an den Korngrenzen. Sie wurden zu $p = 0.5$ und $R = 0.5$ gesetzt. Die Variable λ bezeichnet die mittlere freie Weglänge im Material. Sie wurde entsprechend der Werte in Tabelle 3-1 angenommen.

*Tabelle 3-1: Materialen und ihre mittlere freie Weglänge*

| Material | MFP[7] | Quelle |
|---|---|---|
| Aluminium (Al) | 15 nm | [107] |
| Gold (Au) | 38 nm | [107] |
| Kupfer (Cu) | 39 nm | [107] |
| Platin (Pt) | 23 nm | [110] |
| Silber (Ag) | 52 nm | [107] |
| Titan (Ti) | 28 nm | [111] |
| Wolfram (W) | 33 nm | [112] |

Abbildung 3-9 zeigt die Abhängigkeit des Segmentwiderstandes nach Formel (3.1) und (3.2) von der Breite der Elektroden unter der Annahme, dass die Breite der Elektroden *b* dem Abstand *d* und der Höhe *h* entspricht. Für diese quadratischen Leitungen liegt der Segmentwiderstand in dem sinnvollen Bereich für Crossbarleitungen zwischen 6 Ω (Aluminiumleitungen mit 20×20 $nm^2$ Querschnittsfläche) und 40 kΩ (Titanleitungen mit 1×1 $nm^2$ Querschnittsfläche). Abhängig von der Größe ($n \times m$) der Crossbar läge somit der größte Zuleitungswiderstand einer Speicherzelle zwischen

$$\begin{aligned} &(n+m)\cdot 6\,\Omega \le R_{Leitung,ges,wc} \le (n+m)\cdot 40\,k\Omega \\ &96\,\Omega \le R_{Leitung,ges,wc} \le 640\,k\Omega \quad für \quad n=m=8 \\ &768\,\Omega \le R_{Leitung,ges,wc} \le 5.1\,M\Omega \quad für \quad n=m=64. \end{aligned} \tag{3.3}$$

Mit rechteckigen Leitungen lassen sich die Widerstände um ungefähr das Verhältnis *h*/*b* reduzieren. Mit geeigneter Wahl des Seitenverhältnisses lässt sich (mit entsprechenden Auswirkungen auf die Koppelkapazität zweier benachbarter Elektroden) der Segmentwiderstand zu ca. $R_{segment} = 10\text{-}100\,\Omega$ begrenzen, solange nicht Titan als Leitermaterial gewählt wird und die Breite der Leitungen 5 nm nicht unterschreitet.

Die Untersuchungen in den Kapiteln 5.3.3 und 6 zeigen, inwiefern sich der Leitungswiderstand der Wort- und Bitleitungen auf das Beschreiben und Lesen eines Crossbar-Arrays auswirken. In Kapitel 2.3 wurde gezeigt, dass in vielen Fällen das Elektrodenmaterial die Höhe der On- und Off-Widerstände der Crossbar und mitunter sogar die Art des Schaltens beeinflusst. Dieser Zusammenhang wird in dieser Arbeit nicht weiter betrachtet, muss jedoch bei der Auswahl eines geeigneten Materials berücksichtigt werden.

[7] MFP: Medium Free Path – mittlere freie Weglänge

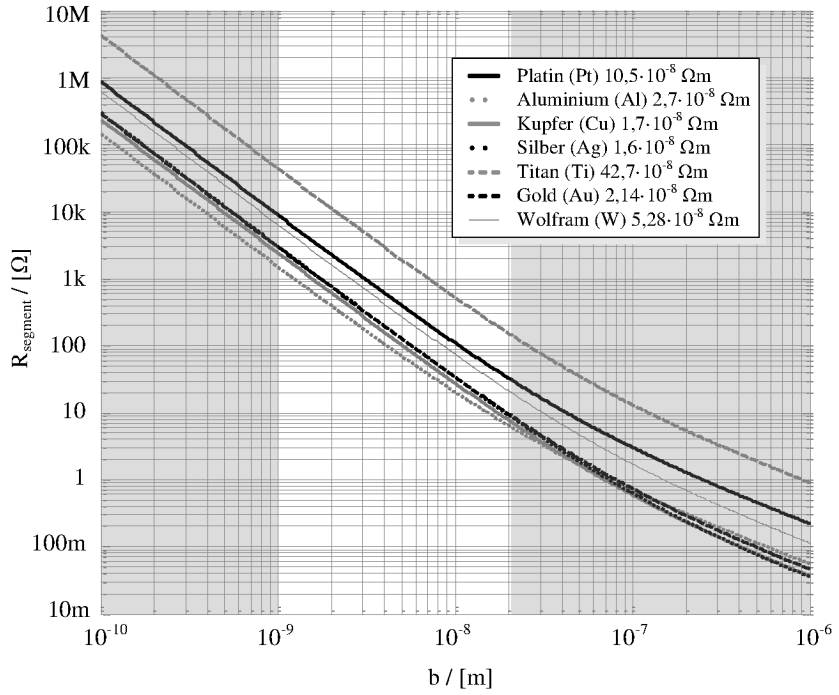



*Abbildung 3-9: Leitungswiderstände für verschiedene Materialien bei 27 °C*

### 3.3.2. Widerstand der CMOS-Schalter

Die Auswahltransistoren, durch die einzelne Bit- und Wortleitungen der Crossbar selektiert werden können, bilden durch ihre On- und Off-Widerstände ebenfalls parasitäre Elemente beim Beschreiben und Auslesen des Crossbar-Arrays. In diesem Kapitel soll kurz erläutert werden welche Möglichkeiten es gibt, auf die On- und Off-Widerstände eines CMOS-Transistors Einfluss zu nehmen. Anhand des Beispiels einer 45 nm-Technologie werden diese Möglichkeiten in Bezug auf den Einsatz von Transitoren als Auswahlschalter von Crossbar-Arrays bewertet.

In der CMOS-Schaltungstechnik gibt es im Wesentlichen drei Möglichkeiten, um die On- und Off-Widerstände eines Transistors zu beeinflussen:

- Die einfachste Methode, den Drainstrom und damit den On-Widerstand eines Transistors zu beeinflussen, ist die Geometrie der Kanalweite zu ändern. Mit dem reziproken Zusammenhang zwischen der Weite $w$ und dem Ersatzwiderstand $R_{ON,Transistor}$

$$\frac{R_{ON}}{R_{ON,0}} = \frac{w_0}{w} \tag{3.4}$$

  verringert sich der On-Widerstand für einen 2-fach aufgeweiteten um 50 % und für einen 4-fach aufgeweiteten Transistor um 75 %. Um etwa das Gleiche Maß verringert sich der Off-Widerstand.

- Im Herstellungsprozess lässt sich die Schwellspannung $V_{th}$ eines Transistors variieren. Dabei gilt jedoch, dass eine heruntergesetzte Schwellspannung zwar den On-Widerstand verringert, jedoch gleichzeitig einen starken Anstieg des Leckstroms und damit eine Verringerung des Off-Widerstandes bedeutet.
- Als dritte Möglichkeit kann ein Effekt zweiter Ordnung gezielt genutzt werden, um die Schwellenspannung zu reduzieren oder zu erhöhen. Über die Spannung $V_{BS}$ zwischen dem Substrat und der Source-Elektrode kann mit der sogenannten Substratsteuerung („Back-Biasing“) ebenfalls Einfluss auf $V_{th}$ und damit auf den Ersatzwiderstand des Transistors ausgeübt werden.

In Abbildung 3-10 sind die Auswirkungen dieser drei Möglichkeiten auf die On- und Off-Widerstände eines Transistors in 45 nm-Technologie dargestellt. Eine Verringerung der Schwellenspannung, sei es über den Herstellungsprozess oder über die Substratsteuerung hat nur geringen Einfluss auf den On-Widerstand, jedoch verkleinert sich der Off-Widerstand dabei um ungefähr eine Größenordnung. Als geeignete Maßnahme, den On-Widerstand zu verringern ohne dabei eine zu große Reduktion des Off-Widerstandes in Kauf nehmen zu müssen, bietet sich demnach allein das Aufweiten der Transistoren an.

Für eine 45 nm-Technologie liegt der On-Widerstand eines 4-fach aufgeweiteten n-Kanal-Transistors im einstelligen kΩ-Bereich. Der Off-Widerstand liegt in der Größenordnung von einigen 10 GΩ. Wie weit die Werte der On- und Off-Widerstände der Auswahltransistoren von denen der Widerstände in der Crossbar entfernt sein müssen zeigen die Untersuchungen in den Kapiteln 5.3.1 und 6.

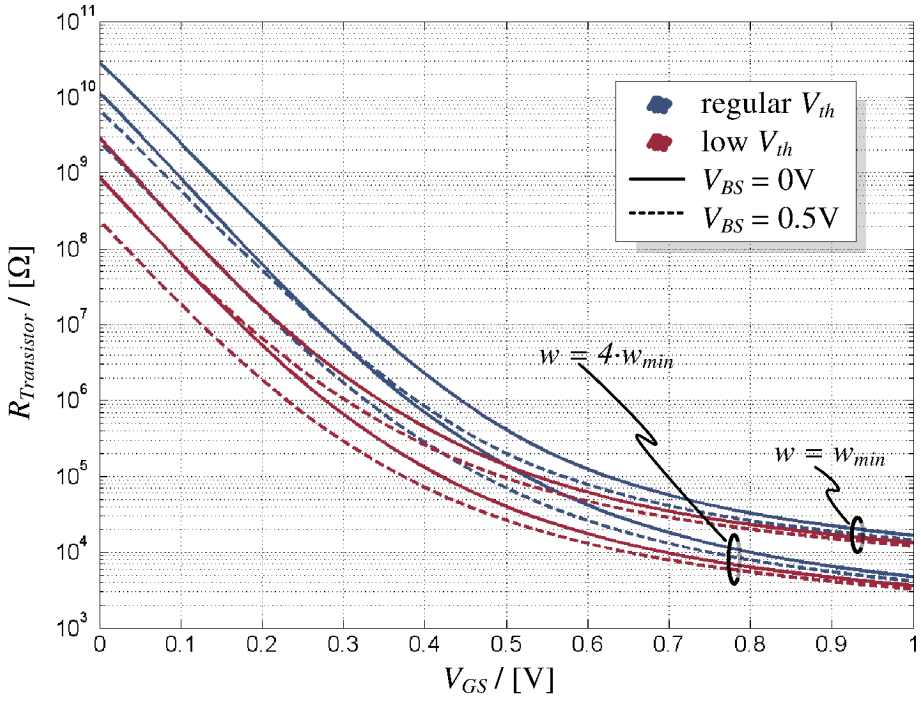



*Abbildung 3-10: CMOS-Transistor-Widerstände. N-Kanal Transistor, 45 nm-Technologie, $T = 27°, V_{DS} = V_{DD}$, $V_{DD} = 1V$, $L = L_{min}$, typical corner.*

## 3.4. Elektromiration

Bei der Dimensionierung der Crossbar-Elektroden darf ein Aspekt nicht unberücksichtigt bleiben: Leiterbahnen mit einer bestimmten Querschnittsfläche haben eine endliche Stromtbelastbarkeit. Fließen dauerhaft zu hohe Ströme durch einen Leiter, kann dieser durch thermische Effekte sowie durch unterschiedliche Diffusionsmechanismen geschädigt werden. Im Extremfall führt eine solche Schädigung zu einem Ausfall des Leiters, in dem entweder ein Kurzschluss mit benachbarten Leitern entsteht oder der Leiter unterbrochen wird.

Die erwartete Ausfallwahrscheinlichkeit lässt sich über die Blacksche Gleichung aus der Stromdichte $J$, der absoluten Temperatur und verschiedenen material- und geometrieabhängigen Parametern bestimmen. Weiterhin sind die Art des Stromflusses – Gleich- oder Wechselstrom – und gegebenenfalls die Frequenz der Schaltvorgänge ausschlaggebend für die maximal anwendbare Stromdichte.

Für eine grobe Abschätzung wird die maximale Stromdichte $J$ einer Crossbar-Elektrode mit der Querschnittsfläche $A$ in Anlehnung an die ITRS Roadmap [113] zwischen $10^5$ und $10^7$ A/cm² variiert. Die an die Crossbar angelegte Spannung $U$ soll hier zwischen 0.1 V und 5 V liegen. Der Widerstand der Speicherzelle $R_j$ sei beispielhaft 100 kΩ, der Widerstand der Crossbar-Elektrode sei vernachlässigbar.

Über die Formel

$$J = \frac{I}{A} = \frac{U}{R_j \cdot A} \tag{3.5}$$

lässt sich die notwendige Querschnittsfläche *A* der Crossbar-Elektrode berechnen. Für die abgeschätzten Parameter zeigt Abbildung 3-11 die Ergebnisse. Links in der Abbildung sind exemplarisch einige Höhen-Breiten-Verhältnisse für ausgewählte Querschnittsflächen bei einer angenommenen Elektrodenbreite von 10 nm dargestellt. Bis zu welchem Formfaktor sich die Elektroden auch in Bezug auf die entstehenden Koppelkapazitäten sinnvoll fertigen lassen, sei an dieser Stelle nicht Gegenstand der Betrachtung. Gegenwärtige CMOS Technologien haben einen Formfaktor (Breite/Höhe) für die untersten und damit kleinsten Metallleitungen von 1:2. Auch zukünftige CMOS-Technolgien werden laut ITRS keine extremeren Formfaktoren aufweisen [114].

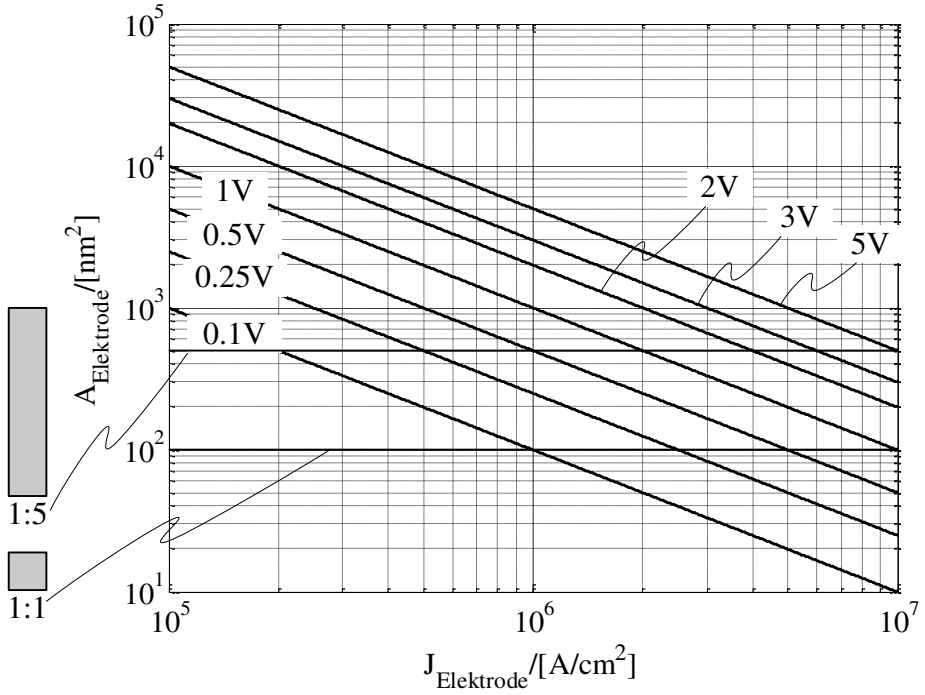



*Abbildung 3-11: Querschnittsflächen der Crossbar-Elektroden in Abhängigkeit von Spannung und Stromdichte sowie ausgewählte Formfaktoren für eine Breite der Elektroden von 10 nm.*

Wie in Abbildung 3-11 zu sehen ist, können bereits Spannungen von 1 V in der Crossbar in Kombination mit 10 nm breiten Elektroden zu problematischen Stromdichten führen oder benötigen Leiterbahnquerschnitte mit unrealistischen Formfaktoren. Bei der Wahl geeigneter Materialien sind die Höhe der Schreibspannungen somit zwingend zu berücksichtigen.

## 3.5. Zusammenfassung

Die Abschätzung der parasitären Elemente einer passiven Crossbar-Architektur hat ergeben, dass sowohl die Leitungswiderstände der Elektroden als auch die Widerstände der Auswahlschalter je nach schaltendem Material in die Größenordnungen der On- und Off-Widerstände kommen und daher in der Untersuchung der Schreib- und Leseoperationen berücksichtigt werden müssen. Je nach Höhe der Schreibspannungen können die zu erwartenden Stromdichten für kleine laterale Abmessungen der Crossbar-Elektroden ein begrenzender Faktor sein.

# 4. Methodik dieser Arbeit

In diesem Kapitel wird die Methodik vorgestellt, mit der in dieser Arbeit passive Crossbar-Arrays untersucht werden. Eine Auswahl von Parametern, die in ihrer Gesamtheit einen Entwurfsraum für passive Crossbar-Arrays darstellt, wird auf verschiedene Zielkriterien hin untersucht. Ausgegangen wird dabei von einer Crossbar-Array-Struktur mit einem resistiv schaltenden Material zwischen den oberen und unteren Leitungen.

Für die Analyse wurden folgende Annahmen getroffen:

- Das schaltende Material hat eine IV-Charakteristik ohne Richtwirkung.
- Die Crossbar-Struktur ist rein passiv, einzelne Speicherzellen sind nicht durch Transistoren auswählbar.
- Alle dynamischen Vorgänge in der Crossbar sind abgeschlossen.

Folgende Parameter wurden im Entwurfsraum berücksichtigt:

**1. Materialparameter der schaltenden Zwischenschicht**

Neben den Parametern absoluter $R_{ON}$-Wert, $R_{OFF}/R_{ON}$-Verhältnis, Höhe der Schreib- und Lesespannung, ist hier auch die Form der IV-Charakteristik ein möglicher Parameter. Grundsätzlich wird in dieser Arbeit von einer passiv schaltenden Schicht ohne Richtwirkung ausgegangen. Ein gewisser Grad an Nichtlinearität in der IV-Charakteristik kann aber das Leseverhalten der Crossbar beeinflussen und ist daher auch Gegenstand der Untersuchung.

**2. Materialparameter und Abmessungen der Wort- und Bitleitungen**

Hiermit ist der Leitungswiderstand gemeint, der einen Spannungsabfall entlang der Wort- und Bitleitungen verursacht und somit Einfluss auf die Signalpegel beim Schreiben und Lesen der Crossbar hat. Da die geometrischen Abmessungen der Leitungen Einfluss auf den Leitungswiderstand haben, sind auch sie indirekt Gegenstand der Untersuchung.

**3. Dimensionen des Crossbar-Arrays**

Die maximalen Dimensionen in horizontale und vertikale Ausdehnung (Anzahl der Wort- und Bitleitungen), bei denen sich Crossbars mit einem bestimmten Aufwand noch beschreiben und lesen lassen, haben Einfluss auf die Flächeneffizienz der gesamten Anordnung.

**4. Speicherzustand der Crossbar**

Bei Materialien mit einer IV-Charakteristik ohne Richtwirkung beeinflussen sämtliche Speicherzellen den Spannungspegel an jeder Wort- bzw. Bitleitung. Der Speicherzustand der Crossbar, also das Muster von gespeicherten Nullen und Einsen,

hat direkten Einfluss auf die Höhe der Signalpegel beim Lesen und Schreiben und damit auf die Performance der Zugriffsschaltung.

**5. Architektur der aktiven Schaltung**

Unter der Annahme dass die Elemente in der Crossbar passiven Charakter haben, sind eine aktive Schaltung, die eine Quelle darstellt, und eine Schaltung, die als Signalsenke fungiert, unumgänglich. Die Art der Beschaltung der Wort- und Bitleitungen hat hierbei großen Einfluss auf die Gesamtperformance der Anordnung.

**6. Designparameter in der aktiven Schaltung**

Die verwendeten Auswahltransistoren bilden mit den Widerständen in der Crossbar Spannungs- und Stromteiler. Somit ist das Verhältnis des On-Widerstandes der Transistoren zu den Widerständen in der Crossbar ein wichtiger Designparameter, der direkten Einfluss auf die Signalpegel hat. Darüber hinaus wird auch der Einfluss des Off-Widerstandes der Transistoren auf die Signalpegel untersucht.

Die Parameter beeinflussen sich gegenseitig und können somit nur ganzheitlich betrachtet werden. Wo es möglich ist, wird in dieser Arbeit ein vereinfachtes Schaltungsmodell der Crossbar verwendet, um mit der geschlossenen Lösung der Knoten- und Maschengleichungen in diesem Netzwerk den Einfluss der einzelnen Parameter zu untersuchen. Insbesondere für die Untersuchung der Segmentwiderstände und der nichtlinearen IV-Charakteristiken kann für große Crossbar-Größen keine geschlossene Lösung des Gleichungssystems mehr gefunden werden. Daher wird für diese Analysen die Crossbar mit Hilfe eines Schaltungssimulators untersucht.

Die Zielkriterien, die in dieser Arbeit untersucht werden, sind:

**a. Realisierbarkeit der Zugriffsoperationen**

Dieses wichtigste Zielkriterium ist die Grundvoraussetzung für den Einsatz von passiven Crossbar-Arrays. Für die Leseoperation ist die unter allen Umständen gewährleistete, eindeutige Signaldifferenz zwischen dem Lesen einer hoch- und einer niederohmigen Speicherzelle relevant. Für die Schreiboperation ist eine bestimmte Schreibspannung zu gewährleisten, während gleichzeitig alle anderen Zellen unterhalb einer bestimmten Spannung liegen müssen, um ein unbeabsichtigtes Schreiben zu verhindern.

**b. Signalpegel beim Auslesen**

Ist eine Signaldifferenz beim Auslesen gewährleistet, geht es bei diesem Zielkriterium um die Maximierung dieser Signaldifferenz.

**c. Abstand der Schreib- und Nichtschreibspannungen**

Ist das Beschreiben von ausgewählten Zellen einer Crossbar gewährleistet, dann ist die Maximierung des Abstandes ein Zielkriterium.

**d. Verlustleistung**

Während der Lese- und Schreibvorgänge besteht in der Regel ein ohmscher Pfad zwischen Versorgungsspannung und Bezugspotential. Dadurch kann die statische Verlustleistung bei Zugriffsoperationen in passiven Crossbar-Arrays signifikant sein und sollte nicht nur im Hinblick auf mobile Anwendungen minimiert werden.

## 4.1. Modellierung von passiven Crossbar-Arrays

Für eine Analyse des Speicheraufbaus wird ein vereinfachtes Schaltungsmodell der Crossbar und der an die Leitungen angeschlossenen CMOS-Schalter erstellt. Mit diesem Modell können nach Lösung der Kirchhoff-Gleichungen geschlossene Formeln für die Ströme und Spannungen in der Crossbar gefunden werden. In diesen Formeln können die betrachteten Parameter einfach variiert und ihr Einfluss auf das Ergebnis der Modellierung untersucht werden.

Um den Modellierungsaufwand des Entwurfsraumes zu reduzieren, werden für das Modell einige allgemeine, aber nicht einschränkende Voraussetzungen getroffen:

(1) Die betrachtete Crossbar hat eine Größe von $m$ vertikalen Leitungen (Bitleitungen) und $n$ horizontalen Leitungen (Wortleitungen). Die Notation für eine solche Crossbar ist $n \times m$.

(2) Die IV-Kennlinie des schaltenden Materials wird, sofern nicht anders angegeben, für den betrachteten Spannungsbereich als linear angenommen.

(3) Alle Spannungsquellen und das Bezugspotential werden als ideal angesehen, das heißt, die Leitungswiderstände der Versorgungsleitungen sind sehr viel kleiner als der kleinste in der Untersuchung betrachtete Widerstand.

(4) Die in der CMOS-Schaltung verwendeten Auswahltransistoren werden durch einen festen Widerstand beschrieben, der ihrem On-Widerstand im Trioden- bzw. im Sättigungsbereich oder ihrem Off-Widerstand im Sperrbereich entspricht.

(5) Die Off-Widerstände der CMOS-Transistoren werden, sofern nicht anders angegeben, als so groß angenommen, dass ihr Einfluss auf die Crossbar zu vernachlässigen ist.

(6) Der parasitäre Leitungswiderstand $R_{seg}$ entlang der Wort- und Bitleitungen wird für das Modell zunächst vernachlässigt. Durch diese Vereinfachung sind die horizontalen und vertikalen Leitungen der Crossbar jeweils kommutativ.

(7) Bei den Zugriffsoperationen werden die Auswirkungen auf nur eine Zelle in der Crossbar betrachtet. Mit (6) kann die betrachtete Zelle ohne Einschränkung der Allgemeinheit zum Beispiel in die linke obere Ecke der Crossbar getauscht werden. Alle anderen Zellen werden als „Aggressoren“ betrachtet, die die Zugriffsoperation durch ihren Speicherzustand stören.

(8) Aufgrund ihrer räumlichen Position in der sich ergebenden Anordnung lassen sich drei Gruppen von Aggressoren identifizieren: Zellen, die in derselben Zeile wie die betrachtete Zelle liegen, Zellen in derselben Spalte wie die betrachtete Zelle sowie alle übrigen Zellen. Für das Modell wird davon ausgegangen, dass jede Zelle innerhalb ihrer Gruppe denselben Einfluss auf die Zugriffsoperation hat wie die übrigen Zellen dieser Gruppe. Um den größtmöglichen störenden Einfluss einer Gruppe auf eine Zugriffsoperation zu untersuchen, kann also von einem homogenen Speichermuster innerhalb einer Gruppe ausgegangen werden.

(9) Alle Leitungen sind entweder selektiert oder nicht selektiert. Selektierte Leitungen sind an einen Transistor (Auswahltransistor) angeschlossen, der im Trioden- oder Sättigungsbereich arbeitet und durch einen festen On-Widerstand beschrieben werden kann. Nicht selektierte Leitungen sind an einen Transistor angeschlossen, der sich im Off-Zustand befindet und werden, falls nicht anders angegeben, als floatend (offene Leitung) betrachtet.

(10) Unter der Voraussetzung dass die Widerstände einer Gruppe identische Werte haben (8) und die Leitungen $x_1$ - $x_{m-1}$ identisch beschaltet sind (9), können diese als Äquipotentiale betrachtet werden. Gleiches gilt für die horizontalen Leitungen $y_1$ - $y_{n-1}$. Somit können die Widerstände einer Gruppe jeweils zu einem einzigen Ersatzwiderstand zusammengefasst werden, wie es in Abbildung 4-1 gezeigt ist. Dabei ist

$$R_{sm} = \frac{R_{s,m}}{(m-1)}, \quad R_{smn} = \frac{R_{s,mn}}{(m-1)(n-1)} \quad \text{und} \quad R_{sn} = \frac{R_{s,n}}{(n-1)}. \tag{4.1}$$

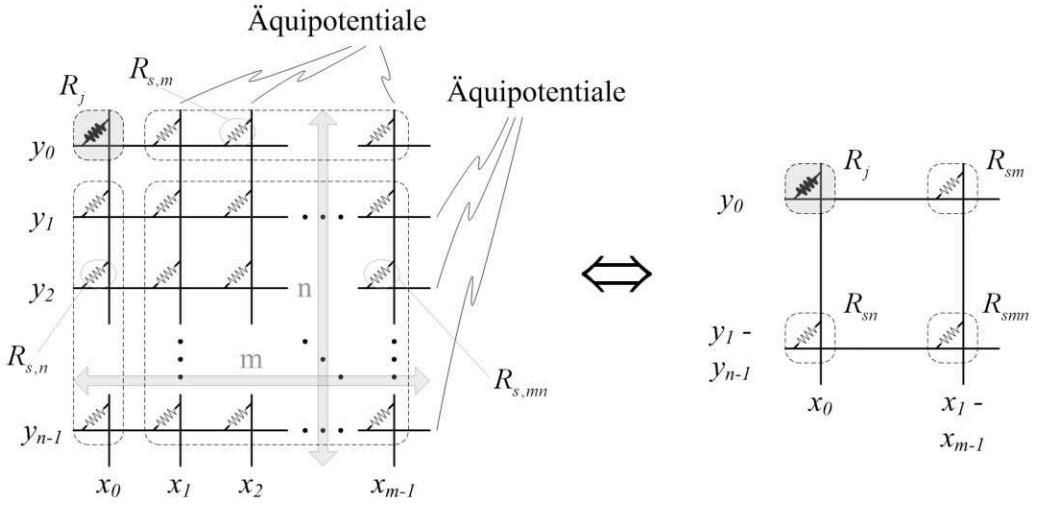



*Abbildung 4-1: Umwandlung von Crossbar-Schaltbild zu vereinfachtem Crossbar-Schaltbild*

## 4.2. Speichermuster

Bei der Analyse muss beachtet werden, dass nur dann ein sinnvoller Wert für das Optimierungskriterium bestimmt werden kann, wenn das Worst-Case-Muster für den jeweiligen Parametersatz betrachtet wird. Dieses Muster, das den Speicherzustand der Crossbar beschreibt, muss so gewählt werden, dass es das Optimierungskriterium maximal beeinträchtigt. Je nachdem wie die Wort- bzw. Bitleitungen kontaktiert werden, ergeben sich unterschiedliche Worst-Case-Muster.

### 4.2.1. Speichermuster für die Leseoperation

Der Speicherzustand, also die Anordnung von $R_{OFF}$- und $R_{ON}$-Zuständen, bildet das Muster einer Crossbar. Ganz allgemein gibt es in einer n×m-Crossbar $z = 2^{(m \cdot n)}$ verschiedene Muster für die Leseoperation, wenn eine globale Entscheidungsschwelle zwischen einem „High"- und einem „Low"-Pegel angenommen wird. Bereits für eine 16×16-Crossbar müssten theoretisch alle $1{,}2 \cdot 10^{77}$ Muster untersucht werden, um das Worst-Case-Muster zu identifizieren. Durch die Umwandlung in das vereinfachte Crossbar-Schaltbild reduziert sich die Zahl der Muster, die als Worst-Case-Muster in Frage kommen, drastisch. Für das Lesen mit einer globalen Entscheidungsschwelle muss lediglich jede Kombination der drei Widerstände $R_{sm}$, $R_{sn}$ und $R_{smn}$ für das Lesen einer $R_{ON}$-Junction (Zelle im niederohmigen Zustand) mit jeder Kombination für das Lesen einer $R_{OFF}$-Junction (Zelle im hochohmigen Zustand) verglichen werden. Die Kombination mit dem kleinsten Unterschied im Ausgangssignal ergibt das Worst-Case-Muster für den untersuchten Parametersatz.

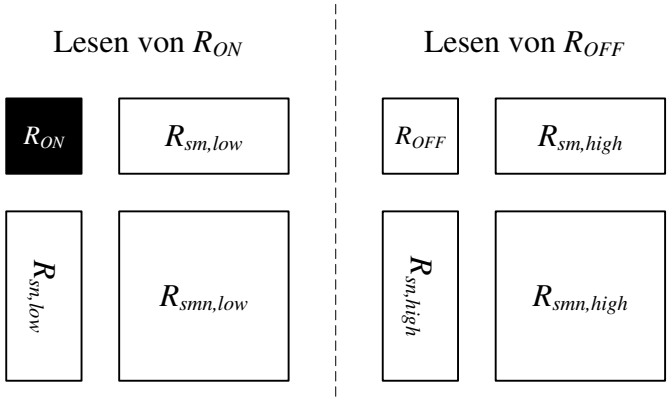



*Abbildung 4-2: Notation für die möglichen Speicherbelegungen einer Crossbar bei der Leseoperation*

Abbildung 4-2 zeigt die Notation für die untersuchten Muster bei der Leseoperation. Die linke Hälfte von Abbildung 4-3 zeigt die Muster für das Lesen einer $R_{ON}$-Zelle (Muster 0 bis 7), die rechte die für das Lesen einer $R_{OFF}$-Zelle (Muster 8 bis 15). Schwarze Rechtecke bedeuten, dass alle Widerstände dieser Gruppe einen $R_{ON}$-Widerstand darstellen, während weiße Rechtecke eine Belegung mit ausschließlich $R_{OFF}$-Widerständen beschreiben.

Der Signalhub wird ermittelt, indem der schlechteste Wert aller Muster 0 bis 7 mit dem schlechtesten Wert aller Muster 8 bis 15 verglichen wird. Dieser Vergleich wird für jede Parameterkombination getrennt durchgeführt.

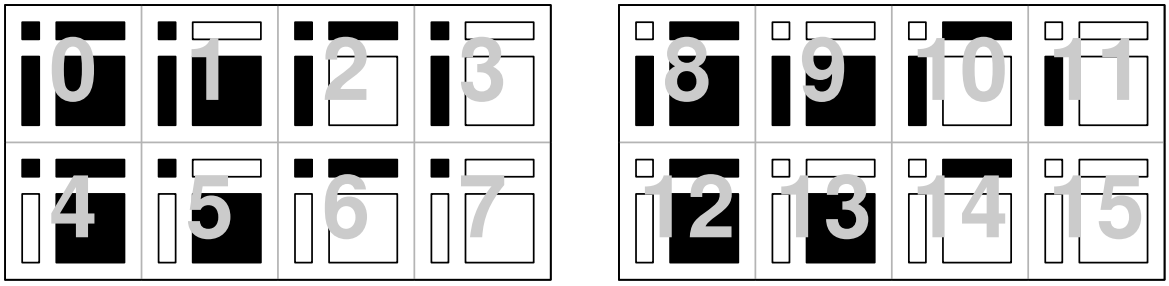



*Abbildung 4-3: Vollständiger Mustersatz für die Leseoperation (■≡ $R_{ON;}$ □≡ $R_{OFF}$)*

### 4.2.2. Muster für die Schreiboperation

Die in dieser Arbeit beschriebenen Schreibvorgänge beruhen auf der Grundlage, dass nur eine einzelne Zelle geschrieben werden soll. Folgendermaßen müssen zwei wesentliche Kriterien erfüllt sein: An der zu beschreibenden Zelle muss ein bestimmter Spannungspegel überschritten werden, während die Spannung an sämtlichen anderen Zellen unterhalb der Schreibspannung bleibt. Für den Fall dass die Strombegrenzung die Höhe des $R_{ON}$-Widerstandes bestimmt, muss ein fester Strom durch die ausgewählte Zelle garantiert werden. Die Notation und die untersuchten Muster für die Schreiboperation sind in Abbildung 4-4 dargestellt: Geschrieben wird die Zelle rechts unten ($R_j$). Im Unterschied

zur Leseoperation können die Muster beim Schreiben einer $R_{OFF}$-Junction getrennt von denen beim Schreiben einer $R_{ON}$-Junction betrachtet werden.

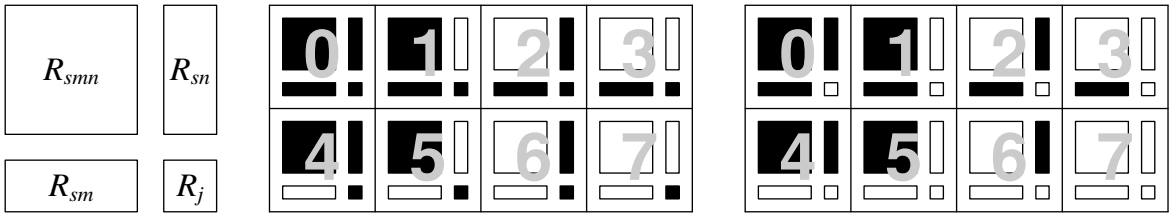



*Abbildung 4-4: Mustersatz für die Schreiboperation, links Notation, Mitte für $R_j$=$R_{ON}$, rechts für $R_j$=$R_{OFF}$ (■≡ $R_{ON;}$ □≡ $R_{OFF}$)*

Auf die detaillierte Analyse der Schreiboperation wird in Kapitel 5 näher eingegangen.

## 4.3. Simulation

Bei Analysen, die keine Lösung in geschlossener Form über die Modellierung erlauben, wird der Einfluss der Parameter mithilfe des SPICE-Simualtors „Eldo“ der Firma Mentor Graphics untersucht. Dies ist insbesondere bei Analysen der Fall, die den Segmentwiderstand der Crossbar-Elektroden berücksichtigen, und Untersuchungen, die Speicherelemente mit nichtlinearen Kennlinien betreffen. Hierfür wird eine Crossbar der Größe 32×32 simuliert. Für jeden Variationsschritt eines Parameters wird eine eigene Simulation der gesamten Crossbar durchgeführt. Die Auswahltransistoren werden durch ihren On-Widerstand beschrieben, alle Spannungen und Ströme in der Schaltung werden als ideal angesehen. Abbildung 4-5 zeigt das prinzipielle Schaltbild für die Simulation. Jeder Kreuzungspunkt in der Crossbar ist jeweils in der oberen und unteren Elektrode mit einem Bahnwiderstand von $R_{seg}$ versehen. Jeweils die Hälfte eines Bahnwiderstandes ist nördlich und südlich bzw. östlich und westlich mit dem schaltenden Widerstand $R_{junction}$ verbunden. $R_{junction}$ kann sowohl eine lineare wie auch eine nichtlineare IV-Charakteristik aufweisen. Die Gruppen $R_{sm}$, $R_{sn}$ und $R_{smn}$ haben jeweils einheitliche Werte, es werden alle Muster aus Abbildung 4-3 simuliert.

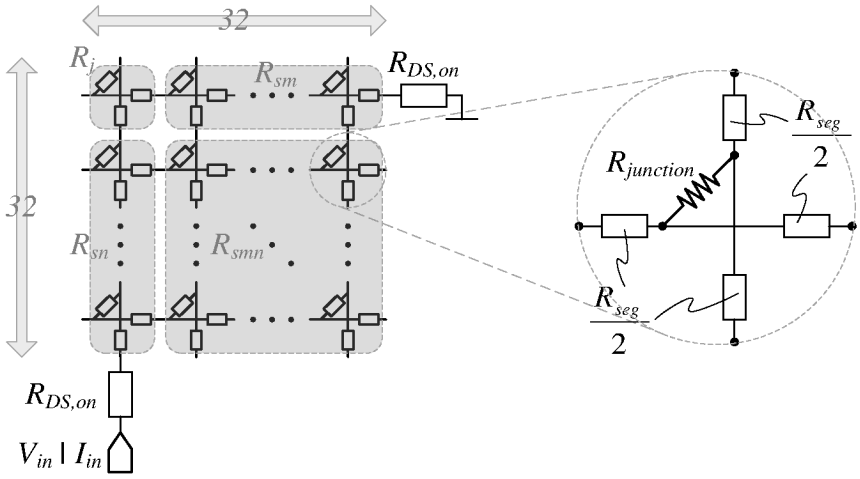



*Abbildung 4-5:Prinzipschaltbild für die Simulation*

Die verwendete Schaltung für den in den Leseschemata optional eingesetzten Spannungsfolger ist in Abbildung 4-6 gezeigt. Die Eingangsspannung $V_{in}$ und die Ausgangsspannung $V_{out}$ sind auf ein gemeinsames Potential (hier *GND*) bezogen. Der Verstärkungsfaktor des Folgers ist zu eins gewählt. Die Offsetspannung trägt positiv zur Ausgangsspannung bei.

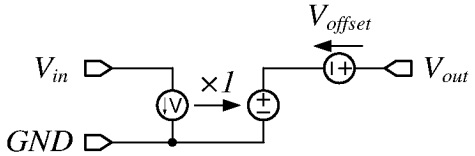



*Abbildung 4-6:Simulationsschaltbild für den Spannungsfolger*

Die untersuchten Ströme und Spannungen werden aus den Simulationsdaten extrahiert und mit dem Programm Matlab in Matrizen sortiert und analysiert. Die graphische Darstellung der Ergebnisse erfolgt ebenfalls mit Matlab.

# 5. Schreiboperationen in Crossbar-Arrays

Resistiv schaltende Materialen ändern ihren Widerstand, wenn die Spannung über einer Zelle einen gewissen Wert überschreitet. Ein Schreibvorgang in ein Crossbar-Array ist dann erfolgreich, wenn die ausgewählte Zelle ihren Zustand ändert, während alle anderen Zellen ihren Zustand beibehalten. Es müssen also zwei rudimentäre Forderungen erfüllt sein: Die Spannung über der zu schreibenden Zelle muss betragsmäßig größer sein als die größte erforderliche Schreibspannung. Gleichzeitig müssen die Spannungen über sämtlichen anderen Zellen betragsmäßig kleiner sein als die kleinste Schreibspannung. Die größte und die kleinste auftretende Schreibspannung unterliegen zum einen statistischen Varianzen (Chip zu Chip, Zelle zu Zelle) und können sich zum anderen über Temperatur und Lebensdauer ändern. Bei der Beurteilung eines Materials müssen diese Parameter berücksichtigt werden.

Wie in Kapitel 2.2 beschrieben, gibt es bei resistiv schaltenden Materialien zwei grundsätzliche Formen des Schaltens. Beim bipolaren Schalten sind die Zustandswechsel vom Vorzeichen der Spannung abhängig. Beim unipolaren Schalten ist der Zustandswechsel nur von der Höhe der Spannungen und Ströme abhängig, nicht jedoch von der Richtung. Im Folgenden werden diese beiden Fälle getrennt betrachtet.

Für die Analyse der Schreiboperation wird der Einfluss folgender Parameter untersucht:

- das $R_{OFF}/R_{ON}$-Verhältnis
- die Speicherbelegung (Muster) der Crossbar
- die Beträge der Schreibspannungen
- der Ersatzwiderstand der Auswahltransistoren im leitenden und sperrenden Zustand
- der Widerstand der Wort- und Bitleitungen
- die Spannungsschemata an den Wort- und Bitleitungen

Die Optimierungskriterien sind neben der grundsätzlichen Ausführbarkeit einer erfolgreichen Schreiboperation:

- die Maximierung des Abstandes der Schreib- und Nichtschreibspannungen, um eine möglichst große Varianz der Schreibspanngen zu ermöglichen
- eine minimale Verlustleistung
- ein einfaches Schreibspannungsschema mit einer minimalen Anzahl von Spannungen

Um einen Spannungsabfall über der zu beschreibenden Zelle zu erzeugen, muss eine entsprechende Spannung an die Wort- und Bitleitung der jeweiligen Zelle angelegt werden. Da CMOS-Schaltungen keine negativen Spannungen erlauben, kann eine negative

Spannung über einer Speicherzelle, wie sie das bipolare Schalten erfordert, nur durch Vertauschen des hohen und niedrigen Spannungspotentials an der Wort- und Bitleitung erfolgen.

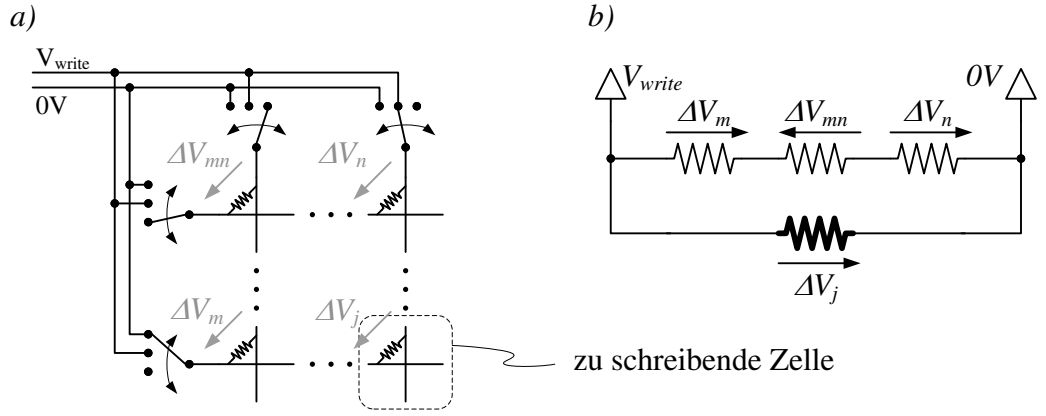



*Abbildung 5-1: a) Prinzipschaltbild für die Schreiboperation*
*b) Ersatzschaltbild für floatende Leitungen*

Abbildung 5-1a zeigt den schematischen Aufbau der Schreiboperation. Für die zu schreibende Zelle wird an die entsprechende Bitleitung die Schreibspannung $V_{write}$ angelegt, an die entsprechende Wortleitung das Bezugspotential, hier zu 0 V angenommen. Werden wie bei diesem Prinzipschaltbild alle anderen Wort- und Bitleitungen floatend gelassen, so lässt sich aus dem Ersatzschaltbild, wie in Abbildung 5-1b gezeigt, der maximale Spannungsabfall über den nicht zu schreibenden Zellen ermitteln. Hierfür müssen sämtliche Schreibmuster berücksichtigt werden.

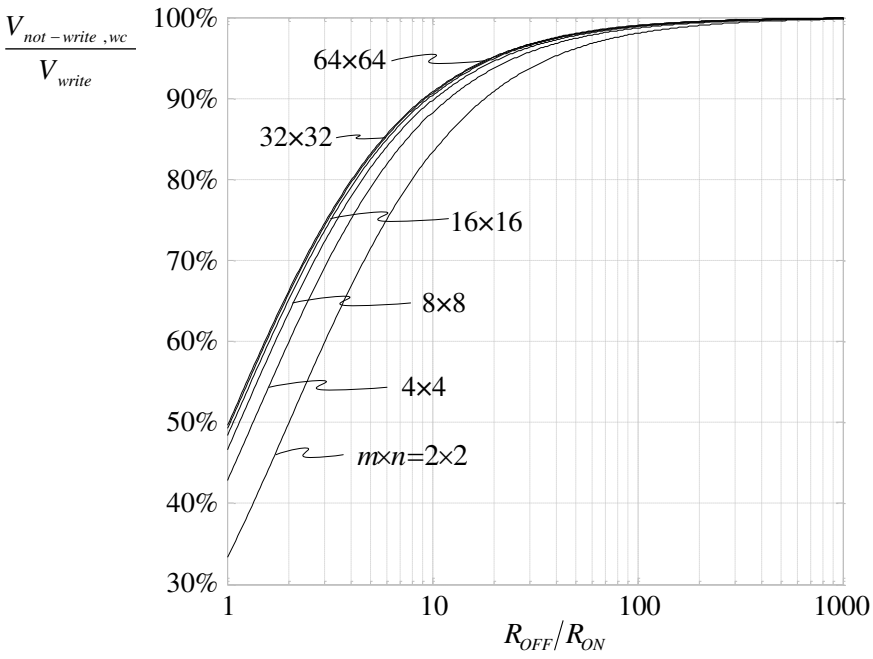



*Abbildung 5-2: Spannungsabfall über nicht selektierten Zellen bei floatenden Leitungen*

Abbildung 5-2 zeigt den maximal auftretenden Spannungsabfall $V_{not\text{-}write,wc}$ über Zellen, die nicht geschrieben werden sollen, im Verhältnis zur Schreibspannung $V_{write}$ für verschiedene $R_{OFF}/R_{ON}$-Verhältnisse. Bereits für Werte von $R_{OFF}/R_{ON} \geq 2$ fallen im ungünstigsten Fall über 60 % der Schreibspannung an den nicht zu schreibenden Speicherzellen ab, wenn die Crossbar größer ist als 3×3. Für Werte von $R_{OFF}/R_{ON} \geq 10$ fallen über 80 % der Schreibspannung ab, unabhängig von der Crossbar-Größe.

Die Kurven aus Abbildung 5-2 zeigen, dass auch die Wort- und Bitleitungen der nicht zu schreibenden Zellen mit einer festen Spannung beschaltet werden müssen, um bei realistischen Crossbar-Größen ein unbeabsichtigtes Schreiben zu verhindern. Abbildung 5-3 zeigt ein modifiziertes Schreibschema, bei dem vier Spannungen an die Wort- und Bitleitungen angelegt werden.

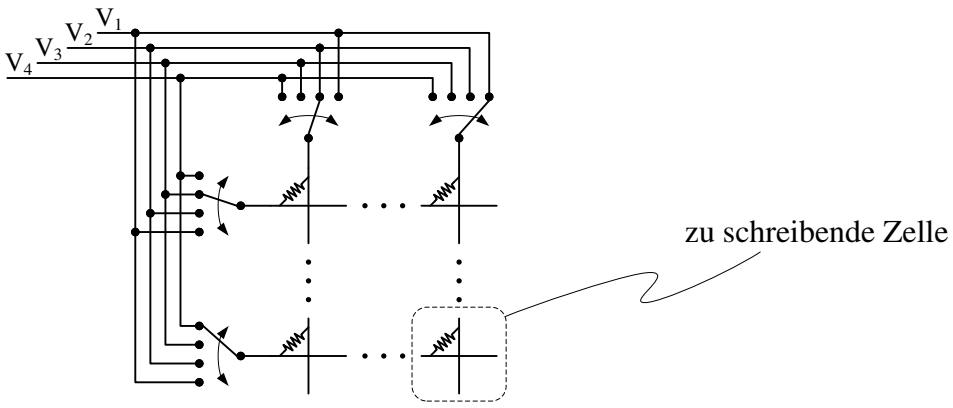



*Abbildung 5-3: Modifiziertes Schreibschema mit vier Spannungen*

Dabei wird angenommen, dass die Zelle unten rechts geschrieben werden soll. An ihr fällt unter Vernachlässigung aller parasitären Effekte die Spannung $\Delta V_j = V_1 - V_4$ ab. Über allen übrigen Junctions fallen je nach Position in der Crossbar die Spannungen $V_1 - V_3$, $V_2 - V_3$ oder $V_2 - V_4$ ab.

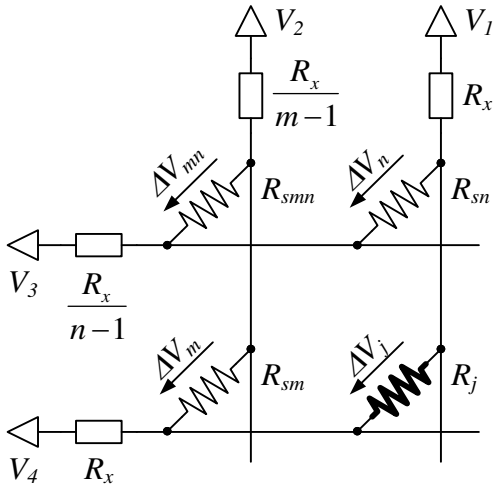



*Abbildung 5-4: Zusammengefasstes Ersatzschaltbild für die Schreiboperation*

Das Schaltbild für die Crossbar mit den angeschlossenen Auswahltransistoren lässt sich, wie in Kapitel 4.1 beschrieben, zusammenfassen. Abbildung 5-4 zeigt das resultierende Schaltbild unter der Annahme, dass die Leitungswiderstände zunächst vernachlässigt werden können. $R_x$ ist der Ersatzwiderstand des leitenden Auswahltransistors. Geschrieben werden soll die Zelle mit dem Widerstand $R_j$. Der Rest der Crossbar lässt sich mit drei verschiedenen Widerständen abbilden: $R_{sm}$ ist der Ersatzwiderstand für alle Junctions in derselben Zeile wie $R_j$, $R_{sn}$ der für alle Junctions in derselben Spalte wie ebendieser und $R_{smn}$ fasst den Rest der Crossbar zusammen.

Die Betrachtungen über die optimale Höhe der Schreibspannungen für einen maximalen Abstand von $V_{not\text{-}write,wc}$ und $V_{write}$ sowie für eine minimale statische Verlustleistung

während des Schreibvorganges werden für bipolares und unipolares Schreiben getrennt durchgeführt.

## 5.1. Schreiboperation für Materialen mit bipolarem Schaltverhalten

Beim bipolaren Schalten findet der Zustandswechsel vom hoch- in den niederohmigen, sowie bei entgegengesetzter Spannungspolarität vom nieder- in den hochohmigen Zustand statt. Dabei ist es prinzipiell egal, welche Spannungspolarität zu welchem Zustandswechsel gehört. Für das Beispiel in dieser Arbeit wird davon ausgegangen, dass die Spannung $V_{OFF\rightarrow ON}$, die einen Zustandswechsel von $R_{OFF}$ nach $R_{ON}$ verursacht, ein positives Vorzeichen hat (daher $V_{OFF\rightarrow ON} = V_+$), die Spannung $V_{ON\rightarrow OFF}$ entsprechend negativ ist ($V_{ON\rightarrow OFF} = V_-$). Die Spannungen über den Zellen, die nicht geschrieben werden ($V_{nw-}$ und $V_{nw+}$), sollen zunächst einen maximalen Abstand $\Delta V$ von den Schreibspannungen $V_-$ und $V_+$ haben. Abbildung 5-5 zeigt schematisch die so definierten Spannungen beim bipolaren Schreibvorgang. Zu beachten ist hierbei, dass die Beträge von $V_-$ und $V_+$ nicht gleich sein müssen.

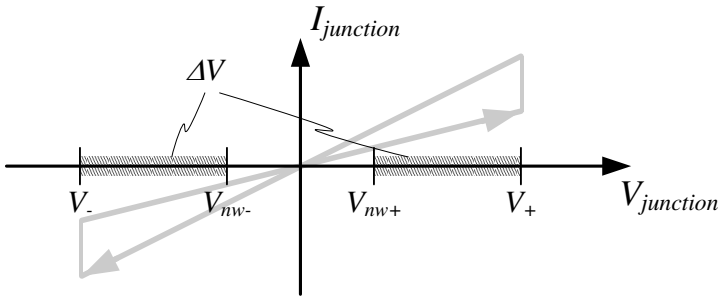



*Abbildung 5-5: IV-Diagramm der bipolaren Schreiboperation*

Für bipolare Schaltvorgänge lässt sich belegen, dass sich das Spannungsschema für die Spannungen $V_1$ bis $V_4$, welches zu einer maximalen Spannung $\Delta V$ führt, wie in Formel (5.2) gezeigt bestimmen lässt (siehe Anhang C). Dabei werden die parasitären Leitungswiderstände ($R_{seg}$, in Abbildung 5-4 nicht gezeichnet) in der Crossbar und die CMOS-Schalterwiderstände ($R_x$) nicht berücksichtigt. Ferner gilt die Formel (5.2) für das Schreiben mit einer positiven Schreibspannung $V_+$, die die betragsmäßig größere der beiden Schreibspannungen ist [115].

$$
\begin{aligned}
V_1 &= V_+ \\
V_2 &= \frac{2V_+ + V_-}{3} \\
V_3 &= \frac{V_+ - V_-}{3} \\
V_4 &= 0 \quad \text{(o.E.d.A.)}
\end{aligned}
\tag{5.2}
$$

Die optimalen Werte für die Spannungen $V_2$ und $V_3$, die an die nicht selektierten Leitungen der Crossbar angelegt werden müssen, sind demnach eine Funktion der positiven und der negativen Schreibspannung.

Dabei ist der maximale Abstand $\Delta V$

$$\Delta V = \frac{V_+ - V_-}{3}. \tag{5.3}$$

Abbildung 5-6 zeigt die Höhe der beiden Spannungen $V_2$ und $V_3$ für verschiedene Verhältnisse von $V_+$ und $V_-$ in Prozent der betragsmäßig größeren Schreibspannung $V_+$. Für punktsymmetrische IV-Kurven ($V_+ = -V_-$) ergibt sich eine maximale Spannung $\Delta V = 2/3 \cdot V_+$, wenn für $V_2 = 1/3 \cdot V_+$ und für $V_3 = 2/3 \cdot V_+$ gewählt werden. Bei einem Verhältnis der Schreibspannungen von zwei haben $V_2$ und $V_3$ denselben Betrag, nämlich $V_2 = V_3 = \Delta V = V_+/2$. Für größer werdende Verhältnisse von $V_+$ und $V_-$ sinkt die Spannung $\Delta V$ auf bis zu $V_+/3$ ab.

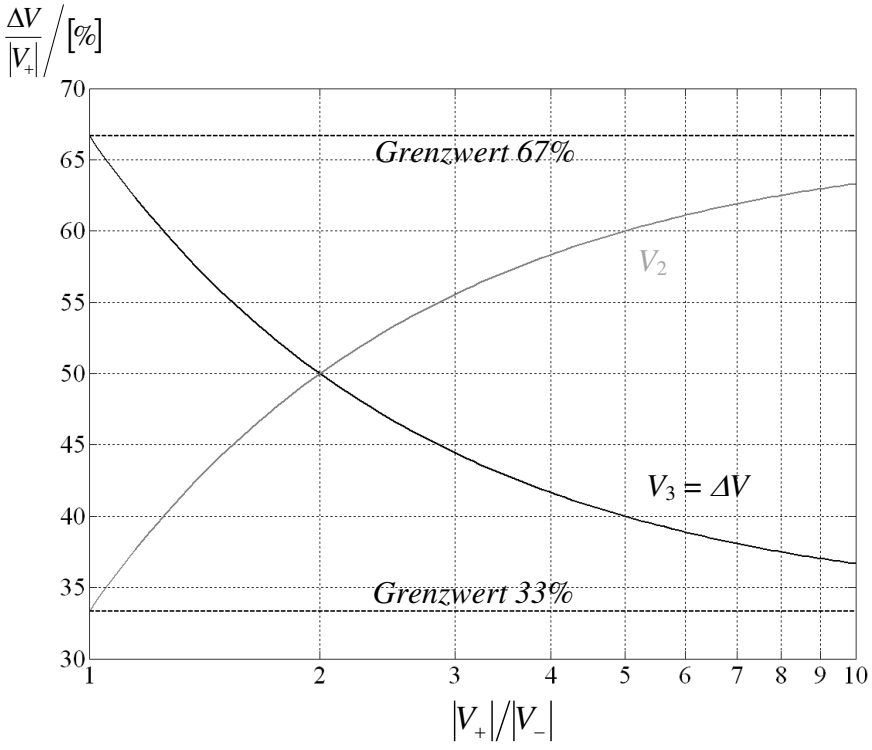



*Abbildung 5-6: Abhängigkeit des Spannungsschemas von den Schreibspannungen*

Für das Schreiben mit der betragsmäßig kleineren negativen Schreibspannung $V_-$ gilt unter gleichen Voraussetzungen nach der Herleitung aus Anhang C:

$$
\begin{aligned}
V_1 &= \frac{V_+ + 2 \cdot V_-}{3} \\
V_2 &= \frac{2 \cdot V_+ + V_-}{3} \\
V_3 &= 0 \\
V_4 &= \frac{V_+ - V_-}{3}.
\end{aligned}
\tag{5.4}
$$

Für den Bereich, in dem $V_+ < 2 \cdot |V_-|$ gilt, wird die Spannung $V_1$ negativ. Indem alle Potentiale für diesen Bereich um den gleichen Wert $-V_1$ angehoben werden, ergeben sich folgende Werte:

$$
\begin{aligned}
V_1 &= 0 \\
V_2 &= \frac{V_+ - V_-}{3} \\
V_3 &= -\frac{V_+ + 2 \cdot V_-}{3} \\
V_4 &= -V_-.
\end{aligned}
\tag{5.5}
$$

Der sich daraus ergebende Verlauf der vier Spannungen und des maximal erreichbaren Abstandes $\Delta V$ zwischen den Schreib- und Nichtschreibspannungen sind in Abbildung 5-7 dargestellt.

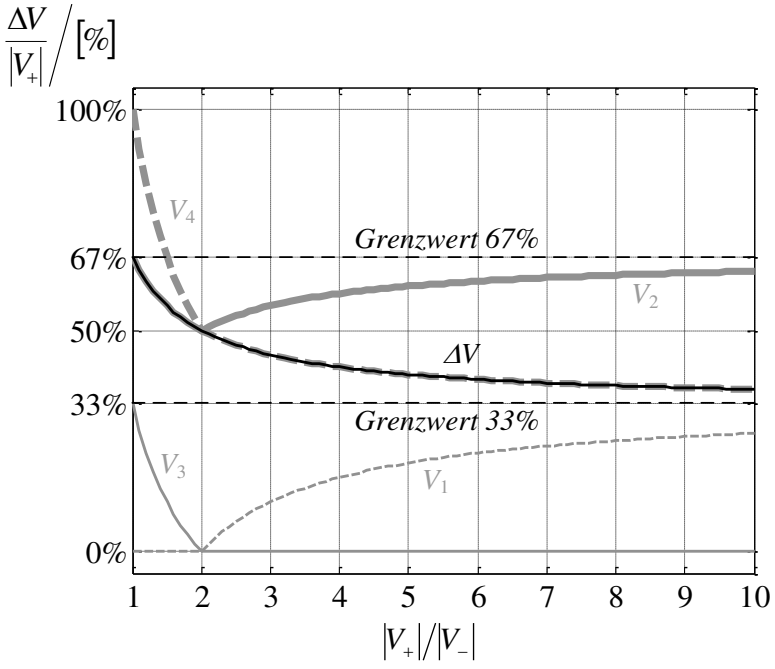



*Abbildung 5-7: Abhängigkeit des Spannungsschemas von den Schreibspannungen*

Der Abstand $\Delta V$ sinkt wie beim Schreiben mit $V_+$ von 67 % des Betrages der größeren Schreibspannung auf 33 % für betragsmäßig stark unterschiedliche Schreibspannungen.

### 5.1.1. Statische Verlustleistung während des Schreibvorganges

Der maximale Abstand zwischen den Schreib- und Nichtschreibspannungen ist ein wichtiges Zielkriterium für die Schreiboperation. Ein zweites Kriterium ist die während des Schreibens anfallende statische Verlustleistung in der Crossbar. Sie lässt sich ganz allgemein über die Formel

$$P_v = \sum_{x=1}^{m} \sum_{y=1}^{n} \frac{\Delta V_{x,y}^2}{R_{x,y}} \tag{5.6}$$

bestimmen. Die Verlustleistung in der Crossbar ist demnach abhängig

- vom Speichermuster,
- vom absoluten Wert des $R_{ON}$-Widerstandes,
- von absoluten Wert des $R_{OFF}$-Widerstandes und
- vom Spannungsschema.

Das Speichermuster mit der geringsten Verlustleistung (Index bc – best case) ist das Muster, in der alle Zellen hochohmig ($R_{OFF}$) sind. Die höchste Verlustleistung (Index wc – worst case) tritt demnach auf, wenn alle Zellen niederohmig ($R_{ON}$) sind. Für eine typische Verlustleistung (Index tc – typical case) wird in dieser Arbeit angenommen, dass statistisch die Hälfte der Zellen hoch- und die andere Hälfte niederohmig ist. Da es sich bei den zusammengefassten Widerständen um eine Parallelschaltung von Widerständen handelt, ergibt sich der mittlere zusammengefasste Widerstand der Zellen zu

$$\begin{aligned}
R_{sn,tc} &= \frac{R_{ON}}{1/2 \cdot (n-1)} \Bigg\| \frac{R_{OFF}}{1/2 \cdot (n-1)} = \frac{\frac{2}{n-1} \cdot R_{ON} \cdot R_{OFF}}{R_{ON} + R_{OFF}} \\
R_{sm,tc} &= \frac{\frac{2}{m-1} \cdot R_{ON} \cdot R_{OFF}}{R_{ON} + R_{OFF}} \\
R_{smn,tc} &= \frac{\frac{2}{(n-1) \cdot (m-1)} \cdot R_{ON} \cdot R_{OFF}}{R_{ON} + R_{OFF}}.
\end{aligned} \tag{5.7}$$

Bislang wurde das Spannungsschema der zu verschaltenden Spannungen $V_1$, $V_2$ und $V_3$ auf ein maximales $\Delta V$ ausgelegt. Für eine minimale statische Verlustleistung während des Schreibvorganges wird diese Forderung aufgegeben. Setzt man die Formeln für die Widerstände aus (5.7) in die Formel für die Verlustleistung (5.6) ein, so ergibt sich für quadratische Crossbars (n×n) eine minimale Verlustleistung bei:

$$V_3 = \frac{n}{2n-1} \cdot V_1$$
$$\text{und } V_2 = \frac{n-1}{2n-1} \cdot V_1. \tag{5.8}$$

Im Vergleich mit dem Spannungsschema für ein maximales $\Delta V$ („1/3“-Schema, vgl. (5.2)) ergibt sich abhängig von der Crossbar-Größe eine reduzierte Verlustleistung. Für den Fall dass die positive und negative Schreibspannung betragsmäßig gleich sind, lässt sich das Verhältnis der Verlustleistungen („1/3“ und minimale Verlustleistung) zu

$$\frac{P_{V,\min}}{P_{V,1/3}} = \frac{9n^2}{\left(8+n^2\right)\cdot\left(2n-1\right)} \tag{5.9}$$

bestimmen. Abbildung 5-8 verdeutlicht die Relation der Verlustleistungen: Mit einem verlustleistungsoptimierten Spannungsschema lässt sich bei einer 64×64 Crossbar im Vergleich zu einem spannungsoptimierten ($\Delta V$) Spannungsschema ca. 93% der Verlustleistung einsparen.

Zwar ist die Verlustleistung für die in (5.8) berechneten Werte minimal, es ergibt sich aber bei großen Crossbars nur eine minimale Erhöhung der Verlustleistung, wenn man die Spannungen $V_2$ und $V_3$ auf 50% von $V_1$ setzt. Das Verhältnis der Verlustleistungen bestimmt sich dann zu

$$\frac{P_{V,1/2}}{P_{V,1/3}} = \frac{9\cdot\left(n+1\right)}{2\cdot\left(8+n^2\right)} \tag{5.10}$$

Wie in Abbildung 5-8 zu sehen, ist der Unterschied in der Verlustleistungsreduktion insbesondere für Crossbars größer 16×16 vernachlässigbar. Für eine 64×64 Crossbar erhöht sich die Verlustleistung durch das 1/2-Schema gegenüber der minimalen Verlustleistung um ca. 0.77 %. Dem gegenüber steht der Vorteil einer einfacheren Verdrahtung und einem geringeren Schaltungsaufwand für die Verteilung der Schreibspannungen, da statt vier nur noch drei Spannungen an die Crossbar angelegt werden.

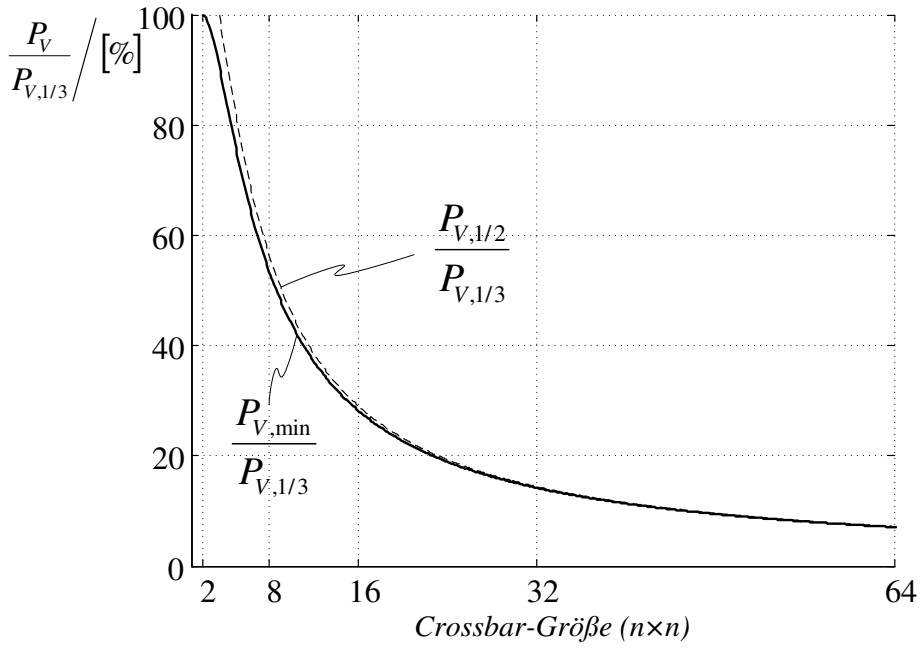



*Abbildung 5-8: Relation der Verlustleistungen (spannungs- und verlustleistungs-optimiertes Spannungsschema)*

In der Realität unterscheiden sich die Beträge der positiven und negativen Schreibspannung zumeist. Eine gleichzeitige Optimierung für eine minimale Verlustleistung und ein maximales $\Delta V$ ist deshalb nicht möglich. Mit der folgenden Analyse soll für verschiedene Parametervorgaben das optimale Schreibschema gefunden werden.

Im Folgenden wird die positive Schreibspannung $V_+$ mit eins normiert und die negative Schreibspannung $V_-$ zu einem Wert zwischen -0.1 und -1 angenommen. Die Crossbar-Größen seien quadratisch mit den Werten 4×4, 8×8, 16×16, 32×32, 64×64 und 128×128. Der Abstand $\Delta V$ wird auf den Betrag der größeren Schreibspannung normiert. Die Verlustleistung wird auf den Wert der Verlustleistung normiert, bei dem $|V_+| = |V_-|$ gilt und bei dem die Beschaltung für ein maximales $\Delta V$ optimiert ist. Die Schreibvorgänge für ein Schreiben mit $V_+$ und $V_-$ werden getrennt betrachtet. Für das ΔV-optimierte Schema beim Schreiben mit $V_-$ werden die Spannungen entsprechend der Formeln nach (5.4) und (5.5) gewählt, für das $P_V$-optimierte Schema werden die Spannungen wie folgt beschaltet:

$$V_1 = 0\,V$$
$$V_2 = V_3 = -\frac{1}{2}V_- \qquad (5.11)$$
$$V_4 = -V_-$$

Abbildung 5-9 zeigt links die Kurven für ein ΔV-optimiertes und rechts für ein $P_V$-optimiertes Schreibschema. Grau dargestellt ist der Abstand $\Delta V$ (y-Achse rechts), schwarz die Kurven für die normierte Verlustleistung (y-Achse links). Für das Schreiben mit $V_-$

lässt sich Folgendes feststellen: Sind die Schreibspannungen betragsmäßig unterschiedlich, führt eine ΔV-optimierte Beschaltung zu einer stark erhöhten statischen Verlustleistung. Dieser Effekt verstärkt sich, je größer die Crossbar ist. Der Abstand $\Delta V$ sinkt wie bereits beschrieben mit einem größer werdenden Verhältnis der Schreibspannungen von 67 % auf 33 % ab. Wird stattdessen die $P_V$-optimierte Beschaltung gewählt, so verringert sich die Verlustleistung drastisch, die Einsparung wächst mit steigender Crossbar-Größe. Dies hängt damit zusammen, dass der wesentliche Anteil der Verlustleistung, der über den Junctions $R_{smn}$ abfällt, eliminiert wird. Mit kleiner werdenden $V_-$ wird die Einsparung größer, dies ist dadurch bedingt, dass die Verlustleistung quadratisch von der gewählten Spannung ($V_-$) abhängt. Der Abstand $\Delta V$ sinkt mit einem größer werdenden Verhältnis der Schreibspannungen von 50 % auf ca. 5 % ab.

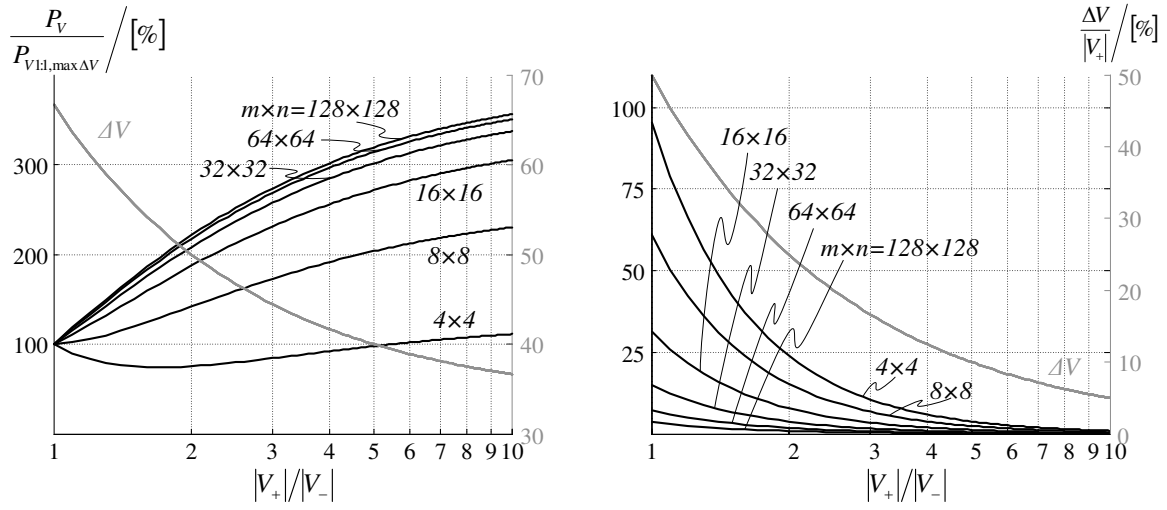



*Abbildung 5-9: Normierte Verlustleistung und Abstand der Schreibspannung ΔV bei ΔV-optimiertem (links) und verlustleistungsoptimiertem Spannungsschema (rechts) für das Schreiben mit $V_-$*

Beim Schreiben mit der positiven Schreibspannung $V_+$ werden die Spannungen für das ΔV-optimierte Schema entsprechend der Formeln aus (5.2) gewählt, für das $P_V$-optimierte Schema betragen die Spannungen:

$$V_1 = V_+$$
$$V_2 = V_3 = \frac{1}{2} V_+ \qquad (5.12)$$
$$V_4 = 0\,V.$$

Abbildung 5-10 zeigt die Kurven von $P_V$ und $\Delta V$ für die beiden Optimierungskriterien. Für das ΔV-optimierte Schema fällt auf, dass die Verlustleistung zunächst kleiner wird und dann mit einem größer werdenden Verhältnis der Schreibspannungen wieder ansteigt. Dieser Effekt ist umso stärker ausgeprägt, je größer die Crossbar ist. Die Erklärung dafür

liefern die Formeln aus (5.2), die – abhängig von der Größe der Crossbar – bei einem bestimmten Verhältnis der Schreibspannungen den Werten des $P_V$-optimierten Schemas entsprechen. Die Werte für die Verlustleistung beim $P_V$-optimierten Schema sind konstant, da es hier nur eine Abhängigkeit von der konstanten positiven Schreibspannung gibt. Bis zu einem Verhältnis von $|V_+| / |V_-| = 2$ ist der Abstand zur positiven Schreibspannung dominierend und liegt konstant bei 50 %, danach ist $\Delta V$ eine Funktion der negativen Schreibspannung und fällt bis auf 10 % ab.

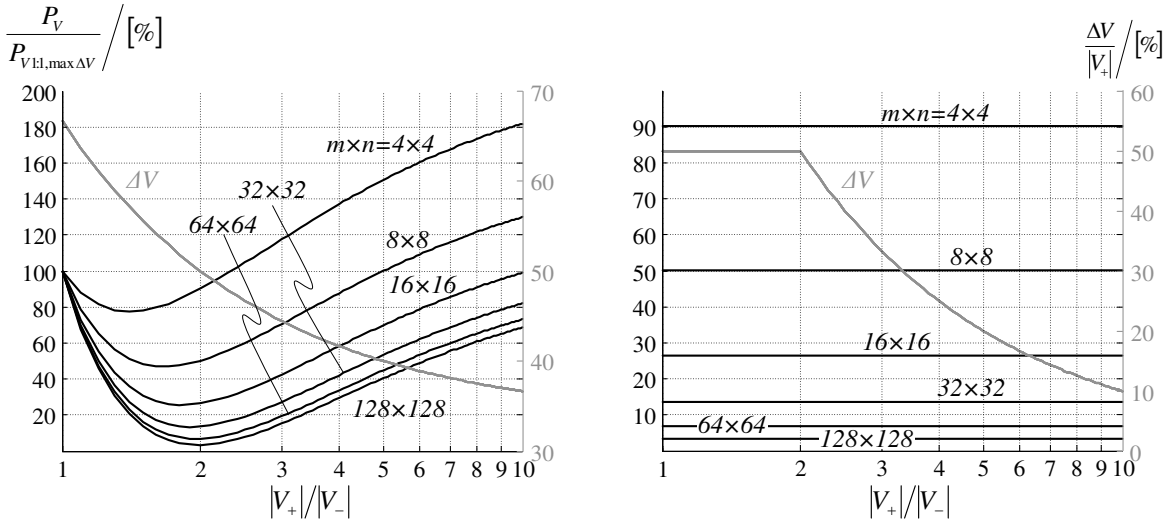



*Abbildung 5-10: Normierte Verlustleistung und Abstand der Schreibspannung ΔV bei ΔV-optimiertem (links) und verlustleistungsoptimiertem Spannungsschema (rechts) für das Schreiben mit $V_+$*

Die bei einem Schreibvorgang auftretende absolute Verlustleistung soll mit einem Beispiel verdeutlicht werden. Es wird für die Berechnung von Folgendem ausgegangen: Das Material soll $TiO_2$ sein mit einem $R_{OFF}$ von $10^5$ Ω und einem $R_{ON}$ von $10^3$ Ω. Die positive Schreibspannung sei 1.3 V und die negative -1 V [39]. Die Crossbargröße sei 32×32, die Widerstände der Crossbar-Elektroden selbst sowie die der Auswahltransistoren seien vernachlässigbar klein. Somit ergeben sich folgende Werte für die Ersatzwiderstände der Crossbar:

$$R_{sn,tc} = R_{sm,tc} = \frac{2}{n-1} \cdot \frac{R_{ON} \cdot R_{OFF}}{R_{ON} + R_{OFF}} = 63.9\,\Omega$$
$$R_{smn,tc} = \frac{2}{(n-1)^2} \cdot \frac{R_{ON} \cdot R_{OFF}}{R_{ON} + R_{OFF}} = 2.1\,\Omega \qquad (5.13)$$

Die nachfolgende Tabelle 5-1 stellt die optimalen Spannungen an den Elektroden sowie den sich daraus ergebenden Abstand $\Delta V$ und die resultierende statische Verlustleistung $P_V$ in absoluten Werten für drei verschiedene Schemata dar. Beim ersten Schema sind die Spannungen $V_1$ bis $V_4$ jeweils getrennt für die beiden Schreibvorgänge auf ein maximales

$\Delta V$ optimiert. Neben der hohen Verlustleistung (Durchschnittswert beider Schreiboperationen: 88 mW) ist auch die Anzahl der benötigten Spannungen – insgesamt sechs – problematisch. Das Schema mit jeweils optimierten Spannungen für ein minimales $P_V$ reduziert die Verlustleistung deutlich auf im Mittel 11 mW. Dabei verringert sich $\Delta V$ um ca. 35 % auf 500 mV im Vergleich zum ersten Schema und es werden fünf verschiedene Spannungen benötigt.

Um den Schaltungsaufwand zu reduzieren, können die beiden Schreibvorgänge auch mit identischen Spannungswerten durchgeführt werden. Hierbei sind nur noch drei unterschiedliche Spannungen notwendig. Die durchschnittliche Verlustleistung ist mit 14 mW nur geringfügig höher als beim $P_V$-optimierten Schema. Allerdings sinkt $\Delta V$ auf 350 mV ab und beträgt damit nur noch 46 % vom Maximalwert.

*Tabelle 5-1: Untersuchung von Schreibschemata*

| Spannungsschema | Schreiben $V_+$ | | | | | | Schreiben $V_-$ | | | | | | # V |
|---|---|---|---|---|---|---|---|---|---|---|---|---|---|
| | $V_1$ [mV] | $V_2$ [mV] | $V_3$ [mV] | $V_4$ [mV] | $\Delta V$ [mV] | $P_v$ [mW] | $V_1$ [mV] | $V_2$ [mV] | $V_3$ [mV] | $V_4$ [mV] | $\Delta V$ [mV] | $P_V$ [mW] | |
| $\Delta V$ optimiert | 1300 | 533 | 767 | 0 | 767 | 35.3 | 0 | 767 | 233 | 1000 | 767 | 141 | 6 |
| $P_V$ optimiert | 1300 | 650 | 650 | 0 | 650 | 13.2 | 0 | 500 | 500 | 1000 | 500 | 8.8 | 5 |
| minimale Anzahl V | 1300 | 650 | 650 | 0 | 650 | 13.2 | 0 | 650 | 650 | 1300 | 350 | 14.9 | 3 |

Ungeachtet der Höhe der absoluten Werte der statischen Verlustleistung, die sich mit k-fach größeren Widerständen in der Crossbar mit entsprechenden zu untersuchenden Einflüssen auf die Dynamik um den Faktor k reduzieren ließe, zeigt die Untersuchung Folgendes: Sind die positive und negative Schreibspannung betragsmäßig nicht gleich, so führt insbesondere ein Schreibschema mit minimierter Anzahl benötigter unterschiedlicher Spannungen zu einem deutlich reduzierten Abstand $\Delta V$. Die Verringerung von $\Delta V$ hat nicht nur Einfluss auf die mögliche Varianz der Schaltspannungen, sondern auch auf die mögliche Größe der parasitären Elemente, über denen ein Teil der Schreibspannung abfällt.

Ein ideales Material hat somit betragsmäßig identische Schreibspannungen und ein großes $R_{ON}$, um die statische Verlustleistung zu reduzieren. Welches Schreibschema gewählt werden kann hängt dann von den Varianzen der Schreibspannungen ab, die kleiner als $\Delta V$ sein müssen.

## 5.2. Schreiboperation für Materialen mit unipolarem Schaltverhalten

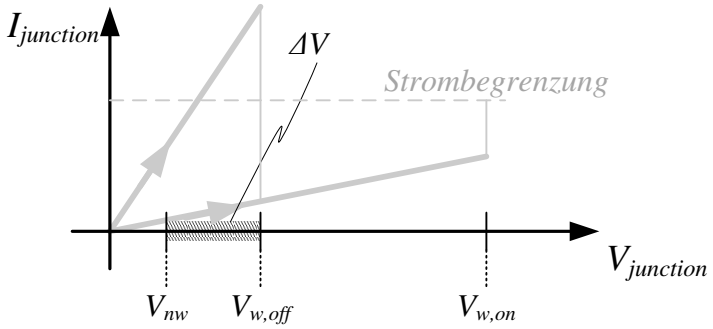



*Abbildung 5-11: IV-Charakteristik für unipolares Schalten*

Unipolare Schaltvorgänge sind von der Polarität der Schreibspannung unabhängig. Abbildung 5-11 zeigt die prinzipielle IV-Charakteristik für einen solchen unipolaren Schaltvorgang. Um das Material vom hochohmigen in den niederohmigen Zustand zu schalten, muss eine hohe Spannung überschritten werden ($V_{w,on}$). Damit das Material nicht zerstört wird, muss der Strom durch die Junction begrenzt werden. Bei einigen Materialien ist der Widerstandswert des niederohmigen Zustandes abhängig von der Höhe der Strombegrenzung. Das Zurückschalten vom nieder- in den hochohmigen Zustand erfolgt bei einer geringeren Spannung ($V_{w,off}$), jedoch ohne Strombegrenzung.

Aus der IV-Charakteristik und dem zusammengefassten Ersatzschaltbild (Anhang C) ergeben sich folgende Einschränkungen für die Materialparameter:

1. Die Höhe der Strombegrenzung muss kleiner sein als $V_{w,off}$ /$R_{ON}$, anderenfalls würde das Material ständig zwischen dem hoch- und niederohmigen Zustand hin und her schalten.
2. Für einen maximalen Abstand $\Delta V$ sollte die kleine Schaltspannung $V_{w,off}$ mindestens um $\Delta V$ kleiner sein als $V_{w,on}$.
3. Für das Verhältnis von hoher zu niedriger Schreibspannung muss gelten (Herleitung siehe Anhang C)

$$V_{w,off} \geq \frac{V_{w,on}}{3}. \tag{5.14}$$

Nur wenn diese Ungleichung erfüllt ist, kann ein Schalten der nicht selektierten Zellen ausgeschlossen werden.

Aus den Forderungen 2 und 3 ergibt sich für einen maximalen Abstand $\Delta V$

$$\left.\begin{aligned} V_{w,off} &= \frac{V_{w,on}}{3} + \Delta V \\ V_{w,off} &= V_{w,on} - \Delta V \end{aligned}\right\} \Rightarrow \Delta V = \frac{V_{w,on}}{3}. \tag{5.15}$$

Und somit für die Relation der beiden Schreibspannungen:

$$V_{w,off} = \frac{2}{3} V_{w,on}. \tag{5.16}$$

In Anhang C ist hergeleitet, wie sich der Abstand $\Delta V$ in Abhängigkeit der beiden Schreibspannungen verhält. Abbildung 5-12 verdeutlicht das Ergebnis: Ist das Verhältnis der beiden Schreibspannungen größer als 2/3, so ist der absolute Abstand der Schreibspannungen die bestimmende Größe für $\Delta V$. Bei einem Verhältnis von 2/3 erreicht $\Delta V$ das theoretische Maximum von 33.3 % von $V_{w,on}$. Bei einem kleineren Verhältnis ist der Abstand zur kleineren Schreibspannung $V_{w,off}$ der dominierende Faktor für $\Delta V$. Ab einem Verhältnis von 1/3 ist der Abstand $\Delta V$ zu null geworden (vgl. (5.14)).

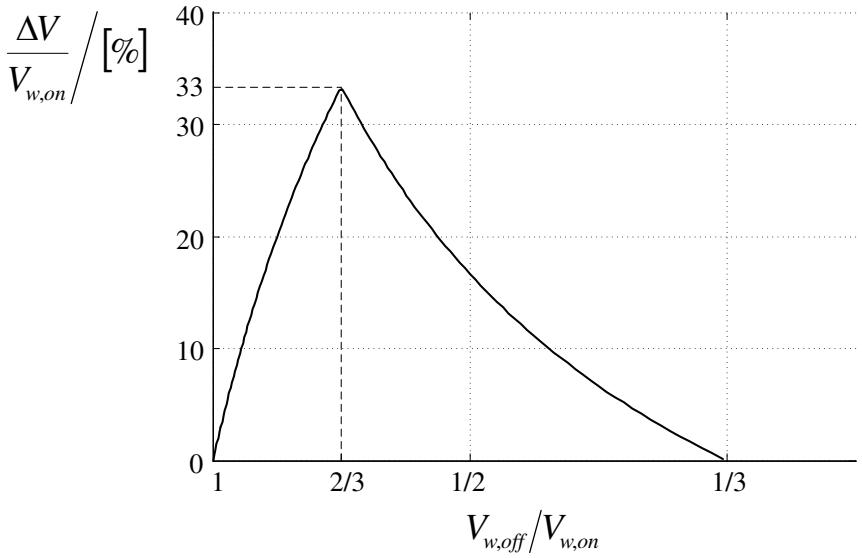



*Abbildung 5-12: Abstand ΔV für unipolare Schreibvorgänge*

Bei einer Betrachtung der in Tabelle 2-1 zusammengefassten Materialien, die unipolares Schalten aufweisen, zeigt sich, dass mehr als ein Drittel der untersuchten Materialen die wesentliche Forderung nach dem Verhältnis der Schreibspannungen nicht erfüllt. Abbildung 5-13 zeigt die Schreibspannungen für unipolar schaltende Materialien. Ausgefüllte Symbole kennzeichnen Materialien, die das Kriterium erfüllen. Symbole ohne Füllung stehen für Materialien, die das Kriterium nicht erfüllen. Die gestrichelte Linie zeigt Schreibspannungspaare, die zu einem optimalen $\Delta V$ führen [115].

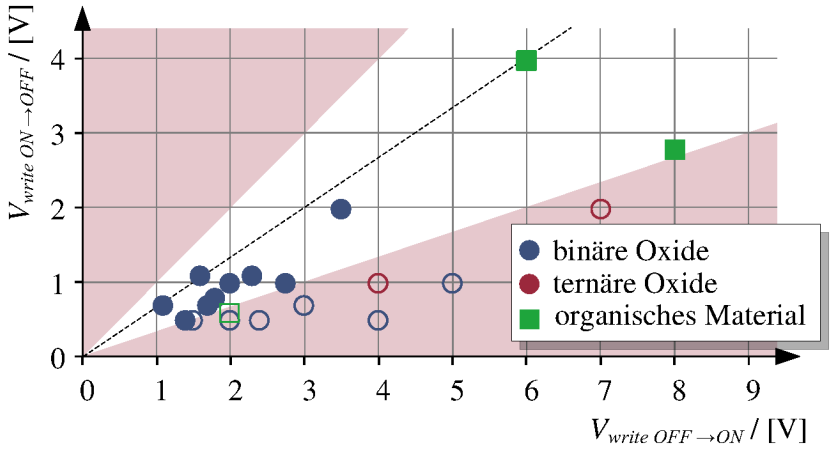



*Abbildung 5-13: Schreibspannungen von Materialien mit unipolarem Schalten*

Ein größeres Problem als die Höhe der Schreibspannungen ist bei unipolaren Schaltvorgängen in Crossbars die Abhängigkeit des Widerstandes im niederohmigen Zustand $R_{ON}$ von der Höhe der Strombegrenzung beim Schalten. Da bei Crossbars einzelne Zellen nicht isoliert werden können, kann der Strom nur für die gesamte Crossbar begrenzt werden. Innerhalb der Crossbar teilt sich der Strom dann nach der Stromteilerregel auf die einzelnen Junctions auf.

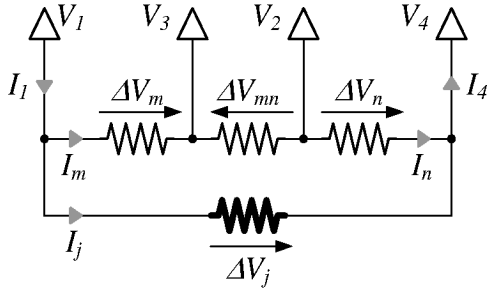



*Abbildung 5-14: Zusammengefasstes Crossbar-Schaltbild*

Das Schaltbild in Abbildung 5-14 beschreibt das Problem: Der Strom $I_1$ kann zwar begrenzt werden, wie sich $I_1$ auf $I_m$ und $I_j$ aufteilt, hängt jedoch von den Widerstandsverhältnissen $R_{sm}$ und $R_j$ und damit vom Muster der Crossbar ab. Somit ist auch der Wert von $R_{ON}$ nach dem Schreibvorgang eine Funktion des Musters in der Crossbar. Je nachdem wie stark die Abhängigkeit von $R_{ON}$ von der Höhe der Strombegrenzung ist, ergibt sich so eine starke zusätzliche Variation des $R_{OFF}/R_{ON}$-Verhältnisses, die das Lesen der Crossbar zusätzlich erschwert. Eine ähnliche Aussage wird auch in [116] getroffen, in der die Möglichkeit von Multilevel-Zellen in passiven Crossbars untersucht wird. Demnach ist ohne Wissen über den Inhalt der Crossbar eine Verwendung von Materialien, deren Widerstand nach dem Schalten eine Funktion der Strombegrenzung ist, nicht sinnvoll möglich.

### 5.2.1. Statische Verlustleistung während des Schreibvorganges

Die optimalen Werte für die Spannungen $V_1$ bis $V_4$ für eine minimale Verlustleistung wurden bereits in Kapitel 5.1.1 ermittelt und gelten auch für unipolare Schaltvorgänge.

Abhängig von dem Verhältnis der Schreibspannungen und der Crossbar-Größe reduziert sich jedoch der Abstand $\Delta V$ bei einem $P_V$-optimierten Schreibschema deutlich. Abbildung 5-15 verdeutlicht die Reduzierung des Abstandes $\Delta V$. Dargestellt ist der Abstand $\Delta V$ für verschiedene Crossbar-Größen über dem Verhältnis der Schreibspannungen. Für eine 2×2 Crossbar sind die Spannungen $V_2$ und $V_3$ identisch mit den Spannungen für ein maximales $\Delta V$ und es ergibt sich die gleiche Kurve wie in Abbildung 5-12. Nach den Formeln aus (5.8) nähern sich die Werte von $V_2$ und $V_3$ 50 % (die gestrichelte Linie „Minimum $P_{V,min}$“ verdeutlicht diese Grenze) von $V_{w,on}$ an, je größer die Crossbar wird.

Sind die beiden Schreibspannungen ähnlich groß (abhängig von der Crossbar-Größe muss gelten $V_{w,off}$ /$V_{w,on}$ mindestens 75 %), reduziert sich $\Delta V$ durch die Verwendung des verlustleistungsoptimierten Schreibschemas nicht. Ist das Verhältnis von $V_{w,off}$ zu $V_{w,on}$ kleiner als dieser Grenzwert, reduziert sich der Abstand $\Delta V$ gegenüber dem theoretischen Maximum, bis er zum Beispiel für eine 64×64 Crossbar bei einem Verhältnis von 50 % zu null geworden ist.

Somit hat die Verwendung eines verlustleistungsoptimierten Schreibschemas direkt Einfluss auf das minimale Verhältnis der Schreibspannungen. So haben bei der Verwendung von Crossbars größer 4×4 nach Abbildung 5-13 nur noch rund 25 % der in den betrachteten Veröffentlichungen untersuchten Materialen ein ausreichend großes Verhältnis der Schreibspannungen.

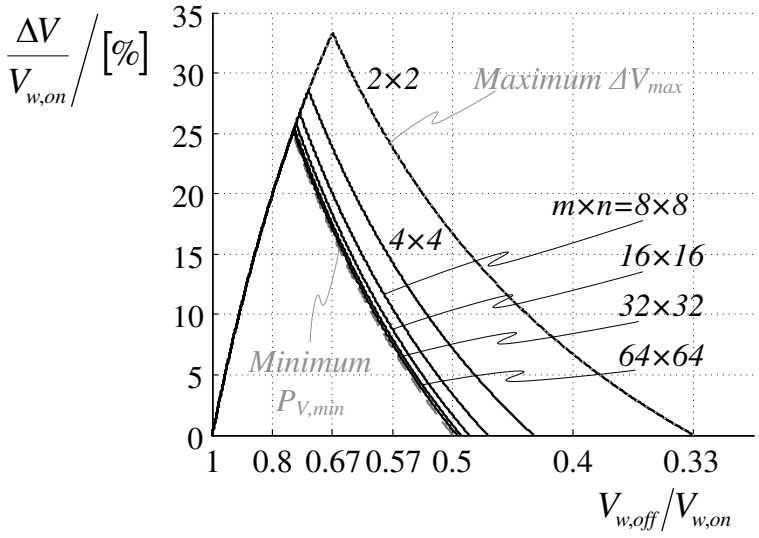



*Abbildung 5-15: Abstand ΔV für unipolare Schreibvorgänge bei verlustleistungs-optimiertem Spannungsschema*

Abbildung 5-16 zeigt das Potential der Einsparungen bei der Verlustleistung durch die Verwendung eines verlustleistungsoptimierten Spannungspotentials unter Berücksichtigung des Verhältnisses der Schreibspannungen. Wenn die Schreibspannungen ähnlich groß sind, dann dominiert die Differenz der beiden Schreibspannungen den Abstand $\Delta V$ und die Spannungen $V_2$ und $V_3$ können in jedem Fall verlustleistungsoptimiert gewählt werden. Für ein Verhältnis der Schreibspannungen zwischen 67 % und – abhängig von der Größe der Crossbar – ca. 40 % ist die Einsparung maximal. Für kleinere Verhältnisse bis 33 % reduziert sich das Einsparpotential wieder bis auf null, da hier der Abstand $\Delta V$ der limitierende Faktor ist.

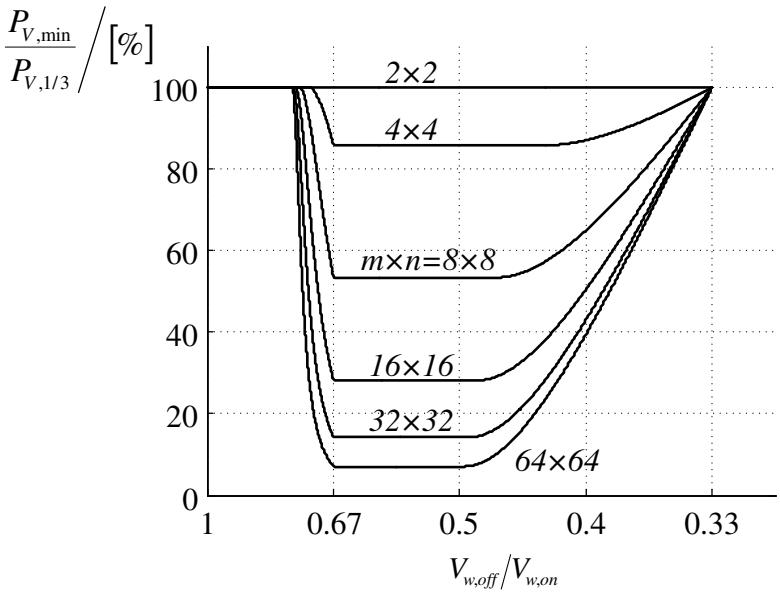



*Abbildung 5-16: Relation der Verlustleistungen (spannungs- und verlustleistungs-optimiertes Spannungsschema)*

Abbildung 5-17 zeigt die genaue Herleitung für die verschiedenen Verhältnisse der Schreibspannungen exemplarisch für eine 64×64 Crossbar: Bei einem Verhältnis der Schreibspannungen zwischen 100 % und 75 % ist der Abstand der Schreibspannungen (Kurve L3) der dominierende Faktor für $\Delta V$. In diesem Bereich unterscheiden sich die Verlustleistungen nicht. Zwischen 75 % und 67 % ist immer noch der Abstand der Schreibspannungen dominierend, allerdings kann unter Inkaufnahme einer Verringerung von $\Delta V$ ein Spannungsschema gewählt werden, das eine minimale Verlustleistung erzielt (Kurve L1). Kleiner 67 % dominiert für den Abstand $\Delta V$ der Abstand der Nichtschreibspannung zur kleineren Schreibspannung $V_{w,off}$ (Kurve L2). Zwischen 67 % und 50 % kann das verlustleistungsoptimierte Spannungsschema die größten Einsparungen in der Verlustleistung erzielen. Bei einem Verhältnis von 50 % ist der Abstand $\Delta V$ jedoch zu null geworden und die Spannungen $V_2$ und $V_3$ müssen so gewählt werden, dass bei minimaler Verlustleistung $\Delta V$ nicht negativ wird. Bis zu einem Verhältnis von 33 % nähern sich die Spannungen $V_2$ und $V_3$ wieder den für ein maximales $\Delta V$ optimierten Werten an und die Einsparung in der Verlustleistung geht zurück auf null. Bei einem Verhältnis von weniger als 33 % ist kein Schreibvorgang mehr möglich.

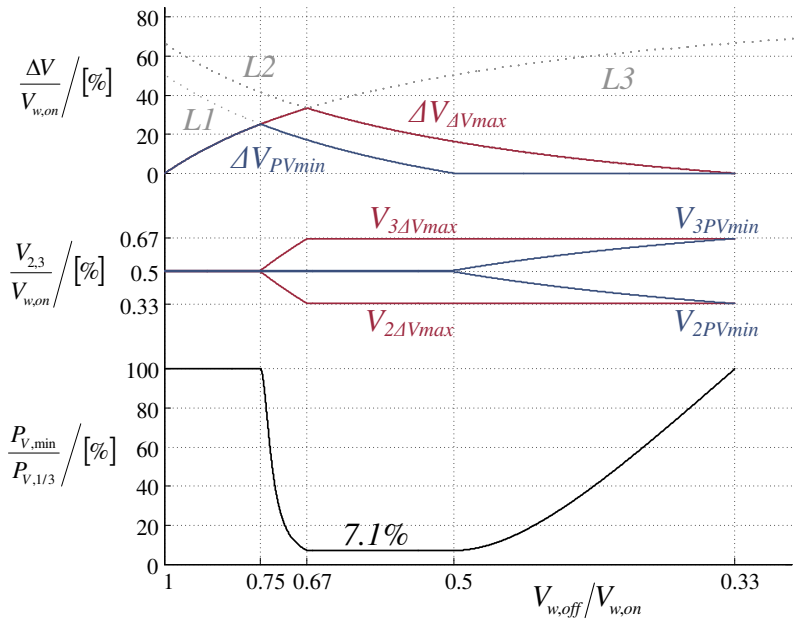



*Abbildung 5-17: Analyse der Relation der Verlustleistung*

Das Optimum für eine 64×64 Crossbar wären Schreibspannungen, die ein Verhältnis von 75 % aufweisen. Hier ist bei minimaler Verlustleistung der Abstand $\Delta V$ maximal. Im Vergleich zum ΔV-optimierten Schreibschema verringert sich der maximale Abstand von 33 % auf 25 %.

## 5.3. Einfluss der parasitären Elemente auf den Schreibvorgang

Bislang wurde für die Schreiboperationen der Einfluss parasitärer Widerstände vernachlässigt. Für die folgenden Betrachtungen wird von einem bipolar schaltenden Material ausgegangen. In Kapitel 5.3.1 wird der Einfluss der Widerstände der Auswahltransistoren der Wort- und Bitleitungen der Crossbar untersucht. In Kapitel 5.3.3 wird der Einfluss der Widerstände der Elektroden der Crossbar selbst betrachtet.

### 5.3.1. Einfluss des On-Widerstandes der Auswahltransistoren

Die für das Schreiben einer Junction notwendigen Spannungen werden mittels Auswahltransistoren an die jeweiligen Wort- und Bitleitungen verteilt. Für das Schreiben bipolar schaltender Materialen müssen drei bis sechs Spannungen beliebig an jede Wort- bzw. Bitleitung anschließbar sein. Im Beispiel in Abbildung 5-18 ist das Schema für eine minimale Verlustleistung beim Schreiben von $V_+$ gezeigt. Zunächst werden die Spannungen 0 V, $V_+$ und die beiden Spannungen für $V_2$ und $V_3$ an die Wort- bzw. Bitleitungen verteilt, je nachdem ob eine ‚1' oder eine ‚0' geschrieben werden soll. Dies geschieht mit dem Signal $S_1$. Die Transistoren, die durch $S_1$ geschaltet werden, werden für die weiteren Betrachtungen als ideal angesehen ($R_{DS,on} = 0\ \Omega$, $R_{DS,off} = \infty$). Die

Auswahltransistoren $S_{mx,x}$ und $S_{my,y}$ verteilen die Spannungen $V_1$ bis $V_4$ derart, dass die ausgewählte Junction geschrieben wird. Unabhängig davon, ob an die Crossbar für beide Schreibvorgänge drei oder mehr verschiedene Spannungen angelegt werden müssen, ist die lokale Auswahl für jede Wort- und Bitleitung mit jeweils zwei Transistoren realisiert, von denen einer ein- ($R_x = R_{DS,on}$) und der andere ausgeschaltet ($R_{DS,off}$) ist.

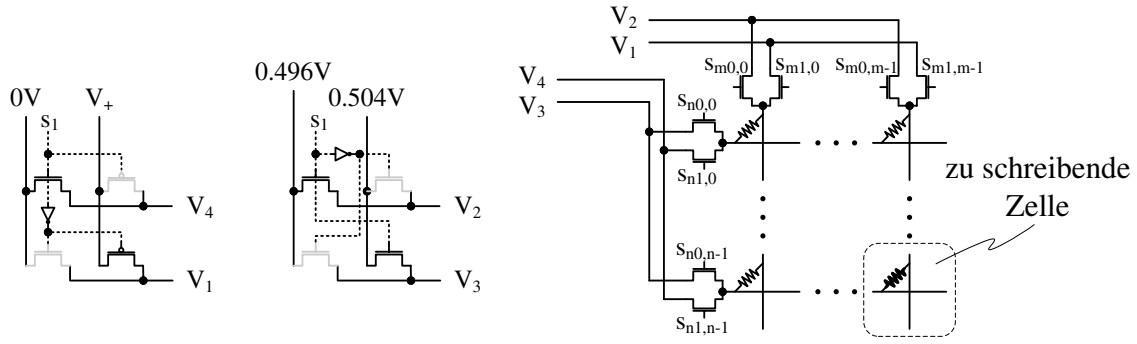



*Abbildung 5-18: Ansteuerung der Crossbar für den Schreibvorgang (bipolar)*

Kann der On-Widerstand $R_x$ der Auswahltransistoren im Vergleich zu $R_{ON}$ nicht vernachlässigt werden (vgl. Abbildung 5-4), fällt ein Teil der angelegten Spannungen über $R_x$ ab. Infolgedessen steht nur noch ein Teil der Spannungsdifferenz $V_1$ - $V_4$ an der Zelle $R_j$ zur Verfügung. Wie viel Prozent von ($V_1$ - $V_4$) als Spannung an $R_j$ anliegen, hängt vom Muster in der Crossbar ab. Mit entsprechend größer gewählten Spannungen $V_1$, $V_2$ und $V_3$ kann der Spannungsabfall über den Auswahltransistoren kompensiert werden und die Spannung $\Delta V_j$ über dem Widerstand $R_j$ der zu beschreibenden Zelle ist wieder gleich oder sogar größer als $V_+$. Wird die Spannung $V_1$ jedoch zu groß gegenüber $V_+$ gewählt, kann nicht mehr garantiert werden, dass nicht selektierte Zellen nicht auch geschrieben werden. Abbildung 5-19 zeigt die Abhängigkeit der Spannung $\Delta V$ vom $R_{DS,on}/R_{ON}$-Verhältnis und der angelegten Spannung $V_1$ ($V_1/V_+$). Für dieses Beispiel einer 64×64 Crossbar wird $V_+ = |V_-| = 1$ gewählt. Die Spannungen $V_2$ und $V_3$ werden entsprechend der Formeln aus (5.8), also optimiert für eine minimale Verlustleistung, gewählt. Das $R_{OFF}/R_{ON}$-Verhältnis wird zu 100 gewählt.

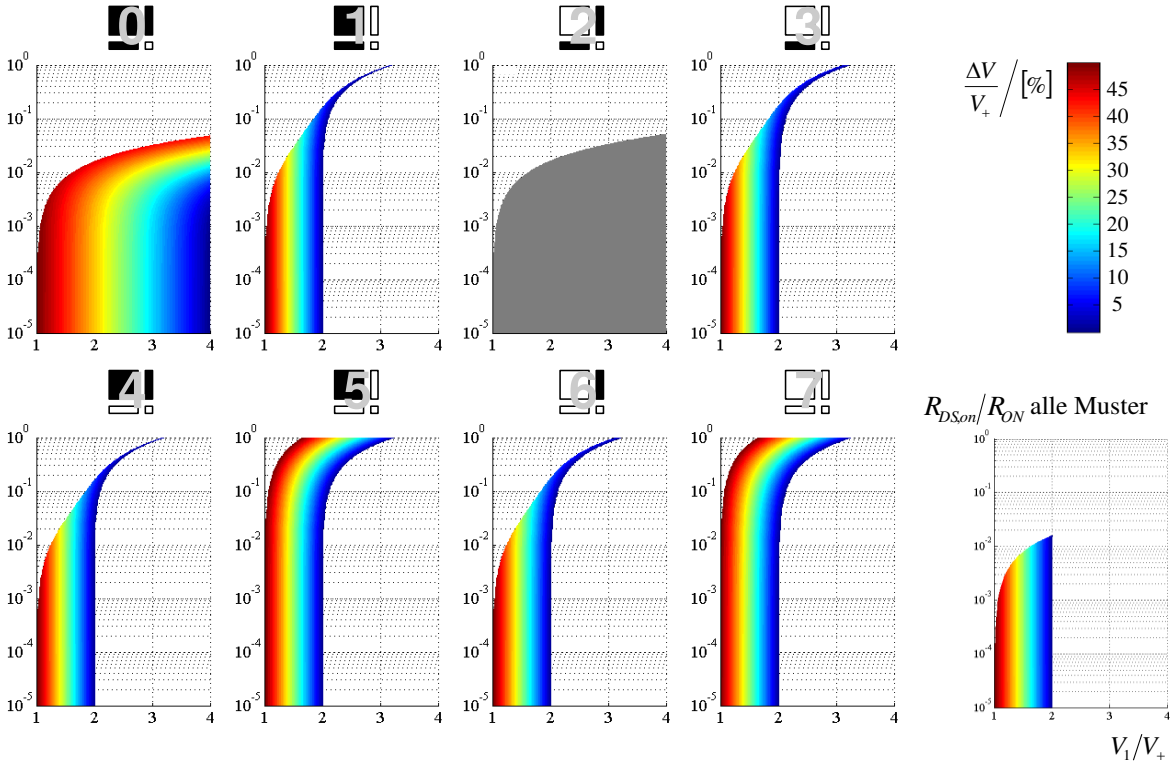



*Abbildung 5-19: Einfluss von $R_x$ auf die Spannung $\Delta V$ für eine 64×64 Crossbar*

Die farbigen Flächen in Abbildung 5-19 werden durch zwei Kriterien begrenzt: Wird $V_1$ zu klein gewählt, ist die Spannung $\Delta V_j$ nicht mehr größer oder gleich $V_+$ und die zu schreibende Zelle kann nicht geschrieben werden. Für ein zu großes $V_1$ wird an einer der Zellen aus $R_{sm}$, $R_{sn}$ oder $R_{smn}$ die Schreibspannung überschritten, der Abstand $\Delta V$ ist dann zu null geworden. Berücksichtigt werden dabei nur Spannungen über Widerständen, die mit ihrer entsprechenden Polarität tatsächlich einen Zustandswechsel erzeugen würden. Ein $R_{OFF}$-Widerstand kann nur mit einer positiven Spannung zu einem $R_{ON}$-Widerstand geändert werden, ein $R_{ON}$-Widerstand nur mit einer negativen Spannung zu einem $R_{OFF}$-Widerstand. Muster zwei nimmt deshalb eine Sonderstellung ein: Hier ist die Polarität der Spannung bei allen Zellen so, dass auch bei höheren Absolutbeträgen der Spannungen keine Zellen unbeabsichtigt geschrieben werden. Die Widerstände $R_{sm}$, $R_{sn}$ oder $R_{smn}$ werden sozusagen mit ihrem eigenen Zustand „überschrieben“. Dieser Sonderfall ist jedoch in der Praxis kaum relevant, da er nur für exakt dieses Muster gilt. Gleiches gilt für das Muster 0: Hier kann nur der Bereich $R_{smn}$ mit einem neuen Zustand überschrieben werden. Die Spannung über $R_{smn}$ ist jedoch fast zu null gewählt, daher kann $V_1$ nahezu beliebig erhöht werden. Bei allen anderen Mustern ist $\Delta V$ bei einer Verdoppelung von $V_1$ auf null abgesunken.

Rechts unten in Abbildung 5-19 ist die Überlagerung sämtlicher Muster dargestellt. Die Grenzen der Fläche ergeben sich aus den Grenzen der Flächen für die acht Muster, die Werte für $\Delta V$ ergeben sich aus dem Minimum der acht Flächen. Wie dabei zu sehen ist,

gibt es bei der Schreiboperation für das $R_{DS,on}/R_{ON}$-Verhältnis ein oberes Limit [115]. Ist der Wert von $R_{ON}$ im Verhältnis zum On-Widerstand $R_{DS,on}$ der Auswahltransistoren zu klein gewählt, dann kann keine erfolgreiche Schreiboperation in der Crossbar mehr durchgeführt werden. Dieses maximal zulässige $R_{DS,on}/R_{ON}$-Verhältnis ist abhängig von der Größe der Crossbar, dem $R_{OFF}/R_{ON}$-Verhältnis und der Höhe der Spannungen $V_1$, $V_2$ und $V_3$.

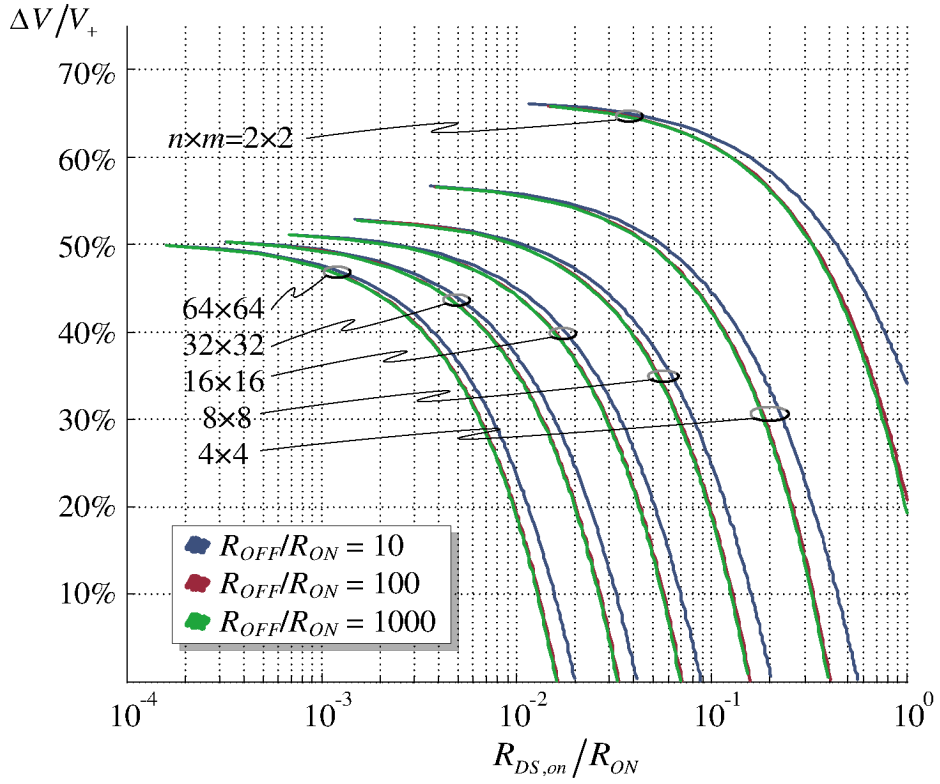



*Abbildung 5-20: ΔV über On-Widerstände der Auswahltransistoren*

Aus dem oberen Rand der Fläche für die Überlagerung sämtlicher Muster lässt sich ein Zusammenhang zwischen den Parametern $R_{DS,on}/R_{ON}$ und $V_1/V_+$ sowie der maximalen Spannungsdifferenz $\Delta V/V_+$ herstellen.

Abbildung 5-20 zeigt die Spannungsdifferenz $\Delta V/V_+$ in Abhängigkeit von $R_{DS,on}/R_{ON}$. Dabei sind alle Bereiche links von einer der gezeigten Kurven mögliche Kombinationen von $\Delta V$ und $R_{DS,on}/R_{ON}$ bzw. $V_1$ und $R_{DS,on}/R_{ON}$.

Der Einfluss des $R_{OFF}/R_{ON}$-Verhältnisses ist gering. Für Verhältnisse größer 100 lässt sich so gut wie kein Unterschied zwischen den Ergebnissen feststellen. Weiterhin nimmt der Einfluss von $R_{OFF}/R_{ON}$ mit steigender Crossbar-Größe ab.

Mit einer Abschätzung dass der On-Widerstand eines CMOS-Transistors in der Größenordnung von $10^3$ Ω liegt (Kapitel 3.3.2), ergibt sich für eine 16×16 Crossbar ein minimales $R_{ON}$ in der Größenordnung von mindestens $10^4$ Ω und für eine 64×64 Crossbar

ein minimales $R_{ON}$ von ca. $10^5\ \Omega$, wenn die Spannungen $V_2$ und $V_3$ für minimale Verlustleistung optimiert werden.

Abbildung 5-21 zeigt den Zusammenhang zwischen der maximalen Spannungsdifferenz $\Delta V/V_+$ und der dafür notwendigen Spannung $V_1$ für verschiedene Crossbar-Größen und $R_{OFF}/R_{ON}$-Verhältnisse. Wie in Abbildung 5-20 sind die dargestellten Kurven Grenzkurven, alle Bereiche links einer Kurve sind gültige Parameterkombinationen.

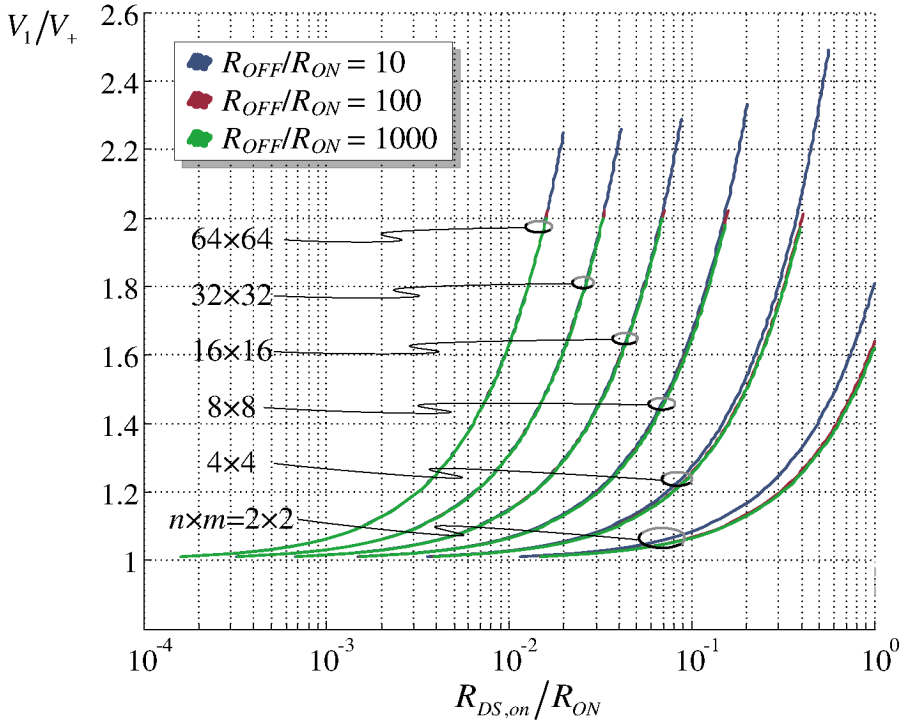



*Abbildung 5-21: $V_1$ über On-Widerstände der Auswahltransistoren*

Die Kurven in Abbildung 5-20 lesen sich demnach wie folgt: Für eine Crossbar-Größe von 32×32 und einem $R_{OFF}/R_{ON}$-Verhältnis von 100 kann bei einem $R_{DS,on}/R_{ON}$-Verhältnis von $10^{-2}$ maximal ein $\Delta V$ von 35 % $\cdot V_+$ erzielt werden. Aus Abbildung 5-21 lässt sich für dieses Beispiel die zugehörige Spannung von $V_1$ ablesen zu $V_1 = 1.3 \cdot V_+$.

Vergleicht man die Verlustleistung mit und ohne den Einfluss der Auswahltransistoren anhand des Beispiels $TiO_2$ ($R_{OFF} = 10^5\ \Omega$, $R_{ON} = 10^3\ \Omega$, $V_+ = 1.3$ V, $V_- = -1$ V [39], $n \times m = 32 \times 32$, $V_2$, $V_3 = V_+/2$), so zeigt sich folgendes Bild:

$$P_{V,\min} = \sum_{x=1}^{m}\sum_{y=1}^{n}\frac{\Delta V_{x,y}^2}{R_{x,y}} = \frac{(1.3\,V)^2}{10^5\,\Omega} + \frac{(0.65\,V)^2}{63.9\,\Omega} + \frac{(0.65\,V)^2}{63.9\,\Omega} + \frac{(0\,V)^2}{2.1\,\Omega} = 13.2\,mW \qquad (5.17)$$

ist die berechnete Verlustleistung ohne den Einfluss der Auswahltransistoren. Mit diesem Einfluss erhöhen sich die Spannungen zu

$$V_1 = 1.3 \cdot V_+ = 1.3 \cdot 1.3\,V = 1.69\,V$$
$$V_2 = V_3 = \frac{1}{2} V_1 = 0.845\,V. \tag{5.18}$$

Somit ergibt sich eine Verlustleistung von

$$P_{V,Rx} = \sum_{x=1}^{m}\sum_{y=1}^{n} \frac{\Delta V_{x,y}^2}{R_{x,y}} + \sum_{x=1}^{m} \frac{\Delta V_{Rx,m}^2}{R_{x,m}} + \sum_{y=1}^{n} \frac{\Delta V_{Rx,n}^2}{R_{x,n}} = 19.3\,mW. \tag{5.19}$$

Dies entspricht einer Steigerung von 46 %. Der Anteil den die Auswahltransistoren zur erhöhten Verlustleistung beitragen beträgt 14 % (2.7 mW). Die restliche Steigerung von 13.2 mW auf 16.6 mW ist darauf zurückzuführen, dass die erhöhten Schreibspannungen für das Worst-Case-Muster ausgelegt sein müssen, die Verlustleistung aber bei 50 % $R_{ON}$- und 50 % $R_{OFF}$-Junctions berechnet wird. Dadurch ergeben sich in der Crossbar höhere Spannungen als bei der Berechnung der Verlustleistung ohne den Einfluss der Widerstände der Auswahltransistoren.

### 5.3.2. Einfluss des Off-Widerstandes der Auswahltransistoren

Der Einfluss des Off-Widerstandes der Auswahltransistoren kann durch das Ersatzschaltbild in Abbildung 5-22 berechnet werden.

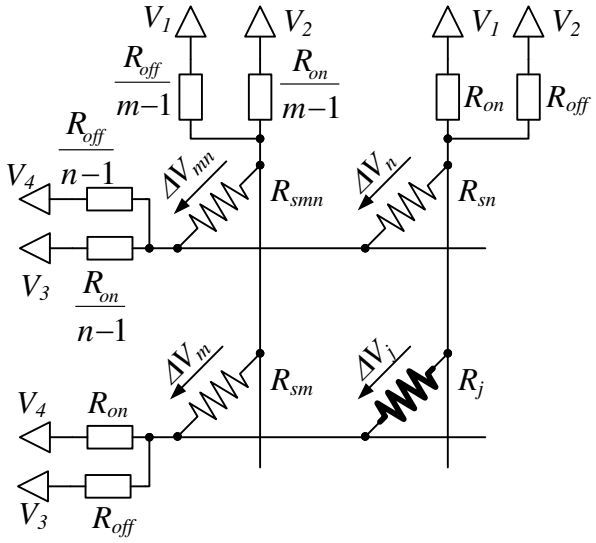



*Abbildung 5-22: Zusammengefasstes Schaltbild der Crossbar*

Für eine 64×64 Crossbar und ein $R_{OFF}/R_{ON}$-Verhältnis von 100 zeigt Abbildung 5-23 den Einfluss der Widerstände der Auswahltransistoren auf die Spannungsdifferenz zwischen der Schreibspannung $\Delta V_j$ und dem Maximum der Nichtschreibspannungen $\Delta V_S$. Die relative Höhe der Schreibspannung $V_+$ zur erzielten Schreibspannung $\Delta V_j$ ist hier nicht Gegenstand der Untersuchung. Dadurch ergibt sich ein anderer Kurvenverlauf als bei der Untersuchung in Kapitel 5.3.1, die qualitative Aussage über den Einfluss von $R_{DS,off}$ ist jedoch unverändert.

Die Kurve in Abbildung 5-23 ist eine Überlagerung (Minimalwert) aller acht möglichen Muster. Wie zu sehen ist, hat der Off-Widerstand der Auswahltransistoren keinen Einfluss, solange der On-Widerstand hinreichend klein ist (kleiner als 0.1 des On-Widerstandes in der Crossbar) oder der Off-Widerstand hinreichend groß ist (größer als 25 mal dem On-Widerstand in der Crossbar).

Für die weiteren Untersuchungen werden diese Voraussetzungen als erfüllt betrachtet und der Einfluss des Off-Widerstandes der Auswahltransistoren vernachlässigt.

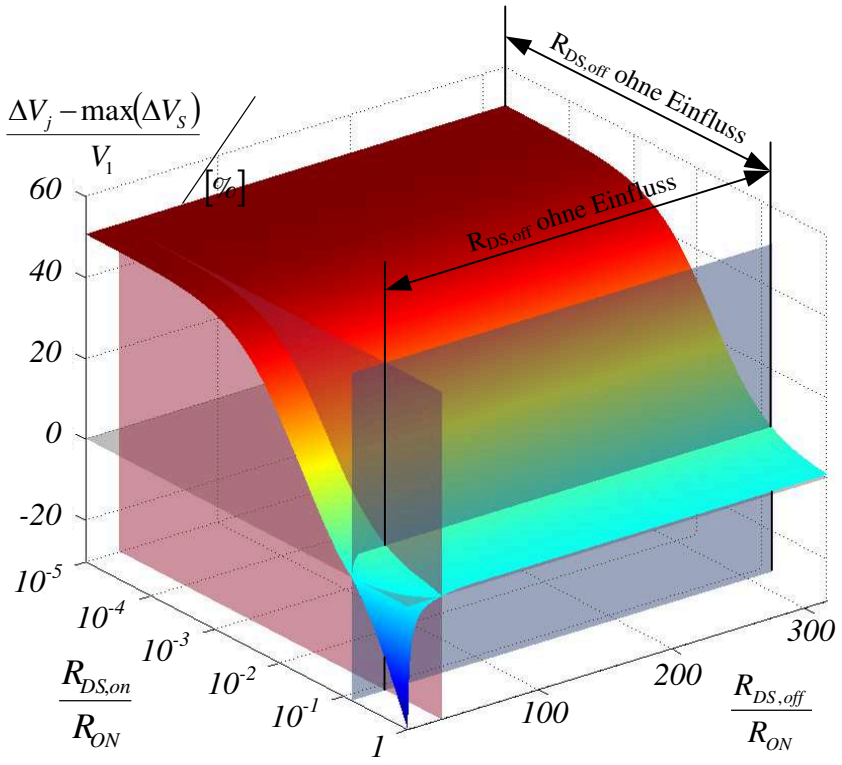



*Abbildung 5-23: Einfluss der Off-Widerstände der Auswahltransistoren*

### 5.3.3. Einfluss des Widerstandes der Crossbar-Elektroden

Bislang wurde der Widerstand entlang der Wort- und Bitleitungen in der Crossbar bei den Analysen vernachlässigt. Nach der Abschätzung aus Kapitel 3.3.1 liegt der Leitungswiderstand pro Zelle $R_{seg}$ im Bereich 6 Ω bis 40 kΩ. Mit der oberen Grenze kommt $R_{seg}$ somit in den Bereich der möglichen $R_{ON}$-Widerstände und kann folglich signifikanten Einfluss auf die Höhe der Schreibspannungen in der Crossbar haben.

Wird der Widerstand $R_{seg}$ nicht mehr vernachlässigt, kann die Crossbar nicht zu dem vereinfachten Schaltbild zusammengefasst werden. Abbildung 5-24 zeigt das komplette Ersatzschaltbild für eine $n \times m$ große Crossbar. Geschrieben werden soll die Junction rechts unten (Index $m$-1,$n$-1). Die Spannungen werden oben und links an die Crossbar angelegt.

Eine vollständige Lösung der Spannungen und Ströme in der Crossbar erfordert ein Gleichungssystem mit $3 \cdot m \cdot n$ Gleichungen und ist mit den in dieser Arbeit verwendeten

Programmen ab einer Crossbargröße von 6×6 nicht mehr geschlossen lösbar. Daher wurden die Schreibvorgänge mit einer statischen Analogsimulation für eine Auswahl an Parametern simuliert und die sich ergebenen Spannungen der verschiedenen Simulationsläufe anschließend zu einer Matrix zusammengefasst.

Für die Analyse wurde der Einfluss folgender Parameter berücksichtigt:

- On-Widerstand der Auswahltransistoren $R_{DS,on}$
- Segmentwiderstand der Crossbar-Elektroden $R_{seg}$
- Größe der Crossbar $n \times n$
- Muster in der Crossbar (berücksichtigt wurden alle acht relevanten Muster)

Das Spannungsschema wurde für diese Analyse zu $V_2 = 1/3 \cdot V_1$, $V_3 = 2/3 \cdot V_1$ gewählt. Weiterhin wurde von einer punktsymmetrischen IV-Charakteristik ausgegangen, also $|V_-| = V_+$. Das $R_{OFF}/R_{ON}$-Verhältnis wurde zu 100 gesetzt. Ähnlich wie bei der Betrachtung der Abhängigkeit von $R_{DS,on}$ hat das $R_{OFF}/R_{ON}$-Verhältnis nur bei sehr kleinen Crossbars oder bei einem Wert kleiner zehn Einfluss auf das Ergebnis der Analyse und wird deshalb hier nicht als variabler Parameter betrachtet.

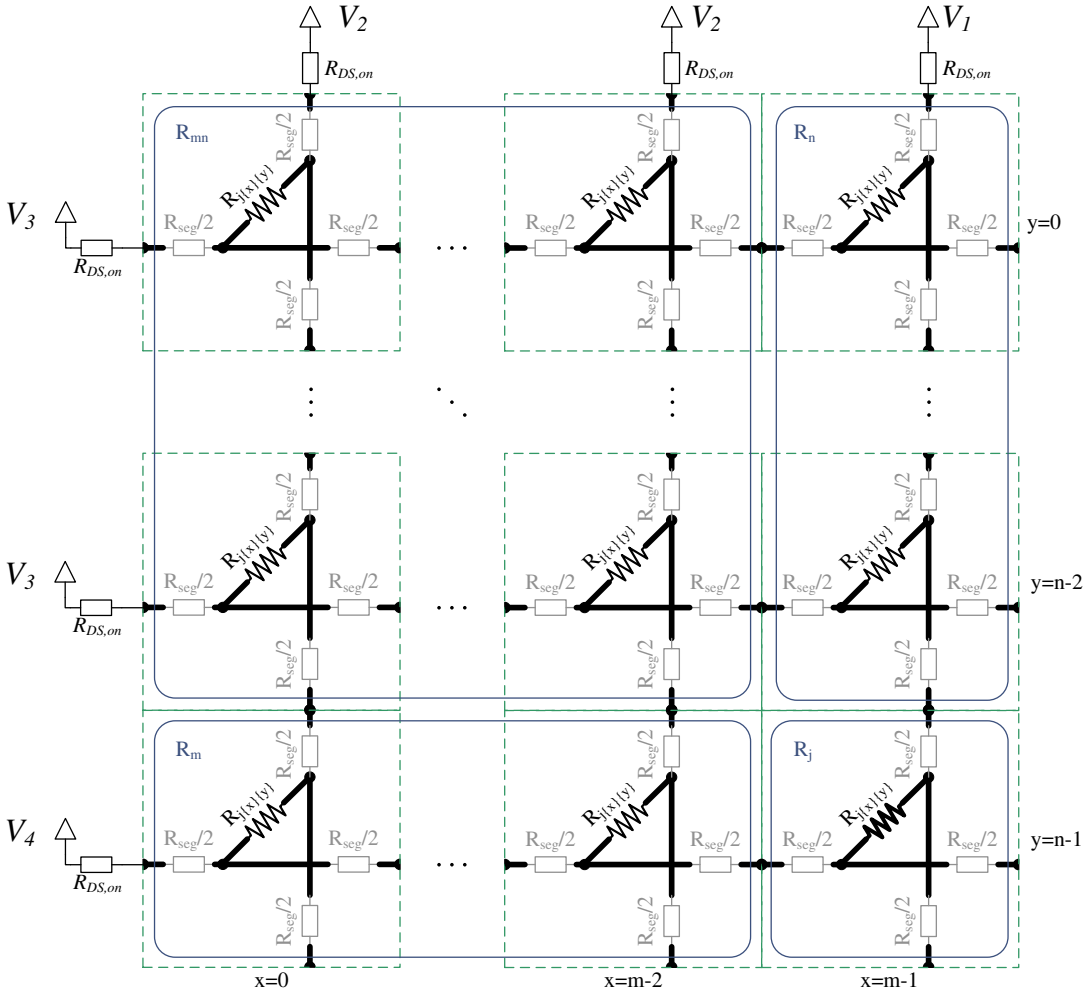



*Abbildung 5-24: Crossbar-Schaltbild mit $R_{seg}$*

Für jedes Muster entsteht bei der Simulation für jede Junction eine dreidimensionale Kurve, die die Spannung über den Parametern $R_{DS,on}$ und $R_{seg}$ beschreibt. Für die drei Gruppen von Widerständen $R_m$, $R_n$ und $R_{mn}$ können diese Kurven jeweils getrennt überlagert und das Minimum und Maximum bestimmt werden. Anschließend können die Ergebnisse entsprechend des Musters maskiert und die Absolutwerte der drei Gruppen überlagert werden. Für jedes Muster entsteht so eine Kurve für die Spannung über der zu schreibenden Junction und eine zusammengefasste Kurve für die maximal auftretende Spannung über den übrigen Junctions. Abbildung 5-25 zeigt diese beiden Kurven für Muster Nummer vier und einem $R_{DS,on}/R_{ON} = 0.1$. Auf der x-Achse ist der Segmentwiderstand in Relation zum $R_{ON}$-Widerstand der Crossbar aufgetragen. Die y-Achse stellt die Crossbar-Größe dar, wobei nur die roten Kurven tatsächlich simuliert wurden, die Werte dazwischen wurden linear interpoliert. Das schwarze Gitternetz im linken Bild zeigt die Werte von $\Delta V_j$, die größer als das Maximum von $V_s$ sind und somit einen möglichen Wertebereich für $R_{seg}$ und $n$ darstellen.

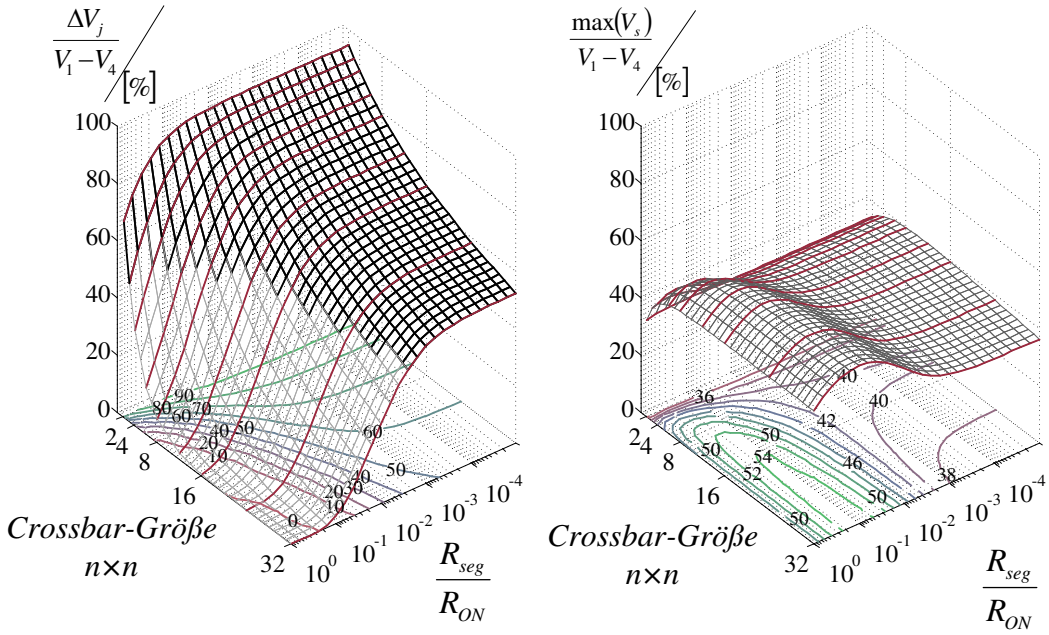



*Abbildung 5-25: Spannung über $R_j$ und den übrigen Junctions in Abhängigkeit von $R_{seg}$ und der Crossbar-Größe*

Die Differenz dieser Kurven kann dann im letzten Schritt für alle acht Muster überlagert werden und ergibt eine Kurve, wie sie in Abbildung 5-26 und Abbildung 5-27 dargestellt ist. Diese beiden Abbildungen zeigen den Abstand $\Delta V$ in Abhängigkeit des Segmentwiderstandes und der Crossbar-Größe für zwei Werte von $R_{DS,on}$. Wie zu sehen ist, gibt es für Crossbars größer als 4×4 einen Wert für $R_{seg}$, bei dem kein Schreiben mehr möglich ist. Dieser Wert ist abhängig von $R_{DS,on}$: Größere Werte von $R_{DS,on}$ haben ein niedrigeres $\Delta V$ und einen kleineren Maximalwert für $R_{seg}$ zur Folge.

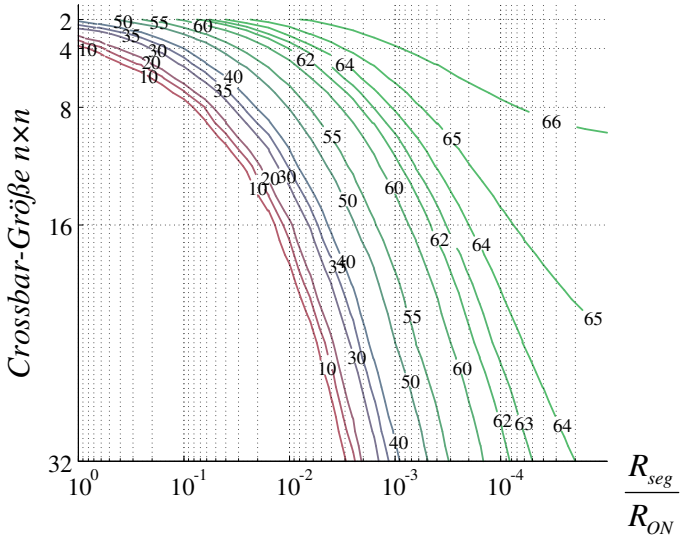



*Abbildung 5-26: Spannungsdifferenz $\Delta V$ ($R_{DS,on}/R_{ON} = 10^{-3}$) in Abhängigkeit von $R_{seg}$ und der Crossbar-Größe*

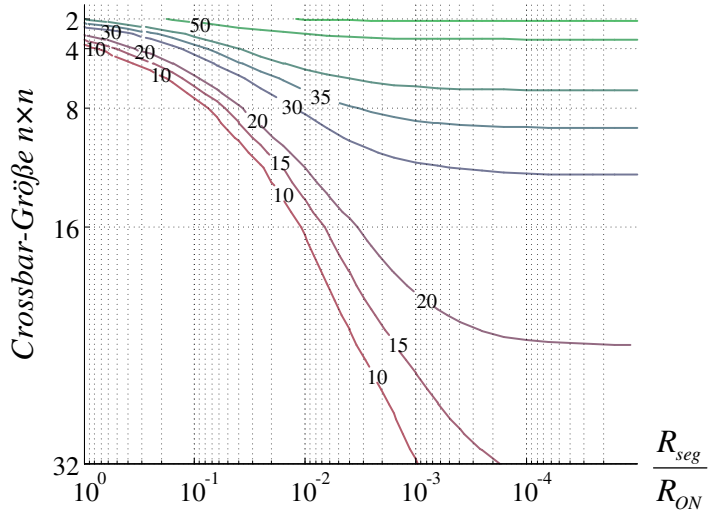



*Abbildung 5-27: Spannungsdifferenz $\Delta V$ ($R_{DS,on}/R_{ON} = 10^{-1}$) in Abhängigkeit von $R_{seg}$ und der Crossbar-Größe*

Abbildung 5-28 verdeutlicht diesen Zusammenhang für eine 32×32 Crossbar. Für diese Crossbar-Größe ist für Werte von $R_{DS,on}$ kleiner als $10^{-3} \cdot R_{ON}$ nur noch der Segmenwiderstand und vice versa für Werte von $R_{seg}$ kleiner als $10^{-4} \cdot R_{ON}$ nur noch der $R_{DS,on}$ für die Größe des Abstandes $\Delta V$ ausschlaggebend. Bei Werten für $R_{DS,on}$ und $R_{seg}$ die über diesen Grenzen liegen, wird in einem Bereich von einer ($R_{seg}$) bzw. zwei ($R_{DS,on}$) Größenordnungen der gesamte Abstand $\Delta V$ aufgebraucht.

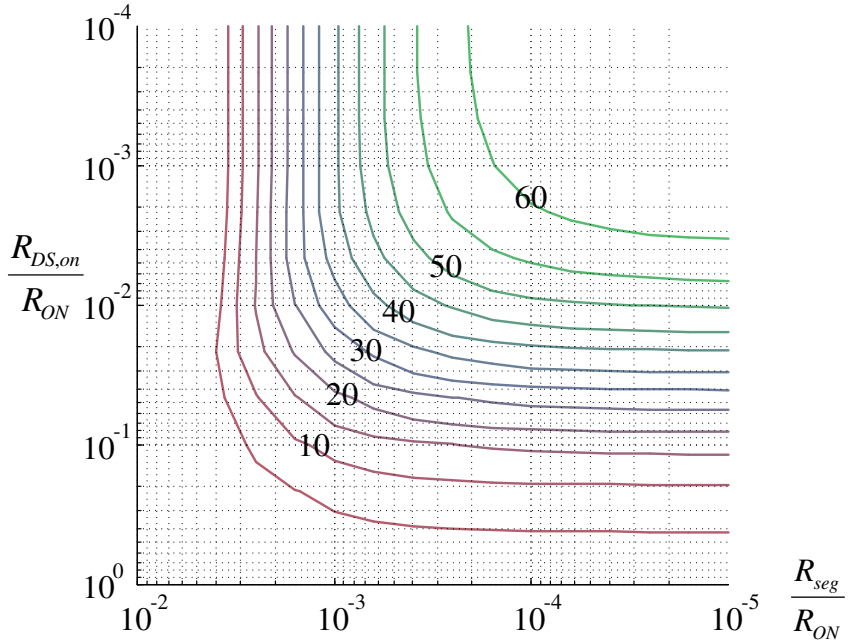



*Abbildung 5-28: Spannungsdifferenz $\Delta V$ ($n = 32$) in Abhängigkeit von $R_{seg}$ und $R_{DS,on}$*

## 5.4. Fazit für die Schreiboperation

Generell ist es möglich, passive Crossbar-Architekturen sowohl mit uni- als auch mit bipolar schaltenden Materialien zu beschreiben.

Insbesondere für unipolar schaltende Materialien gilt dies jedoch nur eingeschränkt. Zum einen ist eine unter Umständen vorhandene Abhängigkeit des On-Widerstandes von der Strombegrenzung beim Schreiben problematisch. Zum anderen ist das minimale Verhältnis von niedriger zu hoher Schreibspannung auf mindestens 1/3 bis hin zu 1/2 beschränkt. Für eine minimale Verlustleistung sinkt der maximal erreichbare Abstand zwischen Schreib- und Nichtschreibspannung $\Delta V$ von 33 % auf 25 %[8] ab.

Für bipolar schaltende Materialien lassen sich unter Vernachlässigung der parasitären Elemente Abstände $\Delta V$ zwischen 66 % und 33 %[9] erzielen, abhängig vom Verhältnis der Beträge der Schreibspannungen. Für eine minimale Verlustleistung können Abstände bis maximal 50 % erreicht werden. Sind die Beträge der Schreibspannungen nicht gleich, so führt dies zu einer Verringerung des Abstandes $\Delta V$.

Die parasitären Elemente $R_{DS,on}$ und $R_{seg}$ lassen sich durch eine gezielte Erhöhung der angelegten Spannungen kompensieren. Dabei erhöht sich jedoch die Verlustleistung und der Abstand $\Delta V$ verringert sich.

[8] Prozent der größeren Schreibspannung

[9] Prozent der betragsmäßig größeren Schreibspannung

# 6. Leseoperationen in Crossbar-Arrays

Bei der Leseoperation in einem Crossbar-Array wird der Widerstand einer bestimmten Junction direkt oder indirekt bestimmt. Dabei muss der hochohmige Zustand einer Junction eindeutig vom niederohmigen Zustand unterscheidbar sein.

Crossbar-Arrays mit resistiv schaltendem Material sind, unabhängig von der IV-Charakteristik des Materials (vgl. Kapitel 2), rein passive Schaltungen. Um den Widerstand einer bestimmten Zelle in der Crossbar bestimmen zu können, muss die Crossbar mit mindestens einer Energiequelle in Form einer Strom- oder Spannungsquelle verbunden werden.

Über den Stromfluss bzw. den Spannungsabfall an den Wort- und Bitleitungen lässt sich mithilfe des Ohmschen Gesetzes, der Stromteiler- oder der Spannungsteilerregel der Widerstandswert einer oder mehrerer bestimmter Junctions ermitteln.

Abbildung 6-1 zeigt schematisch die vier möglichen Grundformen zur Bestimmung des Widerstandes *R* einer Speicherzelle. Der Einfluss der parasitären Elemente ist dabei nicht eingezeichnet.

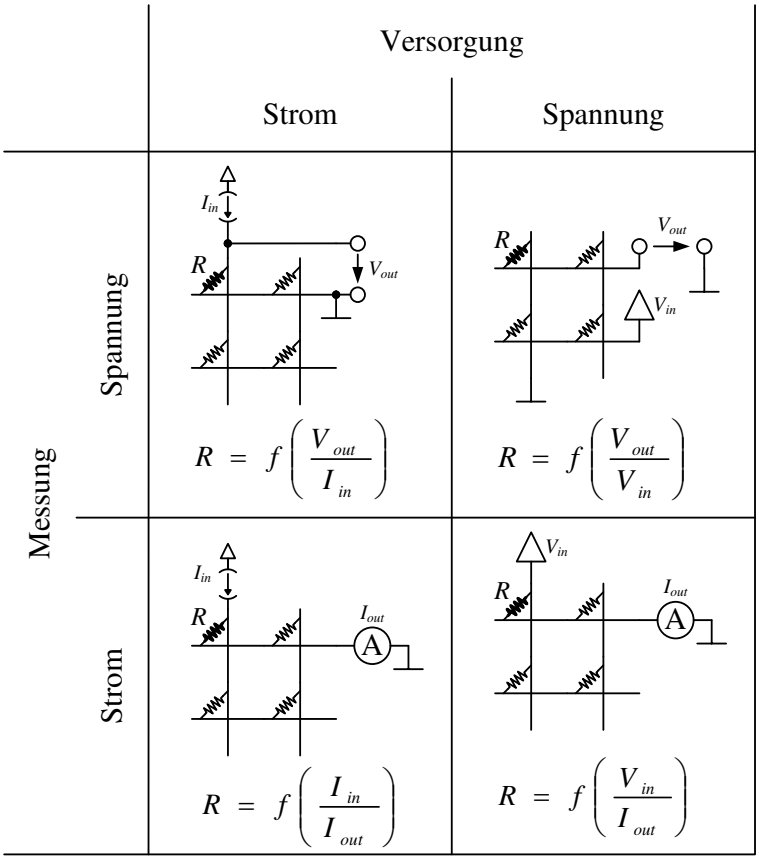



*Abbildung 6-1: Die vier Grundschemata beim Lesen resistiver Crossbars*

**Schema A: Stromgetriebene Spannungsauswertung**

Der Strom $I_{in}$ verursacht einen Spannungsabfall über der Junction $R$. Ein Teil von $I_{in}$ fließt durch den Rest der Crossbar und verändert so die Spannung $V_{out}$. Indem die übrigen Wort- und Bitleitungen auf bestimmte Spannungen gelegt werden, lässt sich dieser unerwünschte Effekt reduzieren.

**Schema B: Spannungsgetriebene Spannungsauswertung**

Die Crossbar wird bei diesem Leseschema als Spannungsteiler betrachtet. Der Spannungsteiler kann entweder über einen externen Pull-Up-Widerstand gebildet werden oder, wie in Abbildung 6-1 dargestellt, durch die Crossbar selbst. In beiden Fällen ist der errechnete Wert $R$ des Widerstandes der betrachteten Junction abhängig von einem Teil der Junctions der restlichen Crossbar. Durch eine entsprechend gewählte externe Beschaltung kann dieser Effekt kompensiert werden.

**Schema C: Stromgetriebene Stromauswertung**

Der eingeprägte Strom $I_{in}$ verteilt sich nach der Stromteilerregel auf den Widerstand $R$ und einen Teil der übrigen Junctions. Über den Strom $I_{out}$ kann der Widerstand $R$ der zu lesenden Zelle errechnet werden. Bei diesem Schema ist der errechnete Wert von $R$ von einem Teil der übrigen Crossbar abhängig.

**Schema D: Spannungsgetriebene Stromauswertung**

Der Widerstandswert der Junction wird durch die bekannte Eingangsgröße $V_{in}$ und den gemessenen Wert des Ausgangsstromes $I_{out}$ bestimmt. Ein Teil von $I_{out}$ fließt nicht durch die zu bestimmende Junction sondern durch den Rest der Crossbar und verändert so den errechneten Wert von $R$. Durch eine Beschaltung der übrigen Wort- und Bitleitungen mit entsprechenden Potentialen kann dieser Effekt unterdrückt werden.

Für die Analyse der vier Grundschemata werden folgende Ersatzschaltungen für die externen Komponenten angenommen:

- Auswahltransistoren werden durch ihren $R_{ON}$-Widerstand beschrieben.
- Stromquellen werden als ideale Quellen mit unendlich hohem Innenwiderstand angenommen.
- Spannungsquellen werden als ideale Quellen mit unendlich kleinem Innenwiderstand angenommen.
- Strommesser werden als ideale Transimpedanzverstärker angesehen.
- Spannungsfolger werden als ideal betrachtet, lediglich eine Offsetspannung wird berücksichtigt.

Für die Analyse der Leseoperation wird der Einfluss folgender Parameter untersucht:

- das Ausleseverfahren
- die Höhe des $R_{OFF}/R_{ON}$-Verhältnisses (qualitativ)
- die Speicherbelegung (Muster) der Crossbar
- die Größe der Crossbar
- der Ersatzwiderstand der Auswahltransistoren im leitenden Zustand
- der Widerstand der Wort- und Bitleitungen
- die Offsetspannungen einer eingesetzten Folgerschaltung.

Die Bewertung einer Leseoperation erfolgt je nach Leseschema über die Höhe der Signaldifferenz zwischen dem Lesen einer hoch- und einer niederohmigen Junction bezogen auf den höheren Signalpegel oder die Eingangsgröße.

Als Nebenbedingung werden die Spannungen über den Junctions in der Crossbar betrachtet, damit bei einem Lesevorgang nicht gleichzeitig ein Bereich der Crossbar überschrieben wird.

Weiterhin wird die statische Verlustleistung, die während des Lesevorganges umgesetzt wird, als Bewertungskriterium betrachtet.

Die Schemata werden bezüglich ihrer Varianten mit A-D und einer nachfolgenden Nummer bezeichnet.

## 6.1. Stromgetriebene Spannungsauswertung (A)

Bei diesem Leseschema wird die Bitleitung der zu lesenden Junction der Crossbar mit einer Stromquelle verbunden, die einen bekannten Strom $I_{in}$ in die Crossbar einprägt. Die Wortleitung der zu lesenden Junction wird mit Bezugspotential verbunden (GND). Unter Vernachlässigung der parasitären Komponenten und dem Einfluss der restlichen Crossbar ist das Potential der Bitleitung $V_{out}$ direkt proportional zur Größe des Widerstandes der zu lesenden Junction $R_j$.

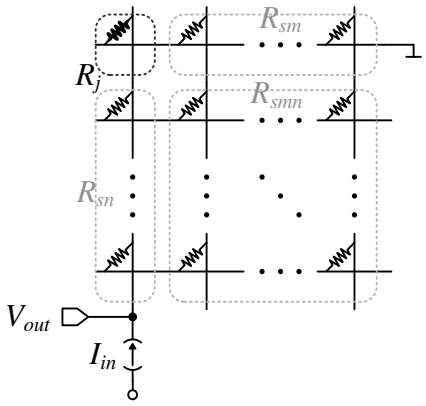



*Abbildung 6-2: Prinzipschaltbild für die stromgetriebene Spannungsauswertung mit floatenden Leitungen*

Es lässt sich zeigen, dass der Einfluss der restlichen Crossbar auf $V_{out}$ nicht vernachlässigt werden kann. Werden die übrigen Wort- und Bitleitungen floatend gelassen (Schema A0), so lässt sich die Spannung $V_{out}$ folgendermaßen berechnen:

$$
\begin{aligned}
V_{out} &= R_j \cdot I_j = R_j \cdot \frac{R_{ges}}{R_j} \cdot I_{in} = \frac{R_j \cdot \sum R_s}{R_j + \sum R_s} \cdot I_{in} \\
V_{out,RON-RON} &= R_{ON} \cdot \frac{n+m-1}{n \cdot m} \cdot I_{in} = R_{ON} \cdot \frac{2n-1}{n^2} \cdot I_{in} \Big|_{n=m} \\
V_{out,RON-ROFF} &= k \cdot R_{ON} \cdot \frac{n+m-1}{n \cdot m + (k-1)(n+m-1)} \cdot I_{in} = k \cdot R_{ON} \cdot \frac{2n-1}{n^2 + (k-1)(2n-1)} \cdot I_{in} \Big|_{n=1} \\
V_{out,ROFF-RON} &= k \cdot R_{ON} \cdot \frac{n+m-1}{k \cdot n \cdot m + (1-k)(n+m-1)} \cdot I_{in} \\
&= k \cdot R_{ON} \cdot \frac{2n-1}{k \cdot n^2 + (k-1)(2n-1)} \cdot I_{in} \Big|_{n=m} \\
V_{out,ROFF-ROFF} &= k \cdot R_{ON} \cdot \frac{n+m-1}{n \cdot m} \cdot I_{in} = k \cdot R_{ON} \cdot \frac{2n-1}{n^2} \cdot I_{in} \Big|_{n=m} .
\end{aligned}
\tag{6.1}
$$

Hierbei bezeichnet der erste Index (RON bzw. ROFF) den Widerstand der zu lesenden Junction und der zweite Index die Größe der Widerstände aller übrigen Junctions.

Bildet man die Differenz zwischen der kleineren der beiden $R_{OFF}$-Spannungen ($R_j = R_{OFF}$) und der größeren der beiden $R_{ON}$-Spannungen ($R_j = R_{ON}$), so lässt sich zeigen, dass

$$\Delta V_{out,\min} = V_{out,ROFF-RON} - V_{out,RON-ROFF}$$
$$\lim_{k\to\infty}\left(\Delta V_{out,\min}\right) = -\frac{n^2-4n+2}{n^2-2n+1} = -\frac{\left(n-2-\sqrt{2}\right)\left(n-2+\sqrt{2}\right)}{(n-1)^2} < 0 \text{ für } n > 2+\sqrt{2}. \quad (6.2)$$

Somit ist es mit dieser Beschaltung nicht möglich, Crossbars größer als 3×3 zuverlässig auszulesen.

Im Folgenden wird untersucht, inwieweit sich der Einfluss der restlichen Crossbar durch eine geeignete Beschaltung der Wort- und Bitleitungen unterbinden lässt. Das Prinzip der externen Beschaltung der Crossbar beruht darauf, den Zu- und Abfluss von Strom in den Strompfad durch $R_j$ zu unterbinden. Abbildung 6-3 zeigt den prinzipiellen Strompfad durch $R_j$: Der Strom $I_{in}$ wird in die Bitleitung eingeprägt, fließt durch den On-Widerstand des Auswahltransistors, durch die Segmentwiderstände der Bitleitung, durch die Junction $R_j$, die Segmentwiderstände der Wortleitung und noch einmal durch den On-Widerstand des Auswahltransistors. Entlang der Wort- und Bitleitung fließt, abhängig von der Größe der betrachteten Parameter, Strom über die Widerstände $R_{sn}$ und $R_{sm}$ in den Pfad oder aus ihm heraus. Insbesondere die Stromveränderung vor dem Widerstand $R_j$ hat einen großen Einfluss auf die Ausgangsspannung, da der Großteil des Spannungsabfalls über $R_j$ entsteht.

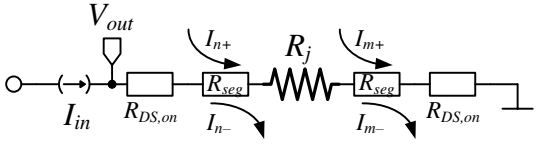



*Abbildung 6-3: Strompfad durch $R_j$*

Um diesen ungewollten Stromfluss zu unterbinden, muss der Spannungsabfall über die Junctions von $R_{sn}$ und $R_{sm}$ minimiert werden. Hierfür kann zum Beispiel die Spannung $V_{out}$ an die Wortleitungen gelegt werden (vgl. Kapitel 6.1.2).

Die Untersuchungen für die optimale Beschaltung der Crossbar werden zum einen mit einem vereinfachten Model mathematisch durchgeführt und zum anderen wurde eine Crossbar mit der Größe 32×32 mit einem SPICE-Simulator[10] simuliert. Abbildung 6-4 zeigt die Schaltbilder für die jeweilige Methode. Das Schaltbild für die Simulation zeigt exemplarisch die Beschaltung mit identischem Potential für Wort- und Bitleitungen. Als Bewertungskriterien werden der Signalhub $\Delta V_{out}$, der zwischen dem Lesen einer logischen ‚1'

[10] SPICE steht für „**S**imulation **P**rogram with **I**ntegrated **C**ircuit **E**mphasis". Für die Simulation wurde das Programm „Eldo" der Firma Mentor Graphics verwendet.

und einer ‚0' entsteht, die maximal auftretende Spannung über den Junctions in der Crossbar und die statische Verlustleistung beim Lesen herangezogen.

Es werden nur stationäre Zustände betrachtet. Die Auslesegeschwindigkeit der in dieser Arbeit untersuchten Schemata ist nicht Gegenstand der Untersuchungen.

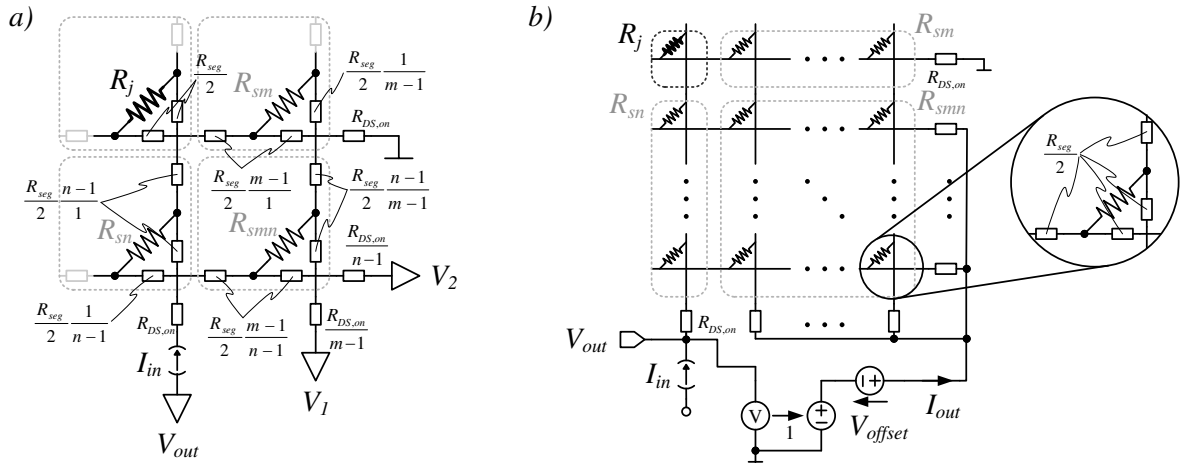



*Abbildung 6-4: a) Schaltbild für die mathematische Modellierung*
*b) Schaltbild für die Simulation*

Bei beiden Methoden wurden alle 16 Muster berücksichtigt, wie sie in Kapitel 4.2.1 für die Leseoperation beschrieben werden. Da bei dieser Auswerteschaltung eine globale Entscheidungsschwelle für einen „high"- bzw. „low"-Pegel benötigt wird, kann das Maximum der Spannungen aller acht Muster beim Lesen einer $R_{ON}$-Junction vom Minimum der Spannungen aller acht Muster beim Lesen einer $R_{OFF}$-Junction abgezogen werden und ergibt so die minimale Spannungsdifferenz zwischen dem Lesen einer logischen ‚1' und ‚0':

$$\Delta V_{out} = \min\left(V_{out,hi}\big|_{\text{alle 8 Muster}}\right) - \max\left(V_{out,low}\big|_{\text{alle 8 Muser}}\right) \tag{6.3}$$

Können die zusätzlichen Ströme in den und aus dem Strompfad unterdrückt werden ($I_{\pm} \rightarrow 0$), so ist $\Delta V_{out}$

$$\lim_{I_{\pm}\to 0}\left(\Delta V_{out}\right) = I_{in}\cdot\frac{R_{OFF}}{R_{ON}}\cdot R_{ON} - I_{in}\cdot R_{ON} = I_{in}\cdot R_{ON}\cdot\left(\frac{R_{OFF}}{R_{ON}} - 1\right). \tag{6.4}$$

Bei der Bewertung der tatsächlich auftretenden Spannung $\Delta V_{out}$ wird der „high"-Pegel als logische ‚1' gewertet und Bezugspotential als logische ‚0'. Der eingeprägte Strom wurde zur Normierung der Ergebnisse jeweils so gewählt, dass der logische „high"-Pegel bei idealen Voraussetzungen 1 V entspricht. Somit ist

$$\Delta V_{out,norm} = \frac{\Delta_{Vout}}{I_{in}\cdot R_{OFF}} = \frac{I_{in}\cdot R_{ON}\cdot\left(\frac{R_{OFF}}{R_{ON}} - 1\right)}{I_{in}\cdot\frac{R_{OFF}}{R_{ON}}\cdot R_{ON}} = 1 - \frac{1}{\frac{R_{OFF}}{R_{ON}}}. \tag{6.5}$$

Das theoretische Maximum der so normierten Spannungsdifferenz $\Delta V_{out}$ wird bei einem unendlich großen $R_{OFF}/R_{ON}$-Verhältnis erreicht:

$$\lim_{\frac{R_{OFF}}{R_{ON}}\to\infty}\left(\Delta V_{out,norm}\right)=1-\frac{1}{\infty}=100\%\,. \tag{6.6}$$

Durch die Normierung der Ausgangsspannung $V_{out}$ beim Lesen eines „high"-Pegels auf 1 V kann der Eingangsstrom sehr klein werden. Es treten durch die Beschaltung der Crossbar mit Strom- und Spannungsquellen jedoch Spannungsabfälle über den Junctions auf, die größer als die Spannung $V_{out,hi}$ werden können, aber unter der Schreibspannung bleiben müssen. Somit ist der Strom $I_{in}$ unter Umständen zusätzlich begrenzt. Als Bewertungskriterium wird die maximale Spannung über jeder Junction betrachtet:

$$\Delta V_{junction,\max}=\max\left(\max\left(\Delta V_j\big|_{\text{alle Junctions}}\right)\Big|_{\text{alle 16 Muster}}\right). \tag{6.7}$$

Die in der Crossbar auftretende Verlustleistung wird durch die Summe der Leistungen der Quellen errechnet:

$$P_v=V_{out}\cdot I_{in}+\left(V_{out}+V_{offset}\right)\cdot I_{out}\,. \tag{6.8}$$

Somit wird nicht nur die Verlustleistung in der Crossbar betrachtet, sondern auch die Verlustleistung in den Auswahltransistoren. Betrachtet wird der arithmetische Mittelwert über alle Muster.

### 6.1.1. Beschaltung für ein optimales $\Delta V_{out}$ mit festen Spannungen

Da ein Auslesen mit floatenden Leitungen bei großen Crossbars nicht möglich ist, werden die nicht selektierten Bit- und Wortleitungen als nächstes auf zwei feste Potentiale $V_1$ und $V_2$ gelegt. Die optimalen Werte für diese beiden Spannungen werden mithilfe des vereinfachten Modells als geschlossene mathematische Lösung ermittelt (vgl. Abbildung 6-4a).

Abbildung 6-5 zeigt die Ergebnisse für eine 32×32 Crossbar mit einem $R_{OFF}/R_{ON}$ von 1000. Dargestellt sind der maximal erreichbare Spannungshub und die optimalen Werte für die Spannungen $V_1$ und $V_2$ an den Wort- und Bitleitungen, jeweils in Abhängigkeit vom Segmentwiderstand und dem On-Widerstand der Auswahltransistoren $R_{DS,on}$. Es fällt auf, dass durch Anpassung der Spannungen $V_1$ und $V_2$ um nur wenige Prozent, die Crossbar für sämtliche Werte von $R_{seg}$ und $R_{DS,on}$ theoretisch ausgelesen werden kann. Der insgesamt erreichbare Spannungshub $\Delta V_{out}$ liegt jedoch selbst für optimale Werte von $R_{seg}$ und $R_{DS,on}$ nur knapp über 3 % von $R_{OFF}\cdot I_{in}$ und ist damit praktisch unbrauchbar.

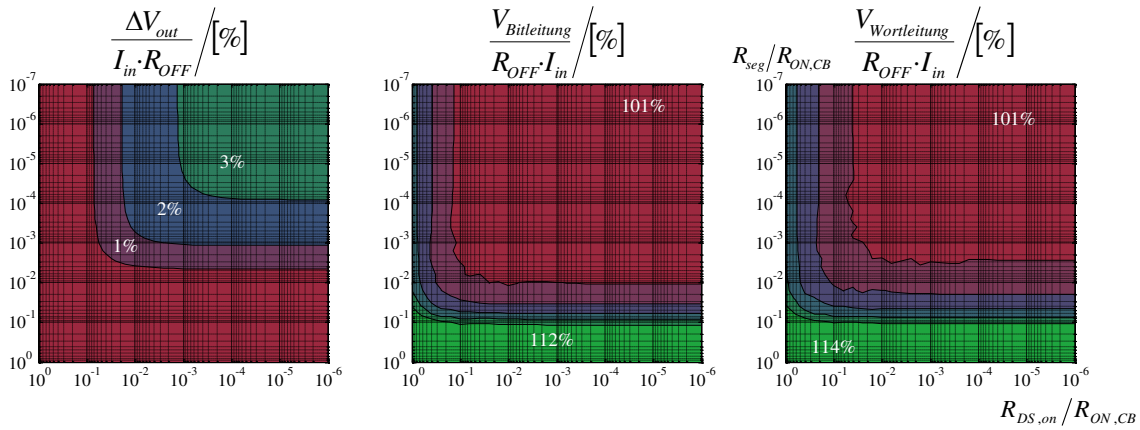



*Abbildung 6-5: Spannungshub und Größe der Spannungen an den Wort- und Bitleitungen für Festwertspannungen*

Der theoretische Maximalwert von $\Delta V_{out}$ lässt sich bestimmen zu:

$$\Delta V_{out,\max} = \lim_{\substack{R_{seg}\to 0 \\ R_{DS,on}\to 0 \\ V_1,V_2=opt}} \left(\min\left(V_{out,hi} - V_{out,lo}\right)_{\text{alle 8 Muster}}\right) = \frac{k-1}{k \cdot n} \qquad (6.9)$$

$$\text{mit } k := \frac{R_{OFF}}{R_{ON}}$$

und ist somit für unendlich große $R_{OFF}/R_{ON}$ maximal der reziproke Wert der Crossbar-Größe.

Da die Beschaltung mit Festwertspannungen keine ausreichend großen Signalhübe ermöglicht, wird im Folgenden untersucht, inwieweit eine Beschaltung mit der variablen Ausgangsspannung $V_{out}$ eine Verbesserung des Signalhubes zur Folge hat.

### 6.1.2. Beschaltete Wortleitungen ($V_{out}$)

Um den Spannungsabfall über dem Widerstand $R_{sn}$ zu verringern, werden die Wortleitungen, wie in Abbildung 6-6 gezeigt, auf die Ausgangsspannung $V'_{out}$ gelegt, die durch einen Spannungsfolger aus $V_{out}$ gewonnen wird (Schema A1). Die Bitleitungen werden nicht angeschlossen. Durch diese Beschaltung entsteht jedoch ein zusätzlicher Stromfluss über die Reihenschaltung von $R_{smn}$ und $R_{sm}$ in der selektierten Wortleitung.

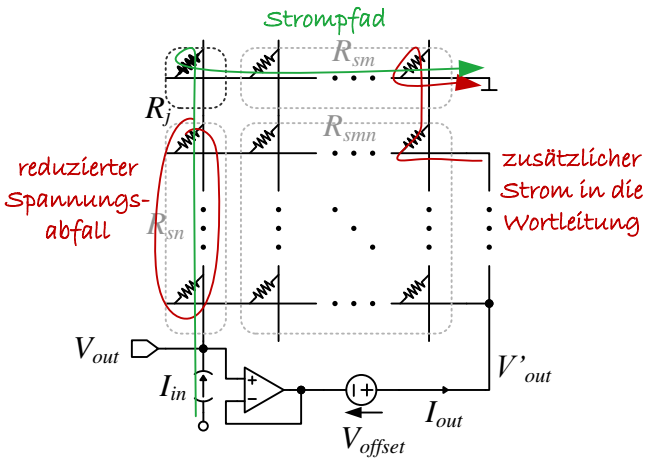



*Abbildung 6-6: Prinzipschaltbild für die Auswertung mit beschalteten Wortleitungen ($V_{out}$)*

Abbildung 6-8 zeigt das Ergebnis der Simulation einer 32×32 Crossbar für zwei unterschiedliche Werte von $R_{OFF}/R_{ON}$. Die oberen Kurven zeigen das Ergebnis für $R_{OFF}/R_{ON} = 1000$, die unteren für $R_{OFF}/R_{ON} = 10$. Von links nach rechts sind jeweils dargestellt die Spannungsdifferenz $\Delta V_{out}$, die maximale Spannung über den Junctions der Crossbar und die Verlustleistung $P_v$. Auf der x-Achse wird der Wert des On-Widerstandes der Auswahltransistoren $R_{DS,on}$ variiert, die y-Achse zeigt verschiedene Werte des Segmentwiderstandes $R_{seg}$.

Die Zahlen in den Flächen lesen sich wie folgt: Bei $\Delta V_{out}$ wird mindestens der Wert erreicht, der als Zahl auf der jeweiligen Fläche steht. Die Spannung $\Delta V_{junction}$ wird maximal so groß wie die Zahl in der Fläche. Die Verlustleistung ist mindestens so groß wie die Zahl in der Fläche.

Es fällt auf, dass bei dieser Beschaltung keine obere Grenze für $R_{DS,on}$ exisitert, ab der die Crossbar nicht mehr ausgelesen werden kann, solange $R_{seg}$ klein genug ist. Der Maximalwert von $\Delta V_{out}$ bei sehr kleinen Werten für $R_{seg}$ und $R_{DS,on}$ entspricht den Werten, die in (6.5) und (6.6) theoretisch hergeleitet werden. Große $R_{OFF}/R_{ON}$-Verhältnisse kommen somit auf vermeintlich bessere Ergebnisse. Bei Materialen mit großem $R_{OFF}/R_{ON}$ degradiert der Signalhub jedoch deutlich schneller, wenn die parasitären Elemente nicht mehr vernachlässigt werden können. Dies ist dadurch bedingt, dass der eingeprägte Strom $I_{in}$ mit größerem $R_{OFF}/R_{ON}$ definitionsgemäß durch die Normierung der Ausgangsspannung kleiner wird. Der Spannungsabfall entlang der Wortleitungen ändert sich jedoch nicht proportional zum Strom $I_{in}$, da hier eine Spannungsquelle die Crossbar speist und der in die Wortleitungen eingeprägte Strom ungefähr um den Faktor $R_{OFF}/R_{ON}$ höher ist als $I_{in}$. In Abbildung 6-7 wird dieses Phänomen näher erläutert. Die dargestellten Kurven gelten für das Muster acht, bei dem $R_j = R_{OFF}$ ist und der Rest der Crossbar $R_{ON}$. Auf der x-Achse ist das Verhältnis der parasitären Elemente im Verhältnis zu $R_{ON}$ aufgetragen, wobei $R_{DS,on} = R_{seg}$ gilt. Links in Abbildung 6-7 ist das Verhältnis des durch $R_{sn}$ aus dem Strompfad abfließenden Stromes $I_{Rsn,ges}$ zum Eingangsstrom $I_{in}$ gezeigt. Der größte Teil der Spannung $V_{out}$ wird im Idealfall

durch den Term $I_{in} \cdot R_j$ beigetragen (vgl. Abbildung 6-3). Ist $I_{Rsn,ges}$ so groß wie $I_{in}$, dann fließt praktisch kein Strom mehr durch die auszuwertende Zelle $R_j$ und der sich ergebende Spannungspegel ist nur noch eine Funktion der parasitären Elemente.

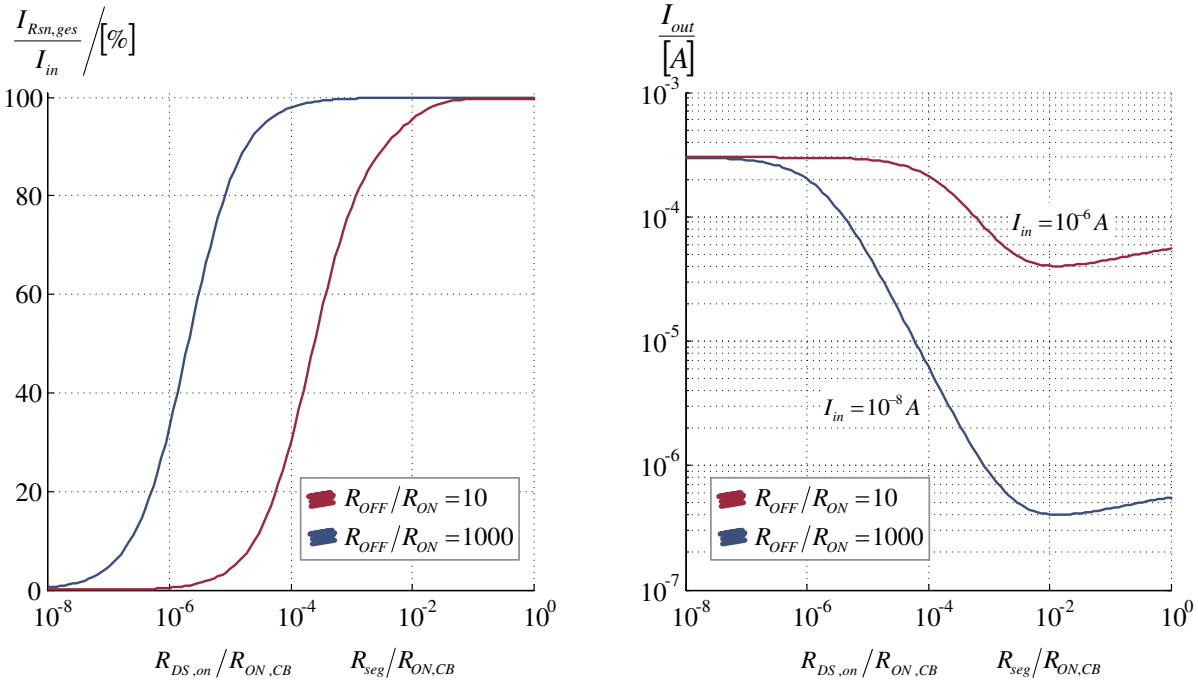



*Abbildung 6-7: Erklärung für höhere Empfindlichkeit bei großem $R_{OFF}/R_{ON}$: links: Verhältnis des durch $R_{sn}$ abfließenden Stromes zum Eingangsstrom $I_{in}$ rechts: Absolutwert der aus dem Spannungsfolger fließenden Ströme*

Rechts in Abbildung 6-7 ist der Absolutwert der Ströme $I_{out}$, die aus dem Spannungsfolger in die Crossbar fließen, dargestellt. Für vernachlässigbar kleine Parasiten ist der Strom unabhängig vom $R_{OFF}/R_{ON}$-Verhältnis. Erst wenn die Ausgangsspannungspegel nahezu vollständig degradiert sind, ist der Strom $I_{out}$ wieder proportional zu $I_{in}$. Damit ist jedoch auch der Strom, der in der selektierten Bitleitung durch die Spannungsdifferenz an der Wort- und Bitleitung aus dem Strompfad „abfließt“, nicht proportional zu $I_{in}$. Somit fließt bei größerem $R_{OFF}/R_{ON}$ überproportional weniger Strom durch $R_j$. Infolgedessen sinkt die Ausgangsspannung für den „high“-Pegel bei Muster acht und führt zu einem reduzierten $\Delta V_{out}$.

Im mittleren Diagramm von Abbildung 6-8 ist die in der Crossbar maximal auftretende Spannung über den Junctions dargestellt. Sie liegt für beide $R_{OFF}/R_{ON}$-Verhältnisse nur unwesentlich über der willkürlich als „high“-Pegel festgelegten Spannung von 1V und ist damit unproblematisch, da keine unerwünschten Schreiboperationen erfolgen, solange der „high“-Pegel deutlich unterhalb der Schreibspannung liegt.

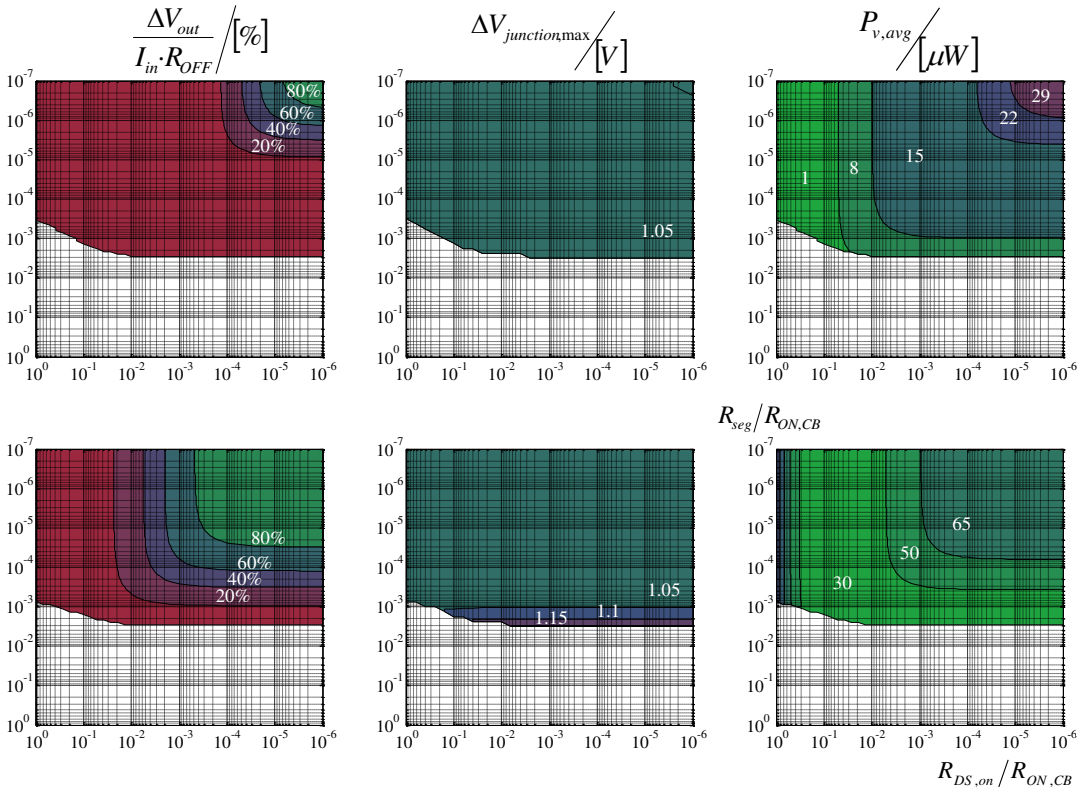



*Abbildung 6-8: Leseschema A1: $\Delta V_{out}$, $\Delta V_{junction}$ und $P_v$ für $R_{OFF}/R_{ON}$ = 1000 (obere Reihe) und 10 (untere Reihe)*

Für die absoluten Werte der Verlustleistung wird ein $R_{ON}$-Widerstand von 100 kΩ angenommen. Die mittlere Verlustleistung liegt für $R_{OFF}/R_{ON}$ = 1000 bei unter 36 µV und für $R_{OFF}/R_{ON}$ = 10 bei unter 115 µV. Die höhere Verlustleistung bei kleinerem $R_{OFF}/R_{ON}$ hängt mit dem höheren „high“-Pegel zusammen.

Idealerweise haben die beiden Eingänge eines Operationsverstärkers (Operational Amplifier: „Op Amp“) die Differenzspannung 0 V, wenn der Ausgang null ist. In der Realität ist diese Differenzspannung ungleich null und wird als Offset bezeichnet. Dieser Offset kann durch aufwändige Schaltungstechnik minimiert werden. Tabelle 6-1 gibt einen Überblick über die Größenordnung von verschiedenen Operationsverstärkern.

*Tabelle 6-1: Typische Offsetspannungen für Operationsverstärker [117]*

| **Operationsverstärkertyp** | **Offsetspannung** |
|---|---|
| Chopper stabilisiert („auto-zero“) | < 1 µV |
| Bipolare Amps | 10 – 25 µV |
| Präzisions-Op Amps | 50 – 500 µV |
| JFET Eingang | 0.1 – 1 mV |
| Getrimmte CMOS Op Amps | 0.1 – 1 mV |
| High-Speed Op Amps | 0.1 – 2 mV |
| Ungetrimmte CMOS Op Amps | 5 – 50 mV |

In dieser Untersuchung wird der Offset mit einer zusätzlichen Spannungsquelle am Ausgang des Spannungsfolgers simuliert (vgl. Abbildung 6-6). Das Ergebnis für eine 32×32 Crossbar und einem $R_{OFF}/R_{ON}$ von 10 und 1000 ist in

Abbildung 6-9 dargestellt. Eine Offsetspannung, die zu einem verringerten $V'_{out}$ führt, ist ab 10 µV ($R_{OFF}/R_{ON} = 1000$) bzw. 1 mV ($R_{OFF}/R_{ON} = 10$) problematisch. Offsetspannungen, die ein erhöhtes $V'_{out}$ zur Folge haben, haben einen positiven Effekt auf $\Delta V_{out}$. Hier wird der Spannungsabfall entlang der Wortleitungen kompensiert. In der Praxis kann also ein Operationsverstärker mit einem hohen Offset verwendet werden, solange der positive „Vorhalt“ groß genug ist.

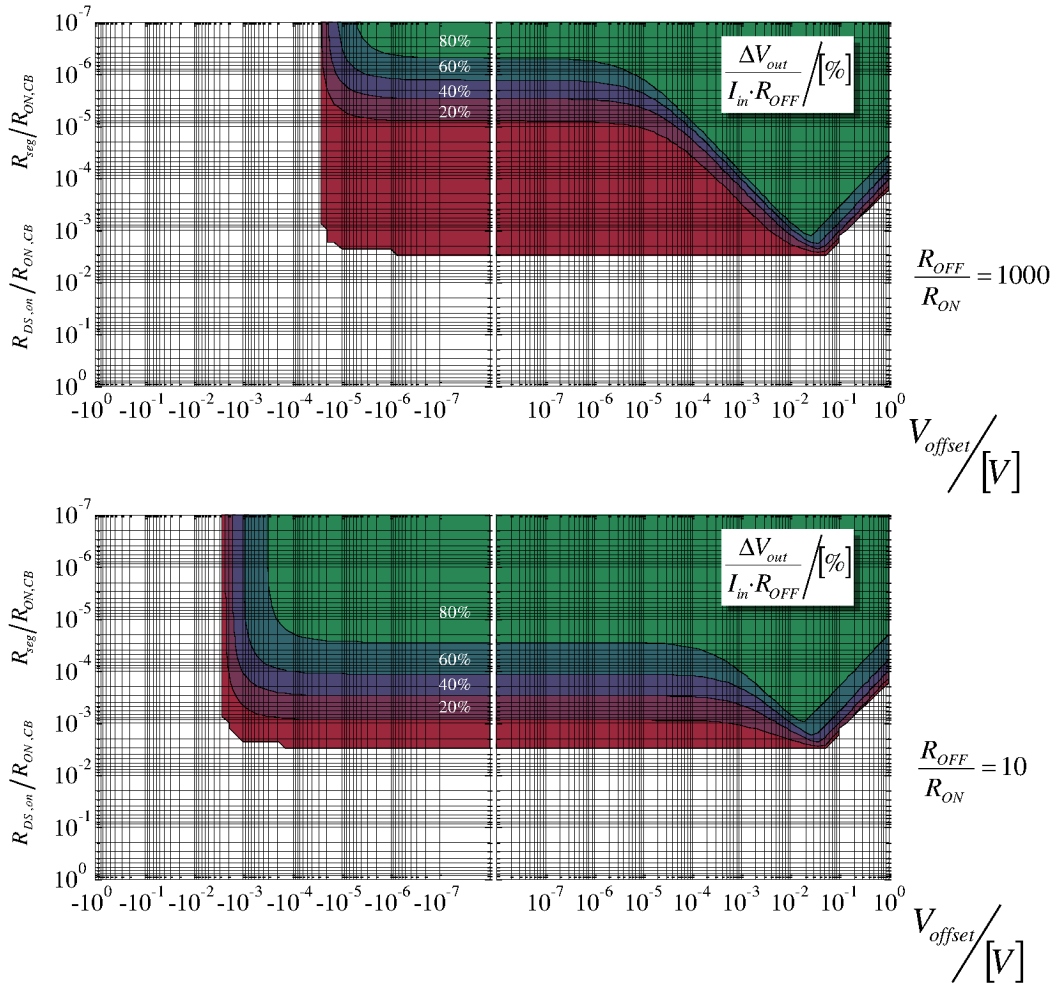



*Abbildung 6-9: Leseschema A1: $\Delta V_{out}$ über $V_{offset}$ für $R_{OFF}/R_{ON}$ = 1000 (obere Reihe) und 10 (untere Reihe)*

Wird statt der linearen IV-Kennlinie eine nichtlineare Kennlinie angenommen, so kann der Wert von $\Delta V_{out}$ unter bestimmten Vorrausetzungen verbessert werden. Für die folgende Untersuchung wird eine 32×32 Crossbar simuliert, bei der die IV-Charakteristik der Zellen mit der Kennlinienform 2 (vgl. Kapitel 2.4) modelliert wird. Als Parameter werden der Segmentwiderstand $R_{seg}$, der On-Widerstand der Auswahltransistoren $R_{DS,on}$ und der Bewertungsfaktor der Nichtlinearität $\eta$ variiert. $R_{seg}$ und $R_{DS,on}$ werden in den Grenzen von $10^{-7}$ bis $10^{-2}$ variiert, wobei $R_{seg} = R_{DS,on}$ gewählt wird. Der Bewertungsfaktor $\eta$ variiert von 0 % bis 100 % (vgl. Abbildung 2-13).

Der Eingangsstrom $I_{in}$ wird wie bei der Simulation mit linearen Kennlinien so dimensioniert, dass gilt: $I_{in} \cdot R_{OFF}$ = 1 V. Bei der Simulation treten über den Junctions Spannungen auf, die um Faktoren höher sind als die fiktive Lesespannung 1 V. Um ein vergleichbares Ergebnis zu der Untersuchung mit linearen Kennlinien zu erhalten, wird die Spannung $\Delta V_{out}$ normiert, indem sie durch die – bei der jeweiligen Parameterkombination – in der gesamten Crossbar maximal auftretende Spannung $\Delta V_{junction,max}$ geteilt wird.

Abbildung 6-10 zeigt die Ergebnisse dieser Simulation für $R_{OFF}/R_{ON} = 1000$ und $R_{OFF}/R_{ON} = 10$. Die weißen Bereiche in den Diagrammen für $R_{OFF}/R_{ON} = 1000$ nahe $\eta = 100\ \%$ sind Parameterkombinationen, bei denen die Simulation aufgrund von Konvergenzproblemen kein Ergebnis geliefert hat.

Links in Abbildung 6-10 ist die Spannung $\Delta V_{out}$ dargestellt. Für $\eta = 0\ \%$ ist diese Kurve identisch mit dem Kurvenverlauf aus Abbildung 6-8 bei $R_{seg} = R_{DS,on}$. Für stärkere Nichtlinearitäten (größer werdendes $\eta$) wird $\Delta V_{out}$ größer. Erst bei sehr großem $\eta$ kehrt sich dieser Effekt wieder um. Diese Umkehrung tritt bei kleinem $R_{OFF}/R_{ON}$ bereits bei einem $\eta \approx 85\ \%$ ein, bei großem $R_{OFF}/R_{ON}$ erst bei $\eta > 95\ \%$.

Das mittlere Diagramm in Abbildung 6-10 stellt die maximal auftretende Spannung $\Delta V_{junction,max}$ dar. Die Prozentzahlen kennzeichnen die Minimalwerte in den jeweiligen Bereichen. In beiden Fällen wird die maximal auftretende Spannung in der Crossbar mit größer werdendem $\eta$ auch größer.

Normiert man $\Delta V_{out}$ mit $\Delta V_{junction,max}$, ergeben sich für große und kleine $R_{OFF}/R_{ON}$ zwei völlig unterschiedliche Ergebnisse.

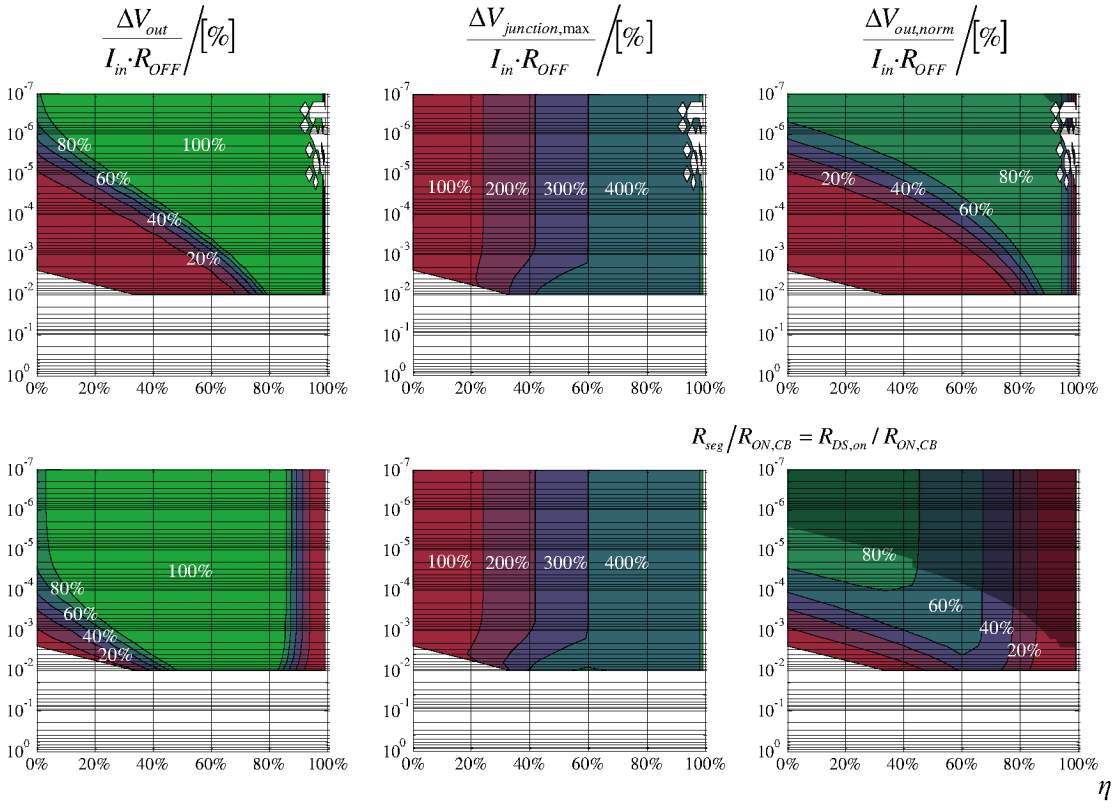



*Abbildung 6-10: Leseschema A1: $\Delta V_{out}$, $\Delta V_{junction}$ und $\Delta V_{out,normiert}$ für $R_{OFF}/R_{ON} = 1000$ (obere Reihe) und 10 (untere Reihe) bei nichtlinearen Kennlinien*

Die Diagramme rechts in Abbildung 6-10 zeigen eine deutliche Verbesserung für $\Delta V_{out}$ bei großem $R_{OFF}/R_{ON}$ bis zu einem $\eta \approx 90\ \%$. Für kleine $R_{OFF}/R_{ON}$ ergibt sich eine signifikante Verbesserung von $\Delta V_{out}$ nur bei $R_{seg} = R_{DS,on} > 10^{-5}$. Wird $\eta$ zu groß, ergeben sich für $\Delta V_{out}$

schlechtere Werte als bei $\eta = 0\ \%$. Die abgedunkelten Bereiche im rechten Diagramm von Abbildung 6-10 kennzeichnen Parameterkombinationen, bei denen gegenüber $\eta = 0\ \%$ eine Verschlechterung im Signalhub eintritt.

Abbildung 6-11 zeigt die Kurvenverläufe der normierten Spannung $\Delta V_{out}$ über $R_{seg} = R_{DS,on}$ für verschiedene Werte von $\eta$. Links sind die Kurvenverläufe für $R_{OFF}/R_{ON} = 1000$ und rechts für $R_{OFF}/R_{ON} = 10$ dargestellt. Die Zahlen an den jeweiligen Kurven sind die zugehörigen Werte von $\eta$ (jeweils für die Zehnerpotenzen von $R_{seg} = R_{DS,on}$). Die rote Kurve beschreibt den Verlauf von $\Delta V_{out}$ für eine lineare IV-Charakteristik. Die grüne Kurve zeigt das maximal erreichbare $\Delta V_{out}$. Der blaue Bereich beschreibt die Werte von $\eta$, bei denen die Steigerung von $\Delta V_{out}$ durch die nichtlineare IV-Charakteristik mindestens 50 % der maximal erzielbaren Verbesserung beträgt. Die als Bereich angegebenen Werte von $\eta$ geben dabei einen Hinweis auf die Empfindlichkeit des Systems gegenüber unterschiedlichen Graden von Nichtlinearitäten: Je kleiner die Spanne, desto weniger darf die Nichtlinearität vom Optimum abweichen, um eine Verbesserung zu erzielen.

Unabhängig vom $R_{OFF}/R_{ON}$-Verhältnis ist mit größerem $R_{seg} = R_{DS,on}$ ein größeres $\eta$ notwendig, um eine Verbesserung von $\Delta V_{out}$ zu erzielen.

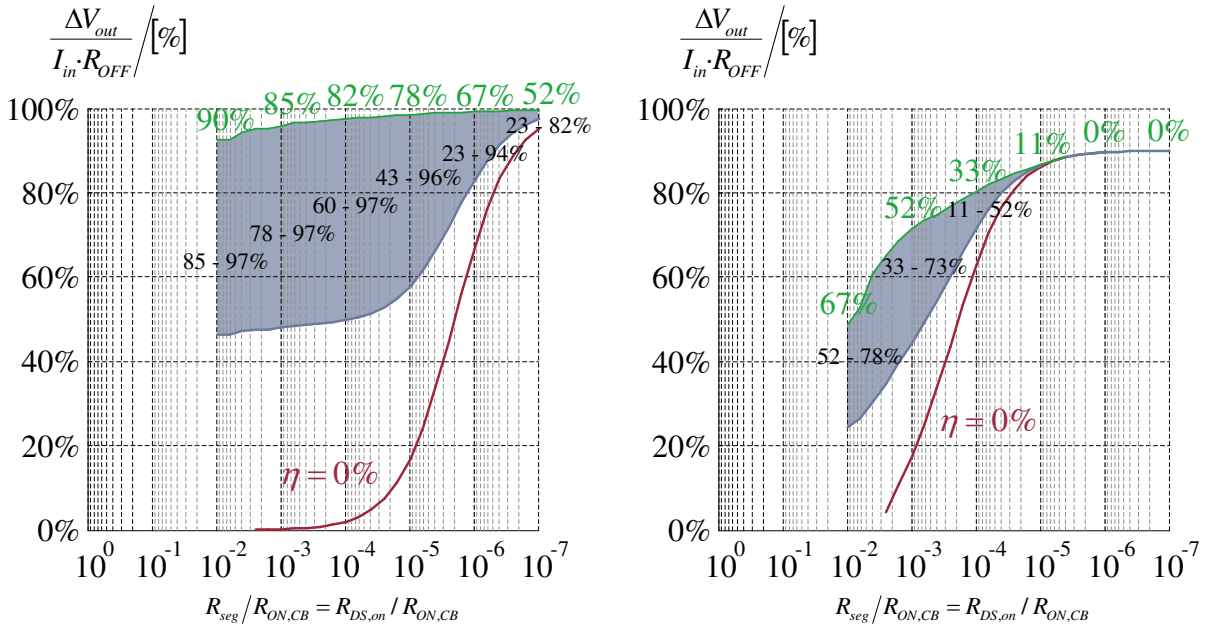



*Abbildung 6-11: Mögliche Verbesserung durch nichtlineare Kennlinien; $\Delta V_{out}$ über $R_{seg} = R_{DS,on}$ für verschiedene Werte von $\eta$: Links $R_{OFF}/R_{ON} = 1000$ und rechts $R_{OFF}/R_{ON} = 10$.*

Insbesondere die starke Verbesserung von $\Delta V_{out}$ bei großen $R_{OFF}/R_{ON}$-Verhältnissen ist auffällig. Eine Erklärung für dieses Phänomen liefern Abbildung 6-12 und Abbildung 6-13. In Abbildung 6-12 ist links die IV-Charakteristik für ein lineares und ein nichtlineares Material dargestellt. Der Strom $I_{read}$ ist der Strom, der durch die zu messende Junction fließt. Er wird aus der Quelle $I_{in}$ in die Crossbar eingeprägt. Im Idealfall ist $I_{read} = I_{in}$. Dabei is $I_{in}$ so

dimensioniert, dass als ‚1'-Pegel die Spannung $V_{read,1}$ über der Junction abfällt. Diese Spannung muss unterhalb der Schreibspannung liegen. Für die Simulation wird $V_{read,1} = 0.5 \cdot V_{write}$ gewählt. Die Spannung $\Delta V_{out}$ ergibt sich aus der Differenz von $V_{read,1}$ und $V_{read,0}$. Rechts in Abbildung 6-12 ist der Bereich $I < 2 \cdot I_{read}$ der IV-Charakteristik vergrößert dargestellt. Durch die nichtlinearen Kennlinien erhöhen sich die Werte von $V_{read,1}$ und $V_{read,0}$. Abhängig vom Strom $I_{read}$ und der Nichtlinearität $\eta$ wird $\Delta V_{out,\ non\text{-}linear}$ größer oder kleiner als $\Delta V_{out}$.

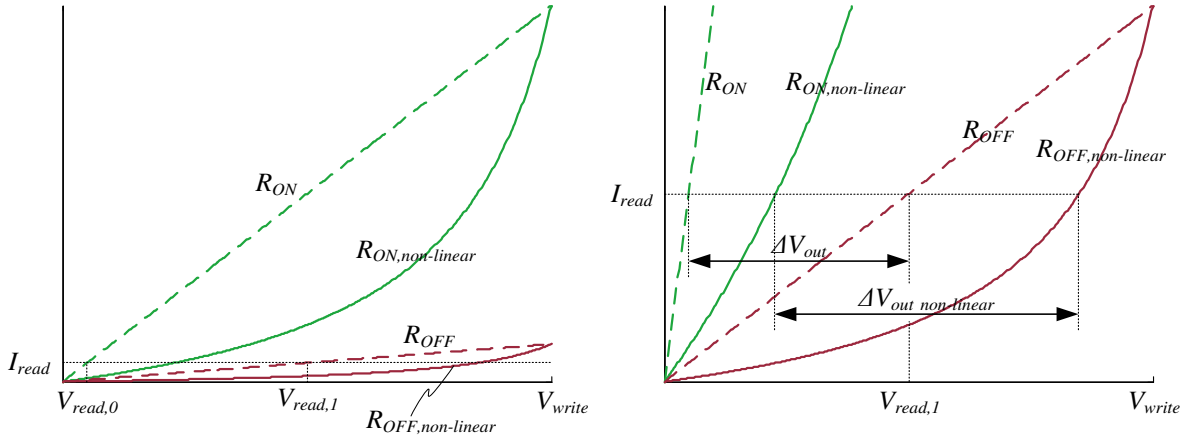



*Abbildung 6-12: IV-Kennline (links) und $\Delta V_{out}$ (rechts) für lineare und nichtlineare IV-Charakteristik*

Trägt man die Spannungen $\Delta V_{out}$ über dem gewählten Lesestrom auf, so ergeben sich Kurven wie in Abbildung 6-13 gezeigt. Dargestellt ist der Verlauf der absoluten Spannung $\Delta V_{out}$ für ein $R_{OFF}/R_{ON}$-Verhältnis von 1000 (links) und 10 (rechts). Die graue Kurve zeigt die Werte von $\Delta V_{out}$ für lineare IV-Charakteristiken. Die schwarzen Kurven sind die Werte von $\Delta V_{out}$ für unterschiedliche Nichtlinearitäten $\eta$. Für kleine $R_{OFF}/R_{ON}$-Verhältnisse ist die Steigerung von $\Delta V_{out}$ kleiner als bei großen $R_{OFF}/R_{ON}$-Verhältnissen, ebenso führt ein großes $\eta$ schneller zu einer Verringerung von $\Delta V_{out}$.

Ein kleinerer Lesestrom $I_{read}$ erhöht in der Regel den positiven Effekt einer Nichtlinearität. Mit steigendem $R_{seg} = R_{DS,on}$ nimmt der effektive Strom durch die zu lesende Zelle $I_{read,junction}$ ab, da ein immer größerer Teil von $I_{in}$ durch den Rest der Crossbar fließt. Somit verbessert sich $\Delta V_{out}$ besonders bei großen Werten für die Parasiten durch eine nichtlineare IV-Charakteristik. Bei großen $R_{OFF}/R_{ON}$-Verhältnissen liegt die Schwelle, bei der eine größere Nichtlinearität das Ergebnis verschlechtert, höher als bei kleinen $R_{OFF}/R_{ON}$-Verhältnissen.

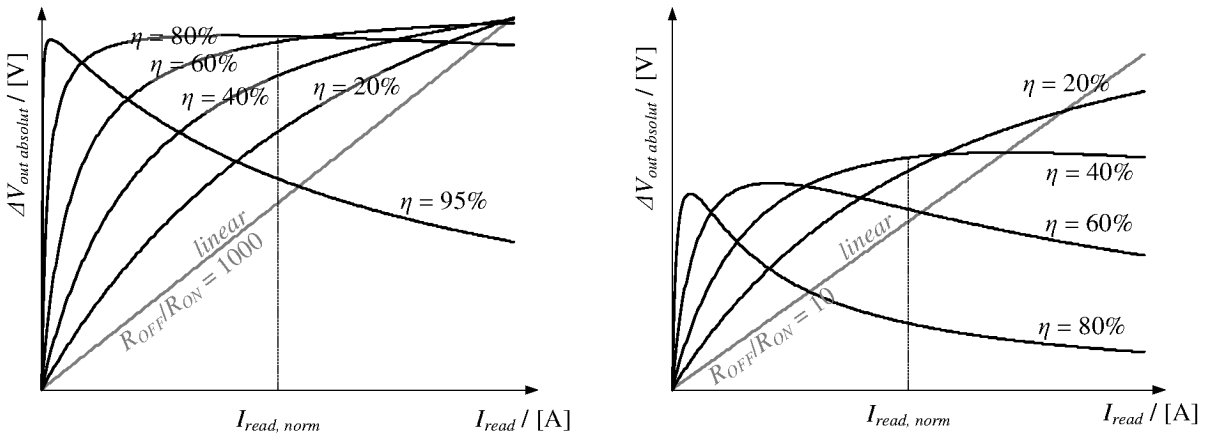



*Abbildung 6-13: Vergleich von $\Delta V_{out}$ linear gegen nichtlinear für $R_{OFF}/R_{ON}$ = 1000 (links) und $R_{OFF}/R_{ON}$=10 (rechts).*

Normiert man die Spannung $\Delta V_{out,\,non\text{-}linear}$ mit $\Delta V_{out}$, so lässt sich damit die Veränderung des Signalhubes durch die Nichtlinearität darstellen und es ergibt sich folgender Quotient:

$$\frac{\Delta V_{out,non\text{-}linear}}{\Delta V_{out}} = \frac{(\eta-1)^2\cdot(\eta+1)^2\cdot k\cdot v^2}{\left(vk\eta^2 - 2vk\eta + vk + 4\eta\right)\cdot\left(v\eta^2 - 2v\eta + v + 4\eta\right)} \qquad (6.10)$$

$$\text{mit } k := \frac{R_{OFF}}{R_{ON}} \quad \text{und} \quad v := \frac{V_{write}}{V_{read,1}}.$$

Setzt man in Gleichung (6.10) die Werte $R_{OFF}/R_{ON}$ = 1000 und 10 ein, so erhält man die in Abbildung 6-14 dargestellten Kurven. Auf der x-Achse ist der Grad der Nichtlinearität aufgetragen. Der Quotient $v = V_{write}/V_{read,1}$ ist ein Maß für die Größe der parasitären Elemente. Wird $R_{seg}$ größer, steigt auch $v$. Wie in Abbildung 6-14 zu sehen ist, gibt es für $v = 1$ bei einem kleinen $R_{OFF}/R_{ON}$-Verhältnis nur eine Verschlechterung des Signalhubes. Je größer die Parasiten sind, desto größer fällt bei geeignet gewählter Nichtlinearität der Gewinn des Signalhubes aus. Für ein großes $R_{OFF}/R_{ON}$-Verhältnis ist der Gewinn größer und die Empfindlichkeit gegenüber dem Grad der Nichtlinearität ist verringert.

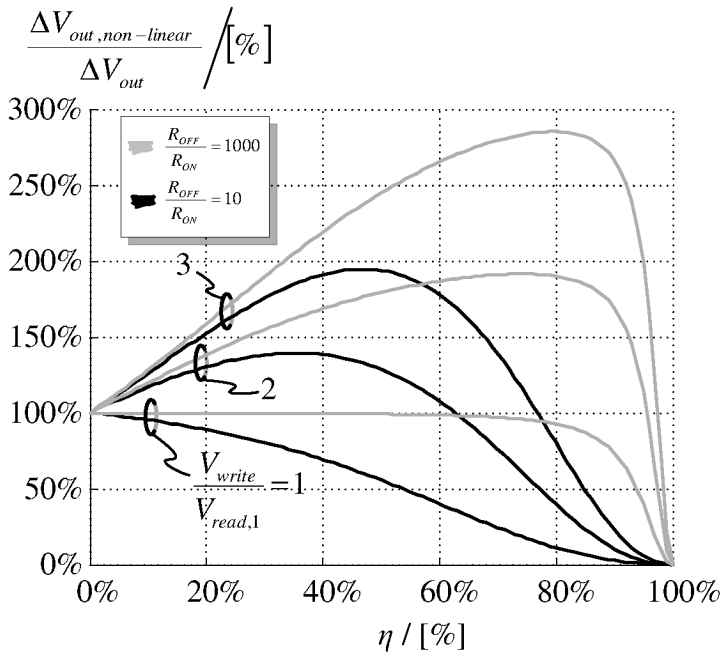



*Abbildung 6-14: Veränderung von $\Delta V_{out}$ in Abhängigkeit der Nichtlinearität*

Zusammenfassend lässt sich für die Verwendung von Leseschema A1 bei nichtlinearem Material feststellen: Bei größeren $R_{OFF}/R_{ON}$-Verhältnissen lassen sich fast mit jedem nichtlinearen Material bessere Ergebnisse erzielen. Für kleine $R_{OFF}/R_{ON}$-Verhältnisse darf die Nichtlinearität nicht zu stark ausgeprägt sein. Mit zunehmender Dominanz der parasitären Elemente $R_{seg}$ und $R_{DS,on}$ wird der positive Einfluss der Nichtlinearität stärker.

### 6.1.3. Beschaltete Wortleitungen ($V_{out}$) und Bitleitungen ($V_{out}$)

Bei diesem Leseschema wird die gesamte Crossbar bis auf die selektierte Wortleitung mit dem Potential $V'_{out}$ beschaltet (Schema A2), wie in Abbildung 6-15 gezeigt. Der Spannungsabfall über $R_{sn}$ wird so gegenüber der Beschaltung von Schema A1 weiter reduziert, da insbesondere am Anfang des Strompfades die Spannung $V'_{out}$ ohne einen Spannungsabfall über den $R_{seg}$ der Wortleitungen an dem Widerstand $R_{sn}$ anliegt.

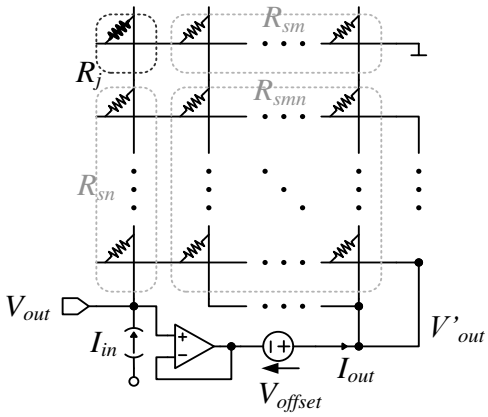



*Abbildung 6-15: Prinzipschaltbild für die Auswertung mit beschalteten Wortleitungen ($V_{out}$) und Bitleitungen ($V_{out}$)*

Die Ergebnisse dieser Beschaltung sind in Abbildung 6-16 dargestellt. Im Vergleich zu Abbildung 6-8 lässt sich Folgendes beobachten:

Es gibt ein maximales $R_{DS,on}/R_{ON}$, bei dem die Crossbar nicht mehr ausgelesen werden kann. Die Spanungsdifferenz für gleiche Werte von $R_{DS,on}$ und $R_{seg}$ ist höher, sowohl für kleine als auch für große Werte von $R_{OFF}/R_{ON}$. Der Segmentwiderstand kann bei gleichem Spannungshub ca. eine Größenordnung größer sein.

Die maximale Spannung über einer Junction liegt bei ca. 1.5 V und ist damit ungefähr 50 % größer als beim Leseschema A1.

Die mittlere Verlustleistung ist größer. Dies ist die direkte Folge aus dem erhöhten „high“-Pegel.

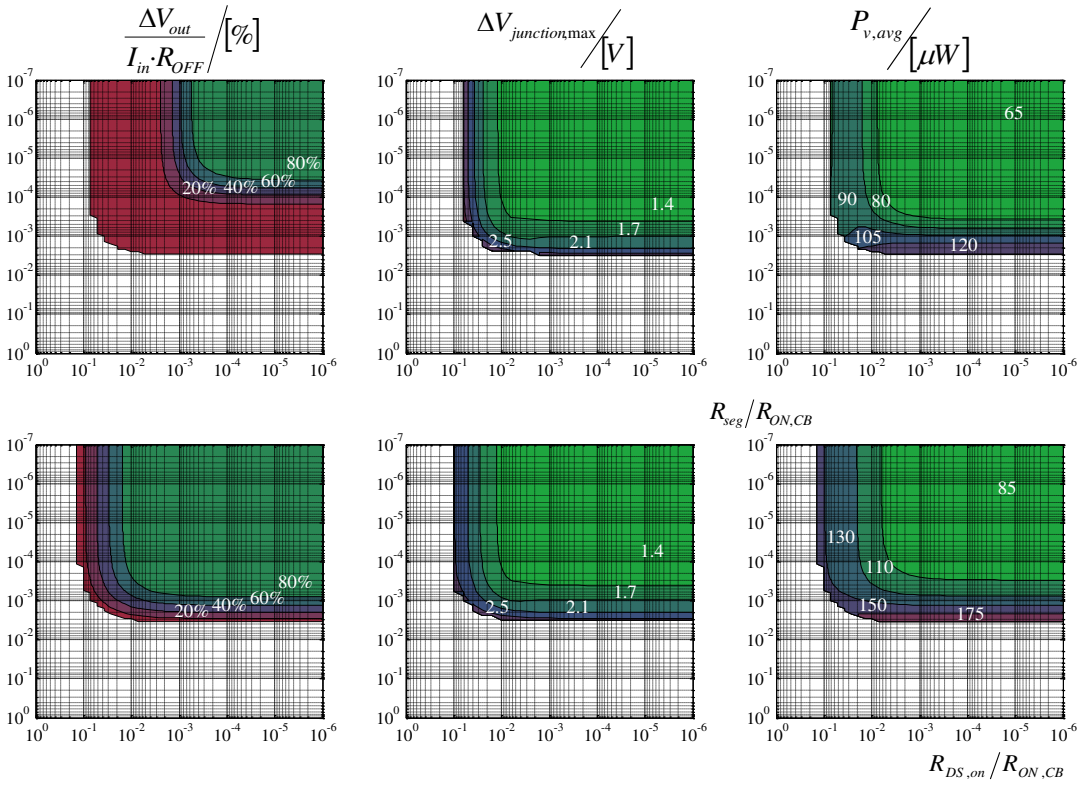



*Abbildung 6-16: Leseschema A2: $\Delta V_{out}$, $\Delta V_{junction}$ und $P_v$ für $R_{OFF}/R_{ON}$ = 1000 (obere Reihe) und 10 (untere Reihe)*

Die Untersuchungen für die Abhängigkeit von der Offsetspannung, dargestellt in Abbildung 6-17, zeigen die gleichen Grenzwerte für eine negative Offsetspannung wie in der Beschaltung von Schema A1. Die Werte für die optimale Spannung $V_{offset}$ haben sich erwartungsgemäß verringert ($6 \cdot 10^{-3}$ gegenüber $3 \cdot 10^{-2}$ bei $R_{OFF}/R_{ON} = 1000$ und $2 \cdot 10^{-3}$ gegenüber $2 \cdot 10^{-2}$ bei $R_{OFF}/R_{ON} = 10$), da ein Teil des Spannungsabfalls entlang der Wortleitungen bereits durch die Schaltungstechnik abgefangen wird.

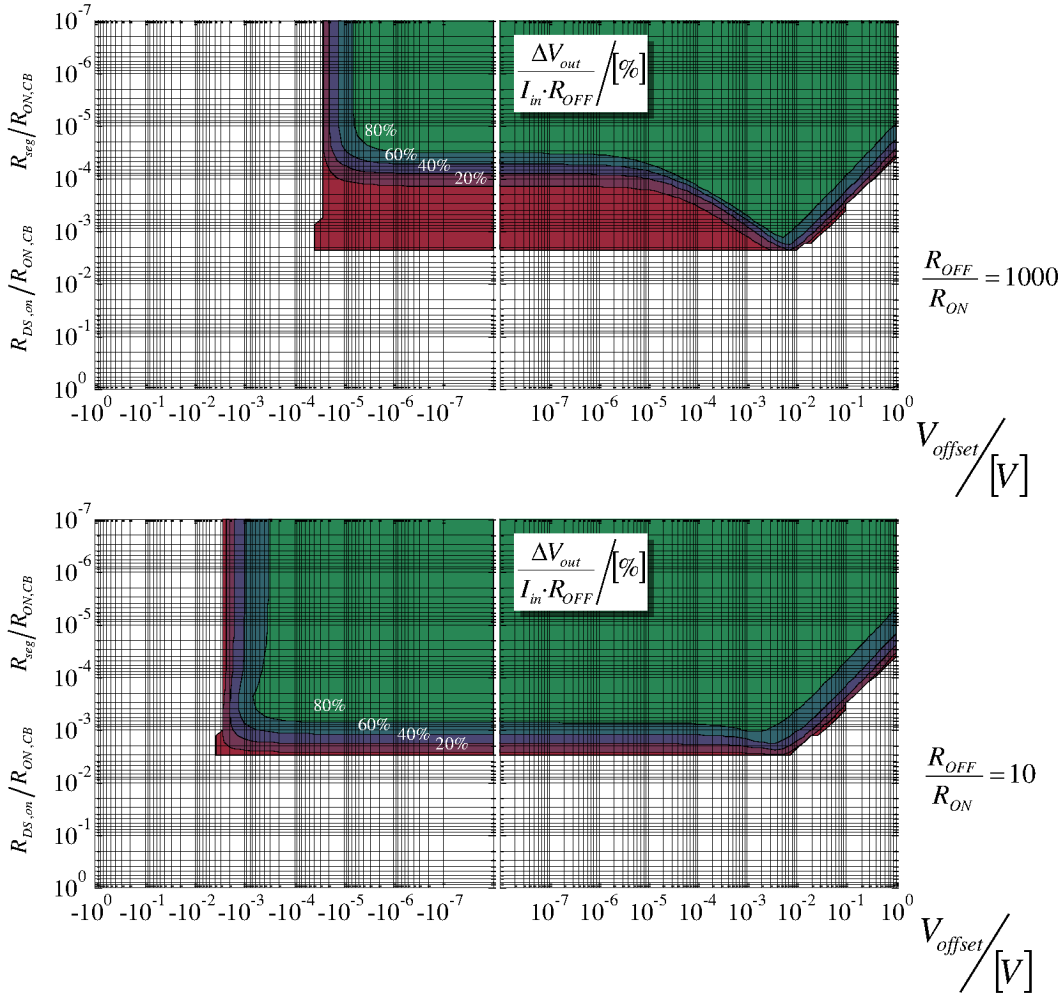



*Abbildung 6-17: Leseschema A2: $\Delta V_{out}$ über $V_{offset}$ für $R_{OFF}/R_{ON}$ = 1000 (obere Reihe) und 10 (untere Reihe)*

Werden die IV-Charakteristiken der schaltenden Elemente durch nichtlineare Kennlinien modelliert, so ergibt sich für die Beschaltung A2 ein $\Delta V_{out}$ wie in Abbildung 6-18 gezeigt: Links ist die Spannung $\Delta V_{out}$ dargestellt, in der Mitte die maximal auftretende Spannung über den Junctions in der Crossbar und rechts die normierte Spannung $\Delta V_{out,norm}$, die sich aus dem Quotienten der beiden anderen Kurven ergibt. Wie bei der Beschaltung A1 lässt sich die Spannung $\Delta V_{out}$ gegenüber einem Material mit linearer Kennlinie für große Werte von $R_{seg} = R_{DS,on}$ verbessern. Ab einem bestimmten Grad der Nichtlinearität kehrt sich dieser Effekt ins Gegenteil. Wie bei der Beschaltung A1 tritt die Verringerung von $\Delta V_{out}$ bei kleinen $R_{OFF}/R_{ON}$-Verhältnissen früher (kleinere $\eta$) auf als bei großen. Bei der Simulation mit $R_{OFF}/R_{ON} = 10$ lieferten einige Parameterkombinationen bei $R_{seg} = R_{DS,on} > 10^{-3}$ aufgrund von Konvergenzproblemen keine Ergebnisse.

Die Beschaltung der Wort- und Bitleitungen mit der Ausgangsspannung gibt ein verändertes Bild bei den maximal auftretenden Spannungen über den Junctions im Vergleich zu Schema

A1. Erst bei sehr großen Werten für $R_{seg} = R_{DS,on}$ steigt die Spannung auf mehr als den dreifachen Wert der ursprünglichen Lesespannung an.

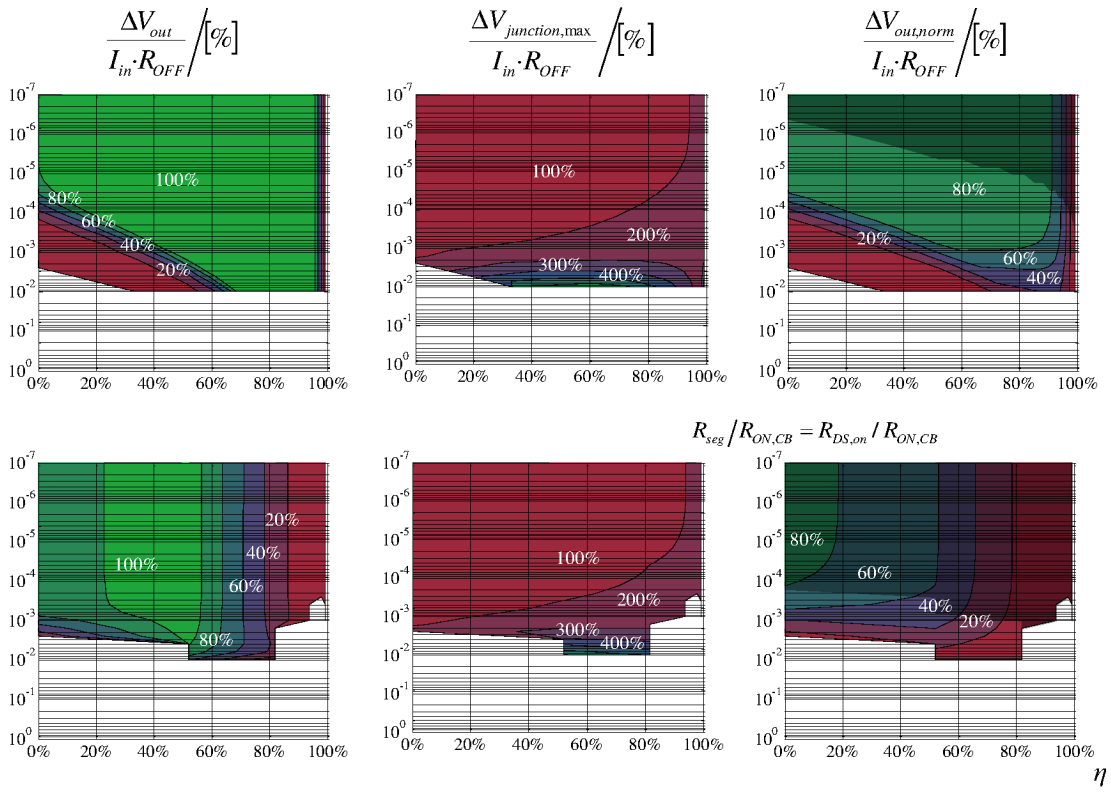



*Abbildung 6-18: Leseschema A2: $\Delta V_{out}$, $\Delta V_{junction}$ und $\Delta V_{out,normiert}$ für $R_{OFF}/R_{ON}$ = 1000 (obere Reihe) und 10 (untere Reihe) bei nichtlinearen Kennlinien*

Abbildung 6-19 verdeutlicht die erzielbare Steigerung von $\Delta V_{out}$: Links dargestellt sind die Kurven für $R_{OFF}/R_{ON} = 1000$. Bei optimaler Nichtlinearität $\eta$ kann bei gleichem $\Delta V_{out}$ $R_{seg} = R_{DS,on}$ um bis zu zwei Größenordnungen größer sein als bei einem Material mit linearer IV-Kennlinie.

Rechts dargestellt sind die Kurven für $R_{OFF}/R_{ON} = 10$. Erst bei $R_{seg} = R_{DS,on} > 10^{-3}$ ist eine Steigerung von $\Delta V_{out}$ möglich. Gegenüber dem Effekt bei großen $R_{OFF}/R_{ON}$-Verhältnissen ist nur eine geringe Verbesserung von $\Delta V_{out}$ zu beobachten.

Die Verbesserung von $\Delta V_{out}$ fällt aufgrund des veränderten Verlaufs der maximal auftretenden Spannungen bei dominanten parasitären Elementen $R_{seg}$ und $R_{DS,on}$ weniger stark aus als beim Schema A1.

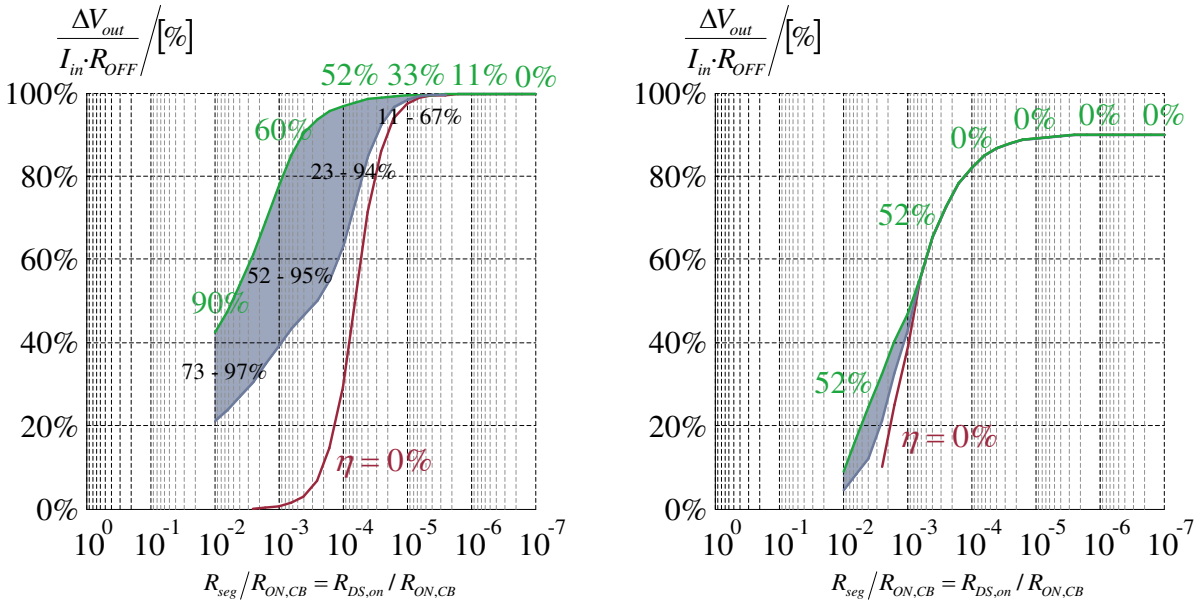



*Abbildung 6-19: Mögliche Verbesserung durch nichtlineare Kennlinien; $\Delta V_{out}$ über $R_{seg} = R_{DS,on}$ für verschiedene Werte von η: Links $R_{OFF}/R_{ON} = 1000$ und rechts $R_{OFF}/R_{ON} = 10$*

### 6.1.4. Einfluss der Crossbar-Größe und des $R_{OFF}/R_{ON}$-Verhältnisses

Für beide Beschaltungsschemata (A1 und A2) zeigen sich deutliche Unterschiede in der Höhe der Spannungshübe $\Delta V_{out}$ je nach Größe des $R_{OFF}/R_{ON}$-Verhältnisses.

Mithilfe des mathematischen Modells wird in Abbildung 6-20 dargestellt, wie sich das maximale $\Delta V_{out}$ und das optimale $R_{OFF}/R_{ON}$ für verschiedene Crossbar-Größen und Größen der parasitären Elemente verhält. Links in Abbildung 6-20 ist $\Delta V_{out}$ über der Crossbar-Größe ($n \times n$) und dem Segmentwiderstand $R_{seg}/R_{ON}$ (hier identisch gewählt mit dem Widerstand $R_{DS,on}/R_{ON}$) dargestellt. Die Kurve liest sich folgendermaßen: Für eine Crossbar der Größe 32×32 lässt sich bei einem $R_{seg}/R_{ON} = R_{DS,on}/R_{ON} \leq 10^{-3}$ ein $\Delta V_{out}$ von 80 % erreichen. In der rechten Kurve ist das zugehörige optimale $R_{OFF}/R_{ON}$-Verhältnis gezeigt: Für eine 32×32 Crossbar und einem $R_{seg}/R_{ON} = R_{DS,on}/R_{ON} = 10^{-3}$ liegt dieses zwischen eins und zehn.

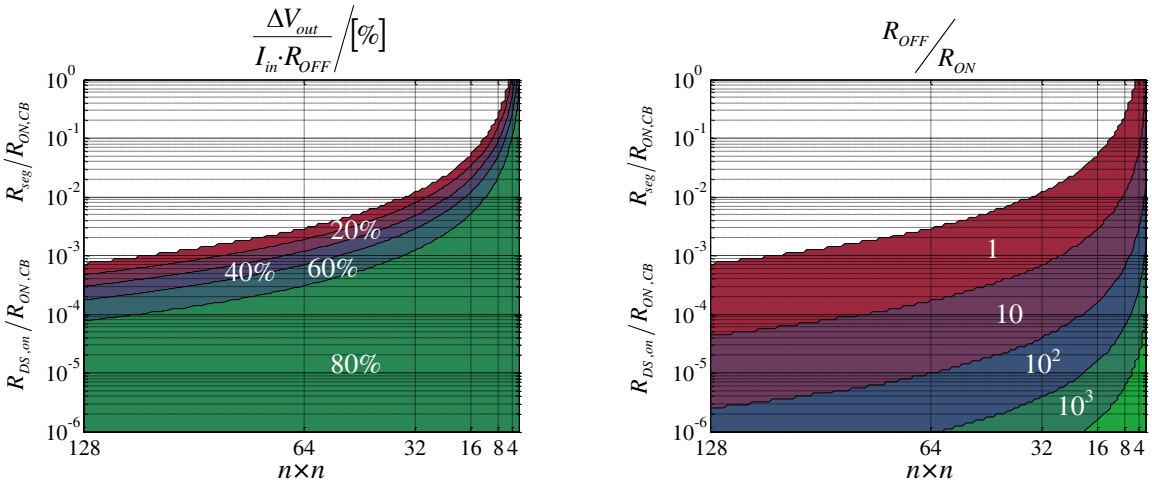



*Abbildung 6-20: Einfluss der Crossbar-Größe auf maximales $\Delta V_{out}$ und ideales $R_{OFF}/R_{ON}$*

Der Zusammenhang zwischen dem $R_{OFF}/R_{ON}$-Verhältnis, dem Segmentwiderstand bzw. dem $R_{DS,on}$ und der Spannung $\Delta V_{out}$ zeigt sich in Abbildung 6-21. Die Kurve stammt aus der Simulation einer 32×32 Crossbar mit beschalteten Wort- und Bitleitungen. Bis zu einem $R_{OFF}/R_{ON}$-Verhältnis von ungefähr fünf erhöht sich $\Delta V_{out}$ für steigende $R_{OFF}/R_{ON}$. Wird das Verhältnis noch größer, sinkt $\Delta V_{out}$ wieder ab, abhängig von der Größe des Segmentwiderstandes $R_{seg}$ und dem On-Widerstand der Auswahltransistoren $R_{DS,on}$.

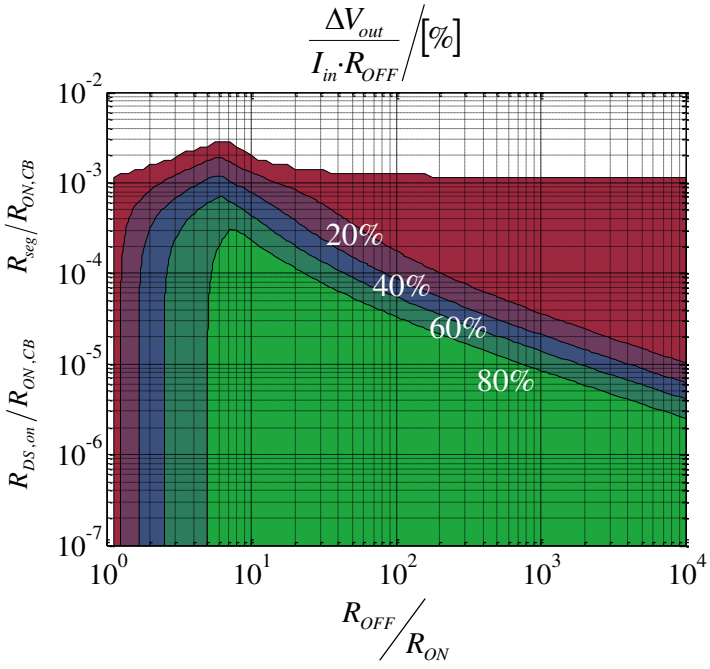



*Abbildung 6-21: Einfluss von $R_{OFF}/R_{ON}$ auf $\Delta V_{out}$ für eine 32×32 Crossbar*

### 6.1.5. Fazit für die stromgetriebene Spannungsauswertung

Wird die Spannung für die nichtselektierten Wort- bzw. Wort- und Bitleitungen durch eine Folgerschaltung aus der Ausgangsspannung gewonnen, so lassen sich mit diesem Leseschema

Signalpegel erzielen, die bei ausreichend kleinen parasitären Elementen ohne zusätzliche Verstärkerschaltungen als ‚0'- und ‚1'-Pegel differenziert werden können. Nichtlineare IV-Charakteristiken können insbesondere bei großen $R_{OFF}/R_{ON}$-Verhältnissen eine Verbesserung des Signalhubes bedeuten.

Mit größer werdenden Crossbars wird das $R_{OFF}/R_{ON}$-Verhältnis, das zu einem optimalen Signalhub führt, kleiner.

## 6.2. Spannungsgetriebene Spannungsauswertung (B)

Bei diesem Auswerteschema wird die Stromquelle aus Schema A durch eine Spannungsquelle und einen Pull-up-Widerstand ersetzt. Betrachtet man zunächst die idealisierte Leseoperation ohne den parasitären Einfluss der übrigen Crossbar, so ist die Ersatzanordnung ein einfacher Spannungsteiler aus den drei Widerständen $R_{pu}$ (Pull-up-Element), $R_{junction}$ (die adressierte Junction in der Crossbar) und $R_{pd}$ (Pull-down-Element) wie in Abbildung 6-22 gezeigt. Die Select-Transistoren bilden dabei das Pull-down Element.

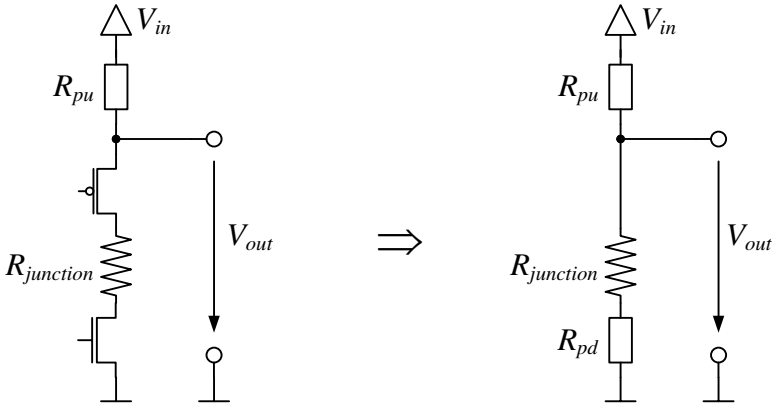



*Abbildung 6-22: Idealisierte Leseoperation*

Als Qualitätsmaß für die Realisierbarkeit der Leseoperation wird die absolute Spannungsdifferenz am Ausgang der Crossbar betrachtet. Sie ergibt sich aus der Differenz der Ausgangsspannung beim Lesen eines hochohmigen Zustandes ($R_j = R_{OFF}$) und der Ausgangsspannung beim Lesen eines niederohmigen Zustandes ($R_j = R_{ON}$) und wird in Prozent der angelegten Eingangsspannung $V_{in}$ angegeben.

$$\frac{\Delta V_{out}}{V_{in}} = \frac{V_{hi}}{V_{in}} - \frac{V_{lo}}{V_{in}} = \frac{V_{R_j=R_{OFF}}}{V_{in}} - \frac{V_{R_j=R_{ON}}}{V_{in}}. \tag{6.11}$$

Die maximal erreichbare Spannungsdifferenz $\Delta V_{out}$ zwischen einem „high“-Pegel ($R_{junction} = R_{OFF}$) und einem „low“-Pegel ($R_{junction} = R_{ON}$) berechnet sich demnach zu

$$\begin{aligned}\frac{\Delta V_{out}}{V_{in}} &= \frac{R_{OFF} + R_{pd}}{R_{OFF} + R_{pd} + R_{pu}} - \frac{R_{ON} + R_{pd}}{R_{ON} + R_{pd} + R_{pu}} \\ &= \frac{R_{pu} \cdot \left(R_{OFF} - R_{ON}\right)}{\left(R_{OFF} + R_{pu} + R_{pd}\right) \cdot \left(R_{ON} + R_{pu} + R_{pd}\right)}.\end{aligned} \tag{6.12}$$

Da $R_{pd}$ nur im Nenner steht, ergibt sich für diesen vereinfachten Fall ein Maximum für $\Delta V_{out}$, wenn $R_{pd} \equiv 0$ gesetzt wird. Trägt man die Spannungsdifferenz $\Delta V_{out}$ in Abhängigkeit des Pull-down- und Pull-up-Widerstandes auf, so ergibt sich ein wie in Abbildung 6-23 gezeigtes Bild. Mit größer werdendem $R_{pd}$ verschiebt sich der optimale Wert für $R_{pu}$ hin zu größeren Werten, der erzielbare Spannungsunterschied verringert sich gleichzeitig.

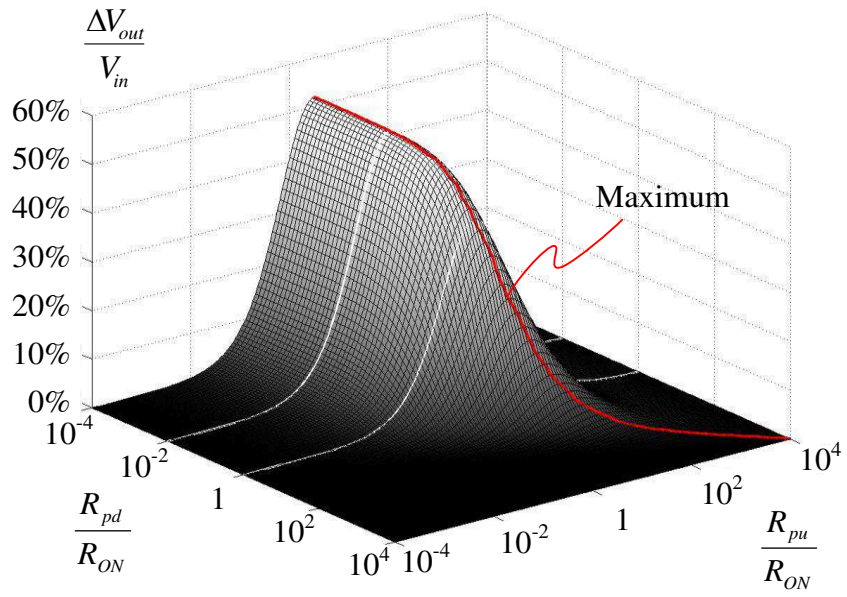



*Abbildung 6-23: $\Delta V_{out}/V_{in}$ über $R_{pd}$ und $R_{pu}$ für $R_{OFF}/R_{ON} = 10$*

Für $R_{pd} \equiv 0$ ergibt sich der theoretische Maximalwert der Spannungsdifferenz $\Delta V_{out}$ bei

$$\begin{aligned} \frac{d\frac{\Delta V_{out}}{V_{in}}}{dR_{pu}} &= \frac{\left(R_{OFF}-R_{ON}\right)\cdot\left(R_{OFF}R_{ON}-R_{pu}{}^{2}\right)}{\left(R_{OFF}+R_{pu}\right)^{2}\cdot\left(R_{ON}+R_{pu}\right)^{2}} \overset{!}{=} 0 \\ &\Leftrightarrow R_{pu} = \pm\sqrt{R_{OFF}\cdot R_{ON}} \\ R_{pu,opt} &= \sqrt{\frac{R_{OFF}}{R_{ON}}}\cdot R_{ON}. \end{aligned} \tag{6.13}$$

Der Maximalwert von $\Delta V_{out}$, abhängig von dem $R_{OFF}/R_{ON}$-Verhältnis $k$, ist somit

$$\frac{\Delta V_{out,\max}}{V_{in}} = \frac{\sqrt{k}-1}{\sqrt{k}+1}; \quad k = \frac{R_{OFF}}{R_{ON}}. \tag{6.14}$$

Der maximale „high“-Pegel und der minimale „low“-Pegel ergeben sich zu

$$\frac{V_{hi,\max}}{V_{in}} = \frac{\sqrt{k}}{\sqrt{k}+1}; \quad \frac{V_{lo,\min}}{V_{in}} = \frac{1}{1+\sqrt{k}}. \tag{6.15}$$

Abbildung 6-24 zeigt die Abhängigkeit der Ausgangsspannungen vom Parameter $k$ für den Fall $R_{pd} << R_{ON}$. Vernachlässigt man die parasitären Pfade, ließe sich bereits für $k \geq 10$ ein Spannungshub von über 50 % $V_{in}$ realisieren.

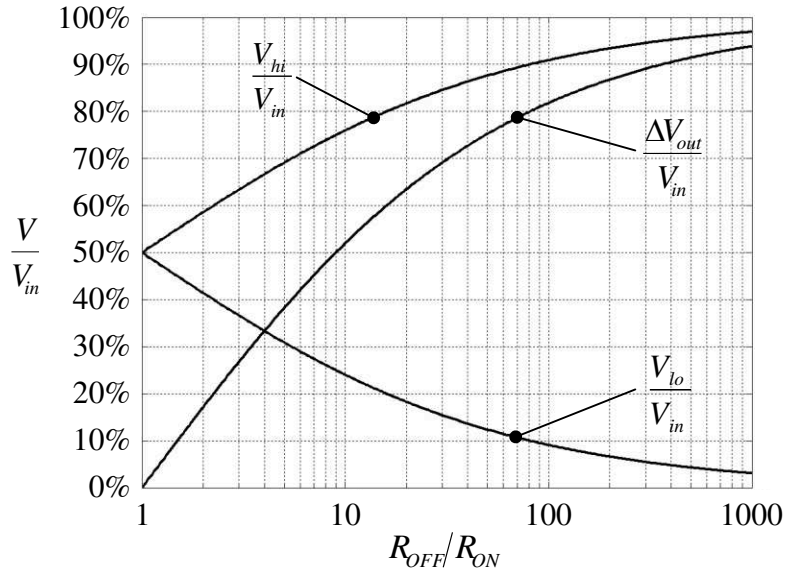



*Abbildung 6-24: $V_{lo}$, $V_{hi}$ und $\Delta V_{out}$ über $R_{OFF}/R_{ON}$*

Ein größeres $R_{OFF}/R_{ON}$-Verhältnis hat zum einen den Effekt, dass der maximale Spannungshub steigt. Ein weiterer wichtiger Effekt zum anderen ist darüber hinaus die zunehmende Robustheit gegenüber Schwankungen im $R_{pu}/R_{ON}$-Verhältnis. Wie in Abbildung 6-25 zu sehen ist, nimmt die Breite des Maximums der Kurvenschar für steigende *k* zu. Dies ist gleichbedeutend mit einer größeren Robustheit der Schaltung gegenüber Variationen von $R_{ON}$.

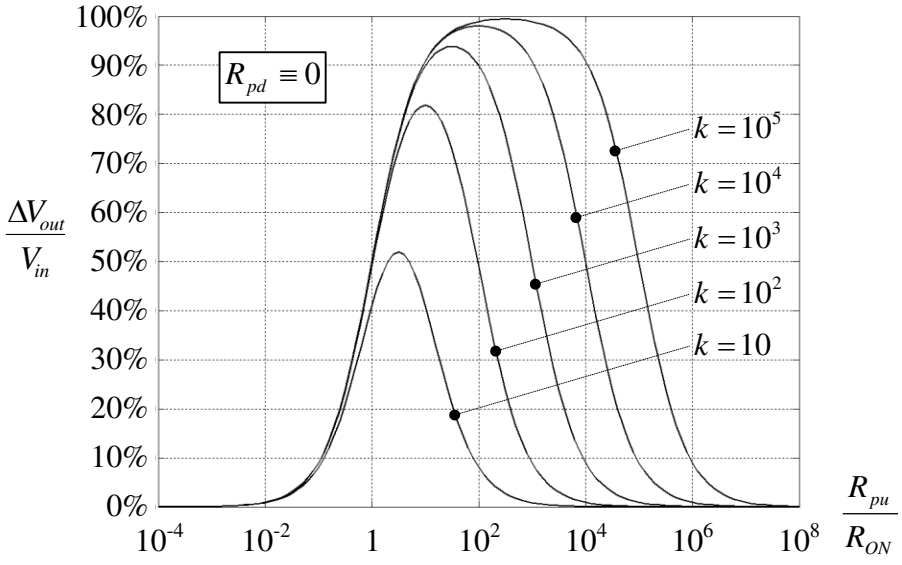



*Abbildung 6-25: $\Delta V_{out}/V_{in}$ über $R_{pu}$ für verschiedene Werte von $R_{OFF}/R_{ON}$*

Die Darstellung im IV-Diagramm (Abbildung 6-26) verdeutlicht die Untersuchung bezüglich der Parameter $R_{pu}$ und $R_{pd}$. Dargestellt ist der positive Zweig eines idealisierten resistiven Schaltelements. Mit negativer Steigung eingezeichnet ist die Arbeitsgerade des Pull-up-Elementes $R_{pu}$. Nur für das mit (6.13) berechnete Optimum ergibt sich ein maximaler Wert für

die Differenzspannung. Mit größer werdendem $R_{pd}$ verringert sich das Verhältnis von $I_{ON}$ und $I_{OFF}$. Als Folge davon wird die Differenzspannung $\Delta V_{out}$ kleiner.

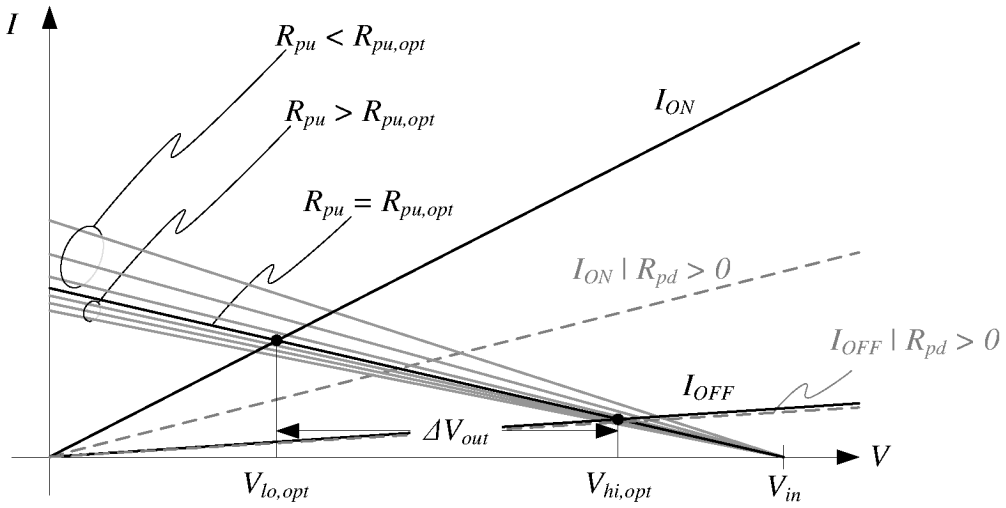



*Abbildung 6-26: IV-Diagramm für die idealisierte Leseoperation*

Für eine reale Crossbar lassen sich die parasitären Pfade parallel zu der ausgewählten Crossbar-Junction nicht vernachlässigen. Im Folgenden wird untersucht, mit welcher externen Beschaltung sich dieser Einfluss am besten unterdrücken lässt.

### 6.2.1. Floatende Wort- und Bitleitungen

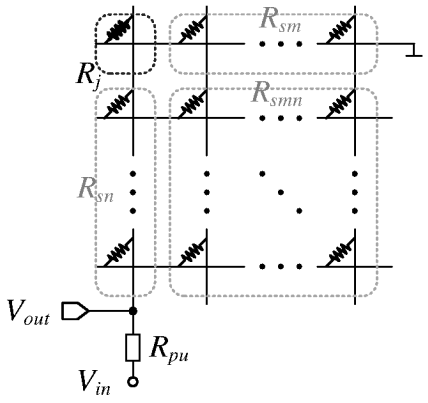



*Abbildung 6-27: Prinzipschaltbild für floatende Wort- und Bitleitungen*

Die einfachste Art der Beschaltung ist in Abbildung 6-27 dargestellt. Die selektierte Bitleitung wird über den Pull-up-Widerstand mit $V_{in}$ verbunden, die selektierte Wortleitung mit dem Bezugspotential. Alle anderen Wort- und Bitleitungen werden floatend gelassen. Diese Beschaltung wird im Folgenden als Schema B0 bezeichnet.

Um die minimal auftretende Spannungsdifferenz zu ermitteln, muss das Worst-Case-Muster betrachtet werden. Dies ist dann der Fall, wenn der „high“-Pegel durch einen möglichst kleinen parasitären Widerstand $R_{s,tot} = R_{sm} + R_{sn} + R_{smn}$ maximal und gleichzeitig der „low“-

Pegel minimal degeneriert wird, also der parasitäre Widerstand $R_{s,tot}$ möglichst groß ist. Um den theoretischen Maximalwert von $\Delta V_{out}$ zu bestimmen, müssen $R_{DS,on}$ und $R_{sel}$ nach (6.12) minimal sein. Daraus ergibt sich die maximale Spannungsdifferenz für das Worst-Case-Muster einer $n \times n$ Crossbar zu:

$$\left.\frac{\Delta V_{out}}{V_1}\right|_{wc} = \frac{\left(4n - n^2 - 2\right)\cdot p}{\left(pn^2 - 2pn + p + 2n - 1\right)\cdot\left(1 + p\right)}$$
$$\text{mit}: \quad p := \frac{R_{pu}}{R_{ON}}; \quad k := \frac{R_{OFF}}{R_{ON}} \to \infty; \quad R_{pd} \equiv 0; R_{sel} = 0; R_{DS,on} = 0. \tag{6.16}$$

Wie bei Schema A ist dieser Term negativ, sobald $n$ größer ist als drei. Damit ist ein Auslesen von Crossbars größer als 3x3 nicht möglich.

### 6.2.2. Optimale Beschaltung der Wortleitungen und Bitleitungen

Mithilfe des mathematischen Modells, wie es in Abbildung 6-28 gezeigt ist, kann die optimale Höhe der Spannungen an den Wort- und Bitleitungen ermittelt werden.

Wie bei Schema A werden für das Modell die Segmentwiderstände und die Widerstände $R_{sm}$, $R_{sn}$ und $R_{smn}$ als zusammengefasste Elemente betrachtet und die Ströme und Spannungen in dem derart reduzierten Schaltbild geschlossen berechnet.

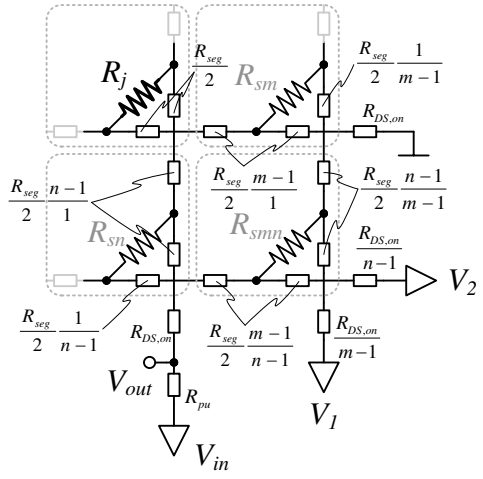



*Abbildung 6-28: Mathematisches Modell für Schema B*

Zunächst werden die Spannungen $V_1$ und $V_2$ als Festwert-Spannungen unabhängig von der Spannung $V_{out}$ angenommen. Die Crossbar-Größe wird auf 32×32 und das $R_{OFF}/R_{ON}$-Verhältnis auf 1000 festgelegt. Der Pull-Up-Widerstand wird zu $\sqrt{R_{OFF}/R_{ON}} \cdot R_{ON}$ gewählt. Es zeigt sich, dass die Spannungen $V_1$ und $V_2$ zwar wie bei Schema A so gewählt werden können, dass die Crossbar für beliebige Werte von $R_{seg}$ und $R_{DS,on}$ ausgelesen werden kann, allerdings beträgt das maximale $\Delta V_{out}$ nur ca. 3 % von der Eingangsspannung $V_{in}$.

Abbildung 6-29 zeigt das erreichbare $\Delta V_{out}$ und die optimalen Werte von $V_1$ und $V_2$ in Prozent von $V_{in}$. Der Wert von $\Delta V_{out}$ ist zwar abhängig von der Crossbar-Größe, in [118] konnte

jedoch gezeigt werden, dass selbst mit einer 8×8 Crossbar keine Werte von $\Delta V_{out}$ über 10 % erreicht werden können. Eine Nichtlinearität des Materials verbessert diesen Wert zwar – wie in [119] gezeigt – die Nichtlinearität muss jedoch passend zum $R_{OFF}/R_{ON}$-Verhältnis gewählt sein und der Einfluss ist begrenzt [83].

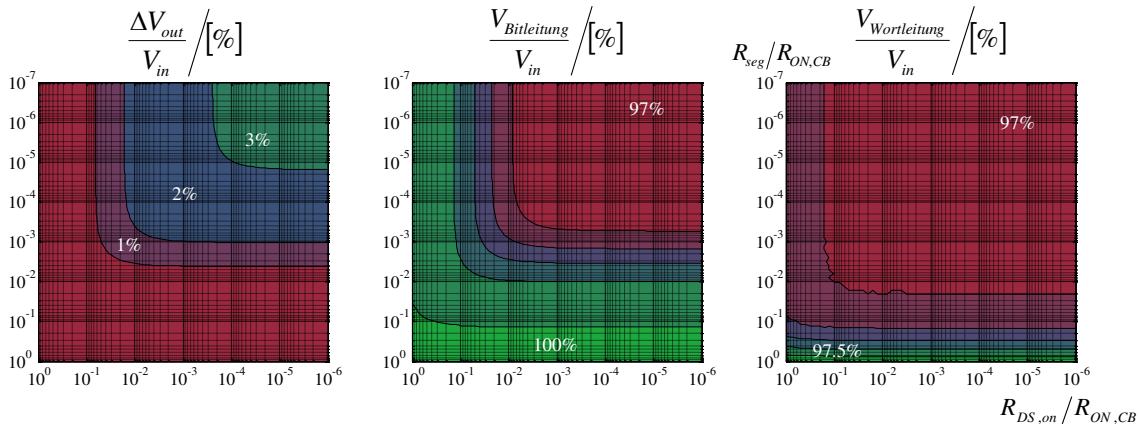



*Abbildung 6-29: Ausgangsspannung und optimale Werte für $V_1$ und $V_2$ für Festwert-Spannungen*

Werden die Spannungen $V_1$ und $V_2$ dynamisch an $V_{out}$ angepasst, so lässt sich das Ergebnis deutlich verbessern. Abbildung 6-30 zeigt, dass wie bei Schema A eine kleine Variation der Spannungen $V_1$ und $V_2$ es ermöglicht, theoretisch auch Crossbars auszulesen, bei denen der $R_{seg}$ und $R_{DS,on}$ sehr groß ist. Praktisch ist der Signalhub $V_{out}$ dann allerdings sehr gering. Ferner ist die Variation der Spannungen um kleine Werte bei den zu erwartenden Offsetspannungen problematisch.

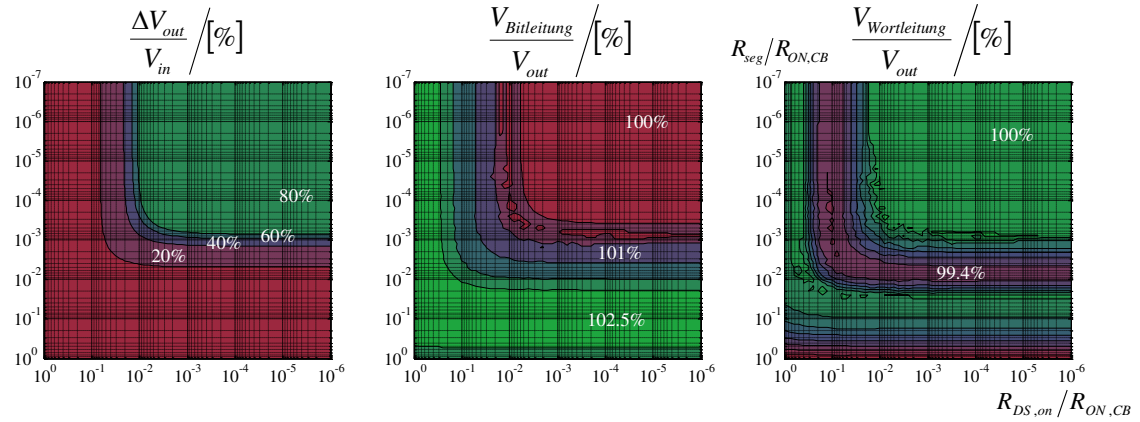



*Abbildung 6-30: Ausgangsspannung und optimale Werte für $V_1$ und $V_2$ für variable Spannungen*

Für die Untersuchung der Beschaltungsvarianten dieses Leseschemas werden die Spannungen $V_1$ und $V_2$ im Folgenden zu $V_{out}$ gesetzt.

### 6.2.3. Beschaltete Wortleitungen ($V_{out}$)

Das Schaltbild für beschaltete Wortleitungen dieses Leseschemas ist in Abbildung 6-31 dargestellt. Im Vergleich zu Schema A wird die Stromquelle durch eine Spannungsquelle und den Pull-up-Widerstand ersetzt. Die Spannung $V'_{out}$ wird aus $V_{out}$ durch einen idealen Spannungsfolger gewonnen. Ein möglicher Offset zwischen $V'_{out}$ und $V_{out}$ wird durch eine zusätzliche Spannungsquelle modelliert. Die Bezeichnung für dieses Leseschema ist B1.

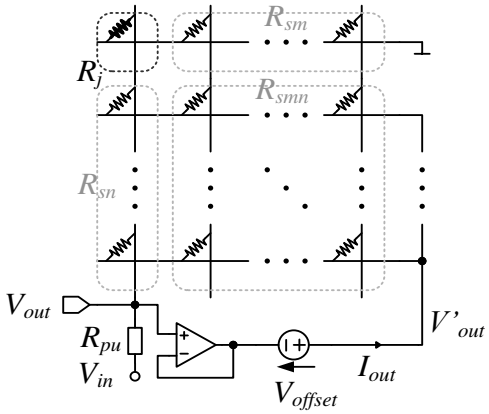



*Abbildung 6-31: Prinzipschaltbild für die Auswertung mit beschalteten Wortleitungen ($V_{out}$)*

Die Ergebnisse dieser Beschaltung sind in Abbildung 6-32 dargestellt. Die Crossbargröße wird auf 32×32 und das $R_{OFF}/R_{ON}$-Verhältnis auf 1000 bzw. 10 festgelegt. Der Pull-up-Widerstand wird zu $\sqrt{R_{OFF}/R_{ON}} \cdot R_{ON}$ gewählt. Die Spannung $V_1$ wird zu $V'_{out} = V_{out} + V_{offset}$ gesetzt. Zunächst ist $V_{offset} \equiv 0$ V. $R_{ON}$ wird für die Berechnung von $P_v$ zu 100 kΩ gewählt, $V_{in}$ zu 1 V.

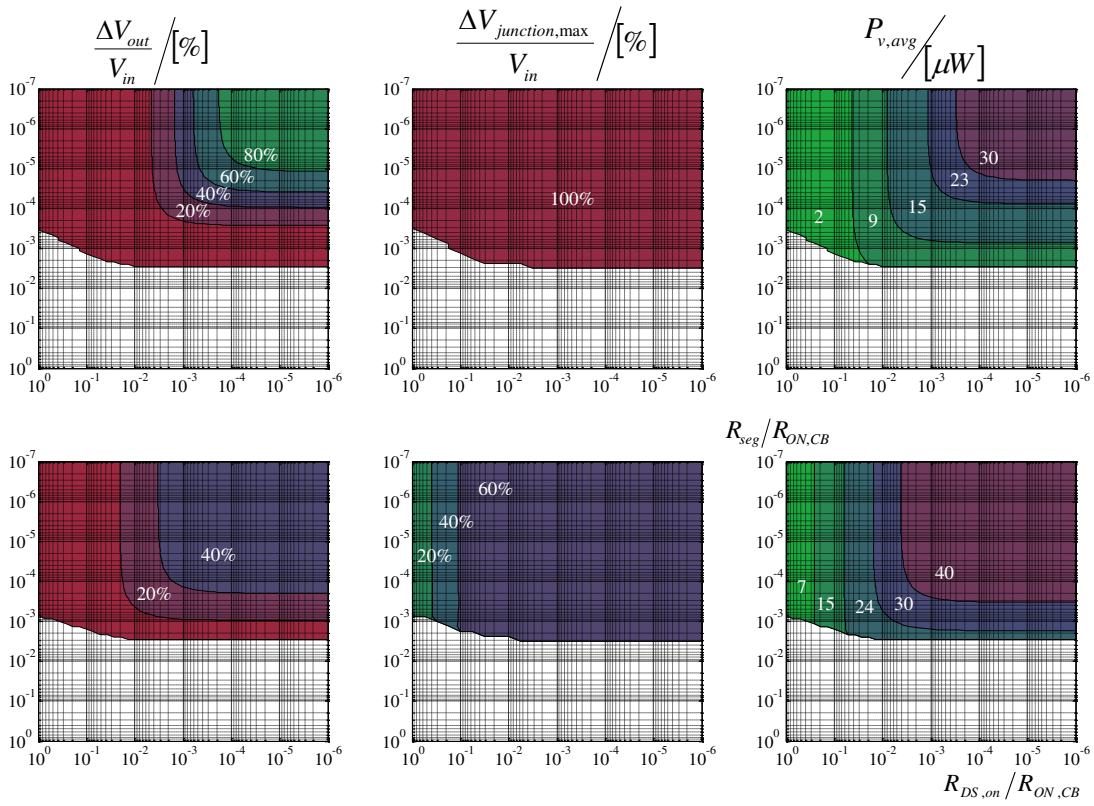



*Abbildung 6-32: Leseschema B1: $\Delta V_{out}$, $\Delta V_{junction}$ und $P_v$ für $R_{OFF}/R_{ON}$ = 1000 (obere Reihe) und 10 (untere Reihe)*

Im Gegensatz zum Schema A1 zeigt sich beim Schema B1 der Zusammenhang, der in (6.14) hergeleitet wurde: Mit größer werdendem $R_{OFF}/R_{ON}$-Verhältnis steigt auch $\Delta V_{out}$. Da beim Schema B die Spannung in der Crossbar auf $V_{in}$ begrenzt ist, ist auch die maximale Spannung über den Junctions (hier in Prozent von $V_{in}$ angegeben) nie größer als $V_{in}$. Eine Normierung des Eingangssignals wie beim Leseschema A ist daher nicht notwendig. Die Verlustleistung ändert sich entsprechend dem veränderten $\Delta V_{out}$: Für große $R_{OFF}/R_{ON}$ ist sie größer, für kleine $R_{OFF}/R_{ON}$ kleiner als die Verlustleistung beim Schema A1.

Ein Offset zwischen der Spannung $V'_{out}$ und $V_{out}$ ist – anders als beim Schema A1 – sowohl für negative wie auch für positive Differenzspannungen problematisch. Abbildung 6-33 zeigt die Grenzen für die Offsetspannung. Sie liegen für $R_{OFF}/R_{ON}$ = 1000 in der Größenordnung von -100 µV bis -1 mV für negative Spannungen und +10 mV für positive Spannungen. Für $R_{OFF}/R_{ON}$ = 10 liegen sie bei -1 mV bis -10 mV für negative und bei +10 mV für positive Spannungen.

Mit einem positiven Vorhalt der Spannung $V'_{out}$ von ca. 2 mV und einem Operationsverstärker mit einer maximalen Offsetspannung von ±1 mV kann eine 32×32 Crossbar mit diesem Leseschema ausgelesen werden.

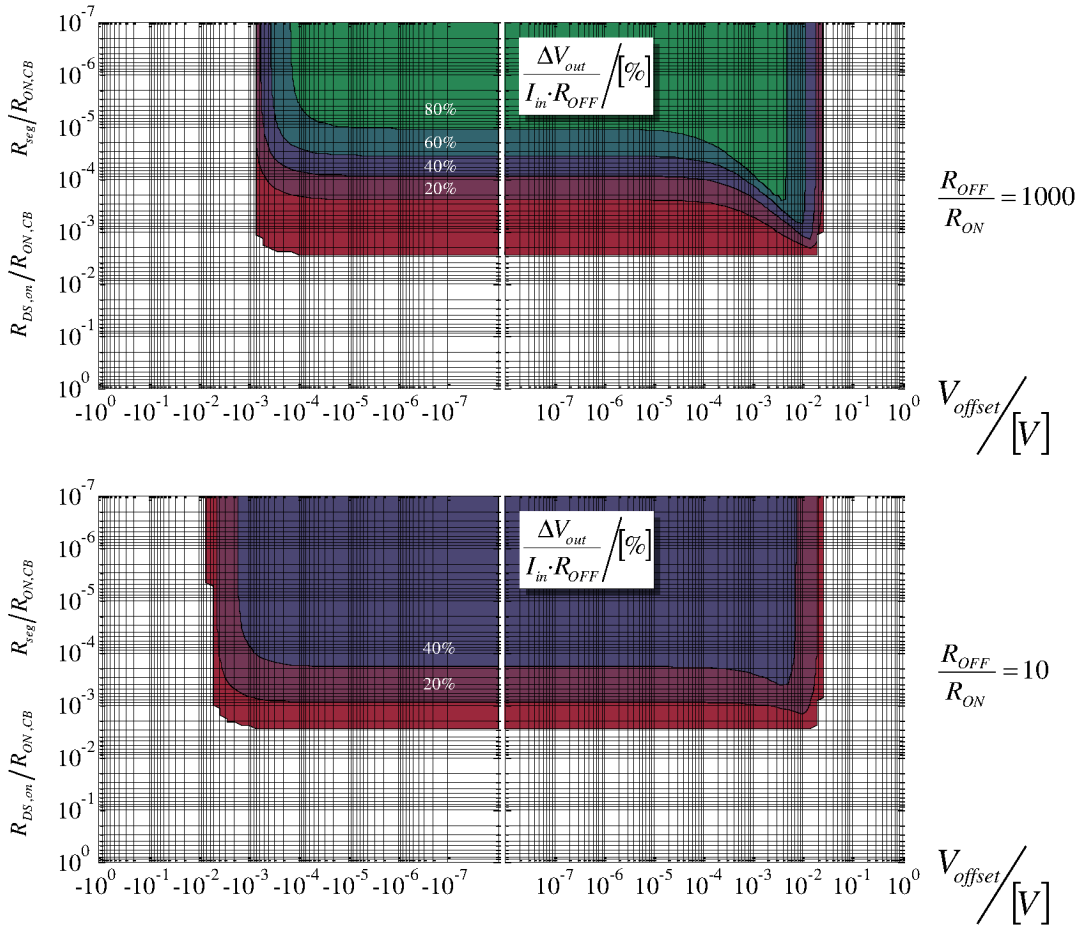



*Abbildung 6-33: Leseschema B1: $\Delta V_{out}$ über $V_{offset}$ für $R_{OFF}/R_{ON}$ = 1000 (obere Reihe) und 10 (untere Reihe)*

Wird die Simulation mit einem nichtlinearen Material durchgeführt, so ergibt sich für große $R_{OFF}/R_{ON}$-Verhältnisse eine Kurve wie in Abbildung 6-34 gezeigt: Bis zu sehr großen $R_{seg} = R_{DS,on}$ kann beim Leseschema B1 bei entsprechend großem $\eta$ ein Signalhub $\Delta V_{out} > 0$ gemessen werden. Je kleiner $R_{seg} = R_{DS,on}$ wird, desto kleiner muss die Nichtlinearität $\eta$ sein, damit keine Verschlechterung gegenüber einem linearen Material eintritt (dunkel eingefärbte Bereiche im linken Diagramm von Abbildung 6-34). Bei $R_{seg} = R_{DS,on} < 10^{-6}$ ist keine Verbesserung durch ein nichtlineares Material möglich. Rechts in Abbildung 6-34 ist der Zusammenhang zwischen $R_{seg} = R_{DS,on}$ und $\Delta V_{out}$ für verschiedene Werte von $\eta$ dargestellt. Bei gleichbleibend großem $\Delta V_{out}$ kann $R_{seg} = R_{DS,on}$ bis zu zwei Größenordnungen höher ausfallen als bei einem nichtlinearen Material.

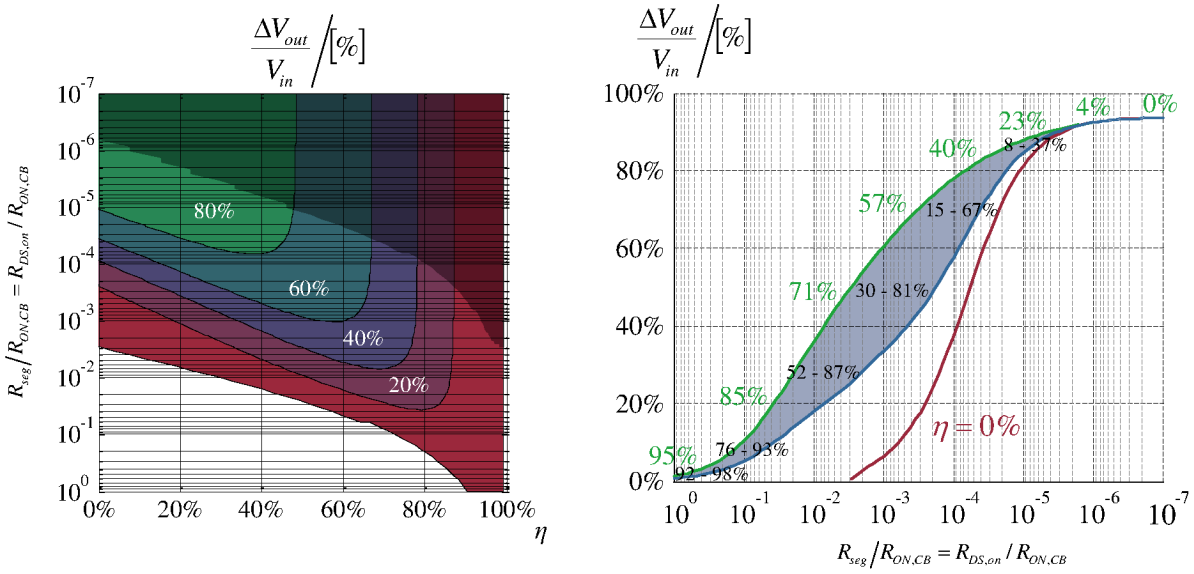



*Abbildung 6-34: Leseschema B1: $\Delta V_{out}$ über $\eta$ und $R_{seg} = R_{DS,on}$ (links); Mögliche Verbesserung durch nichtlineare Kennlinen: $\Delta V_{out}$ über $R_{seg} = R_{DS,on}$ für verschiedene Werte von $\eta$ (rechts); $R_{OFF}/R_{ON} = 1000$.*

Für kleine $R_{OFF}/R_{ON}$-Verhältnisse ist das Ergebnis der Simulation in Abbildung 6-35 dargestellt. Bei einem $R_{seg} = R_{DS,on} < 10^{-4}$ lässt sich keine Verbesserung durch ein nichtlineares Material erzielen. Bei höheren $R_{seg} = R_{DS,on}$ gibt es eine Verbesserung, die allerdings nur gering ausfällt. Bis zu einem $R_{seg} = R_{DS,on} = 2 \cdot 10^{-3}$ kann ein zu großes $\eta$ eine Verschlechterung des Signalhubes $\Delta V_{out}$ bedeuten.

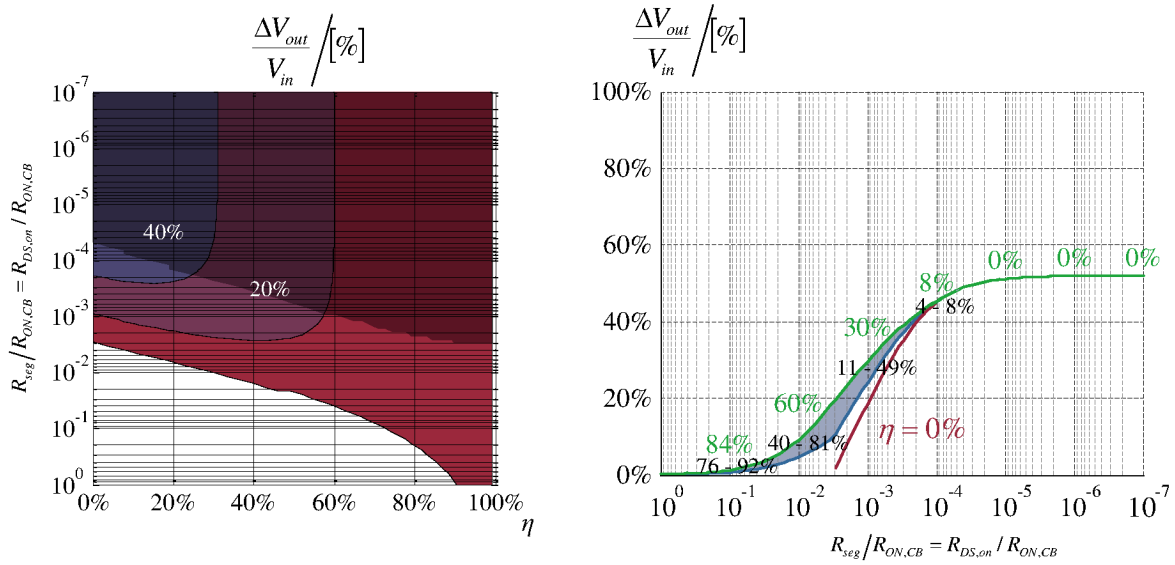



*Abbildung 6-35: Leseschema B1: $\Delta V_{out}$ über $\eta$ und $R_{seg} = R_{DS,on}$ (links); Mögliche Verbesserung durch nichtlineare Kennlinien: $\Delta V_{out}$ über $R_{seg} = R_{DS,on}$ für verschiedene Werte von $\eta$ (rechts); $R_{OFF}/R_{ON} = 10$.*

Durch die Nichtlinearität der Crossbar-Widerstände wird $\Delta V_{out}$ durch zwei Effekte beeinflusst: Zum einen ist mit steigender Nichtlinearität der Pull-up-Widerstand nicht mehr optimal gewählt. Dadurch verringert sich $\Delta V_{out}$. Dieser Effekt ist bei großen $R_{OFF}/R_{ON}$-Verhältnissen weniger stark ausgeprägt als bei kleinen. Abbildung 6-36 links zeigt den Verlauf von $\Delta V_{out}$ in Abhängigkeit von $\eta$. Die Kurven sind auf den Wert von $\Delta V_{out}$ bei $\eta = 0$ normiert.

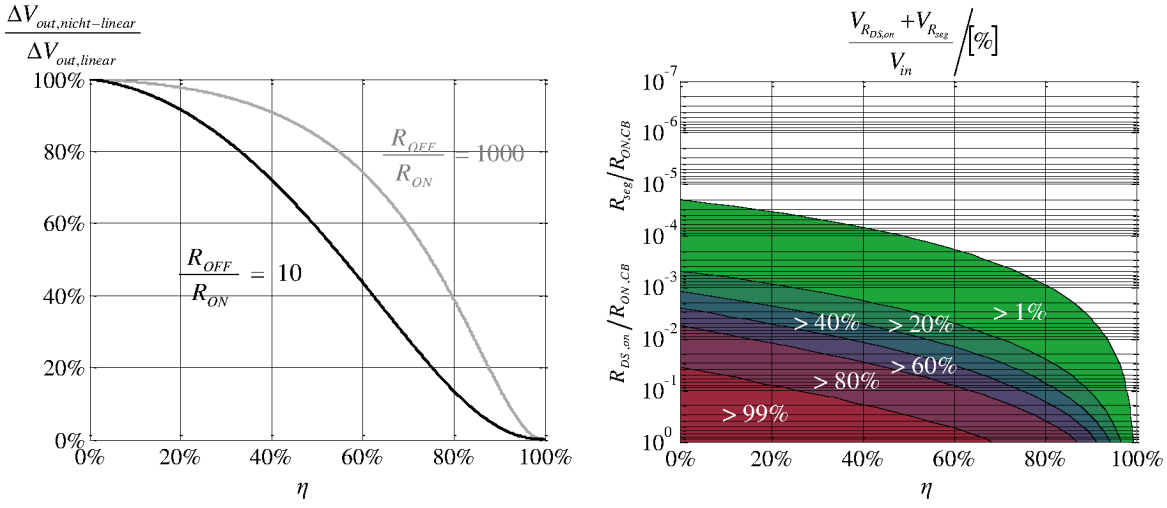



*Abbildung 6-36: $\Delta V_{out}$ über $\eta$ (links); Spannungsabfall an den parasitären Elementen $R_{DS,on}$ und $R_{seg}$ über $\eta$ (rechts)*

Gleichzeitig hat eine erhöhte Nichtlinearität einen positiven Effekt auf den Einfluss der parasitären Elemente $R_{seg}$ und $R_{DS,on}$. Rechts in Abbildung 6-36 ist der Spannungsabfall über den parasitären Elementen in Relation zur Eingangsspannung entlang der ausgewählten Wort-

und Bitleitung dargestellt. Je größer der dargestellte Spannungsabfall, desto geringer ist der Beitrag der Spannung über der ausgewählten Junction an dem Wert von $V_{out}$.

Die Überlagerung der beiden Effekte führt zu den unterschiedlichen Ergebnissen für große und kleine $R_{OFF}/R_{ON}$-Verhältnisse.

### 6.2.4. Beschaltete Wortleitungen ($V_{out}$) und Bitleitungen ($V_{out}$)

Werden zusätzlich zum Leseschema B1 die Bitleitungen ebenfalls auf das Potential $V_{out}$ gelegt ergibt sich das Leseschema B2.

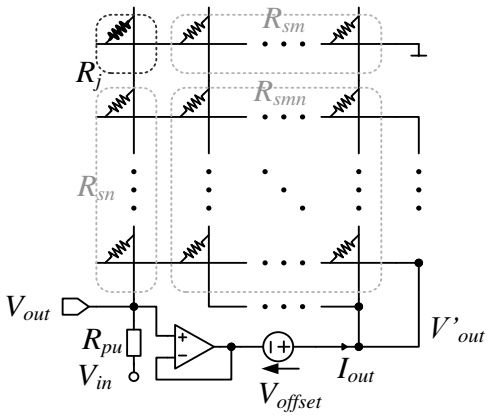



*Abbildung 6-37: Prinzipschaltbild für die Auswertung mit beschalteten Wort- und Bitleitungen ($V_{out}$)*

Abbildung 6-37 zeigt das Prinzipschaltbild. Ähnlich wie beim Schema A2 verringert das Potential der Wortleitungen den Spannungsabfall über $R_{sn}$ und erhöht so die Ausgangsspannung beim Lesen eines „high"-Pegels, was zu einem verbesserten $\Delta V_{out}$ führt.

Durch den direkten Strompfad von $V'_{out}$ nach Bezugspotential nur über den Widerstand $R_{sm}$ wird dieses Leseschema eine höhere statische Verlustleistung aufweisen als das Schema B1, bei dem der Strompfad über die Serienschaltung der Widerstände $R_{sm}$ und $R_{smn}$ führt.

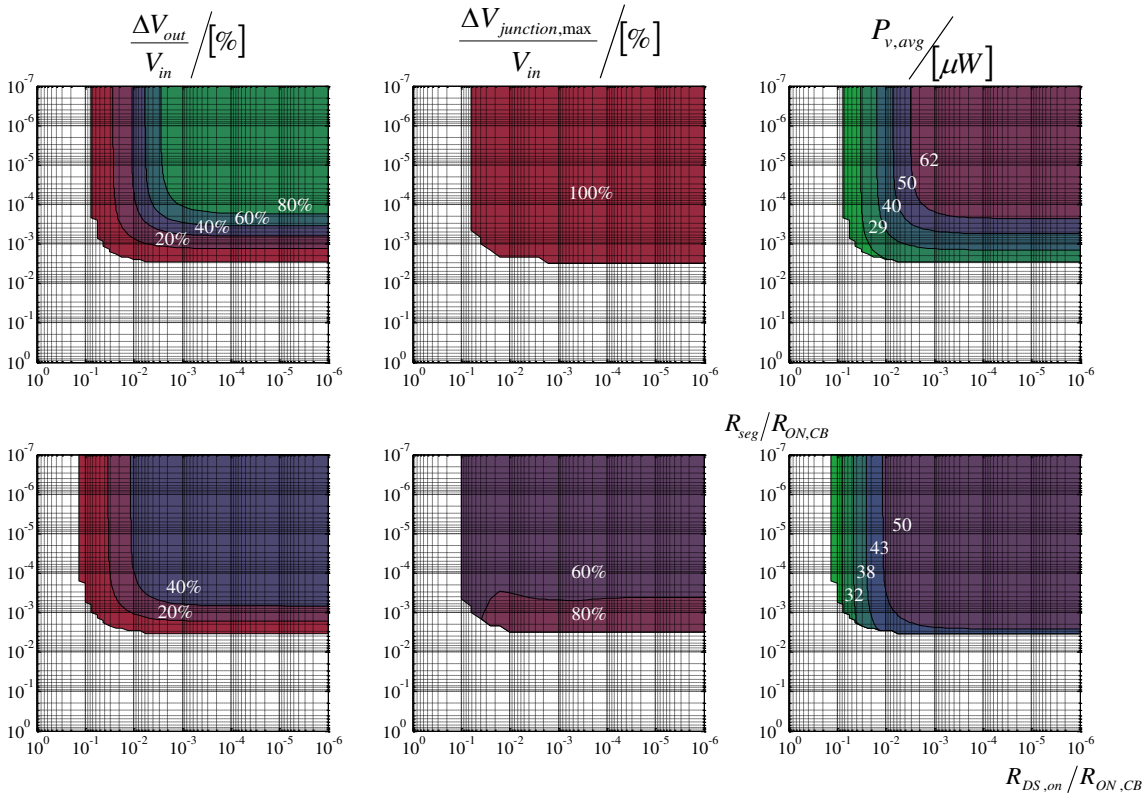



*Abbildung 6-38: Leseschema B2: $\Delta V_{out}$, $\Delta V_{junction}$ und $P_v$ für $R_{OFF}/R_{ON}$ = 1000 (obere Reihe) und 10 (untere Reihe)*

Die Ergebnisse für das Schema B2 sind in Abbildung 6-38 dargestellt. Gegenüber Schema B1 haben sich die Bereiche für $R_{seg}$ und $R_{DS,on}$, bei denen die Crossbar mit einem großen $\Delta V_{out}$ gelesen werden kann, deutlich verbessert. So können für das gleiche $\Delta V_{out}$ für $R_{OFF}/R_{ON} = 1000$ die Werte von $R_{seg}$ und $R_{DS,on}$ ungefähr eine Größenordnung größer sein. Auch für $R_{OFF}/R_{ON} = 10$ lässt sich die Crossbar für größere Werte von $R_{seg}$ und $R_{DS,on}$ mit maximalem $\Delta V_{out}$ auslesen, als es bei Schema B1 möglich ist. Im Vergleich zu Schema A2 werden bei nichtidealen Parasiten für große $R_{OFF}/R_{ON}$-Verhältnisse bessere und für kleine $R_{OFF}/R_{ON}$-Verhältnisse schlechtere Werte für $\Delta V_{out}$ erreicht.

Die maximale Spannung über den Junctions ist für B1 und B2 nahezu identisch. Lediglich am Rand des nutzbaren Bereiches ergeben sich Unterschiede: Hier hat B1 die besseren (kleineren) Werte.

Die Verlustleistung ist bei Schema B2 höher als bei Schema B1, jedoch niedriger als die Verlustleistung von A2.

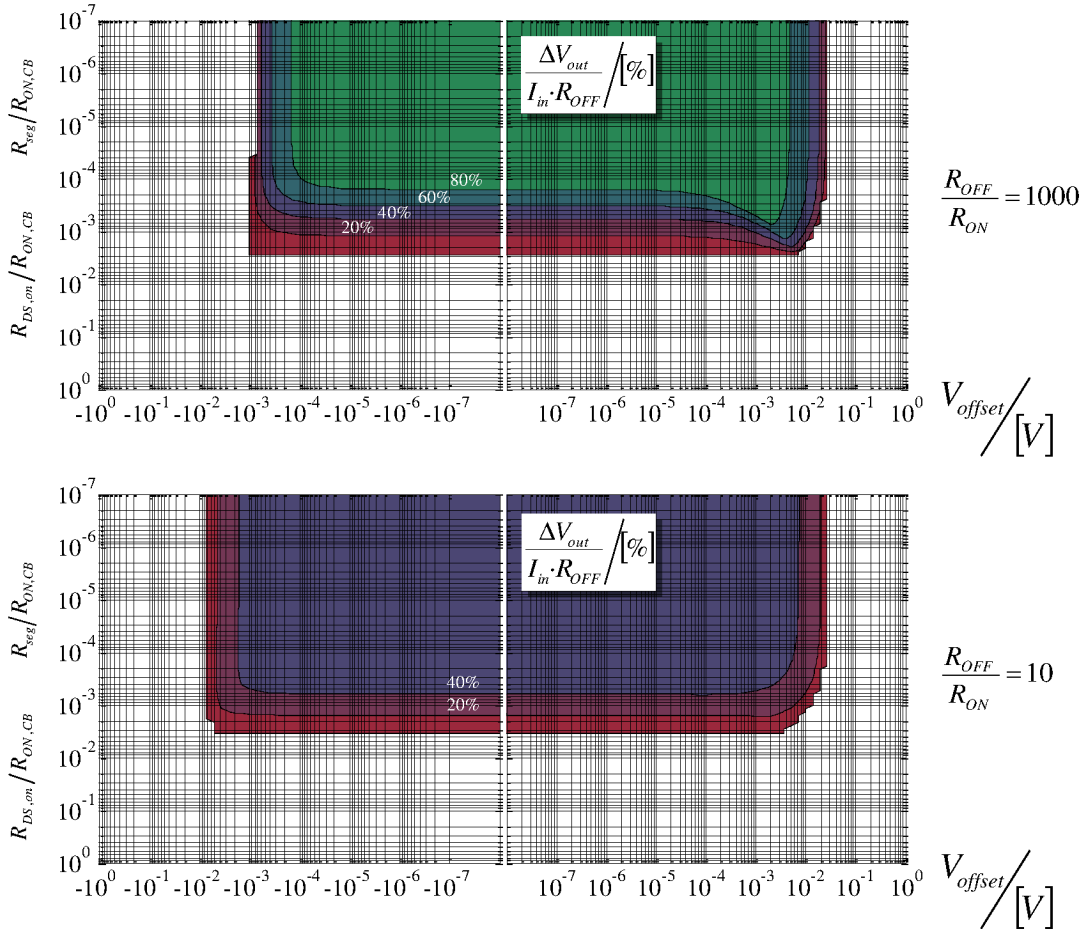



*Abbildung 6-39: Leseschema B2: $\Delta V_{out}$ über $V_{offset}$ für $R_{OFF}/R_{ON}$ = 1000 (obere Reihe) und 10 (untere Reihe)*

Wie in Schema B1 gibt es für die Offsetspannung sowohl ein negatives wie auch ein positives Limit, ab dem die Crossbar nicht mehr ausgelesen werden kann. Sie liegen bei den gleichen Größenordnungen wie bei Schema B1.

Für nichtlineare Materialen sind die Ergebnisse der Simulation in Abbildung 6-40 ($R_{OFF}/R_{ON}$ = 1000) und Abbildung 6-41 ($R_{OFF}/R_{ON}$ = 10) dargestellt. Prinzipiell ergibt sich das gleiche Bild wie bei Leseschema B1. Für große $R_{OFF}/R_{ON}$-Verhältnisse kann bei gleich bleibendem $\Delta V_{out}$ der Wert von $R_{seg} = R_{DS,on}$ um ein bis zwei Größenordnungen größer werden als bei linearem Material. Der Bereich von $R_{seg} = R_{DS,on}$, in dem ein zu großes $\eta$ eine Verschlechterung bedeuten kann, ist bei diesem Leseschema kleiner als bei Schema B1. Im Vergleich zu Schema B1 lässt sich jedoch mit optimalem $\eta$ ein besseres Ergebnis erzielen.

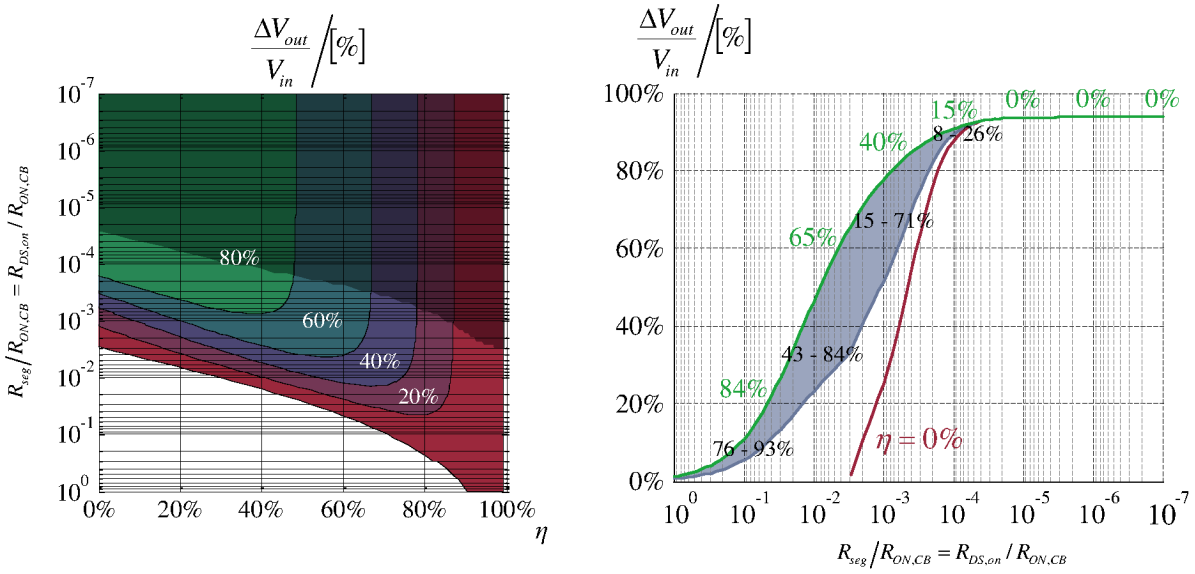



*Abbildung 6-40: Leseschema B2: $\Delta V_{out}$ über $\eta$ und $R_{seg} = R_{DS,on}$ (links); Mögliche Verbesserung durch nichtlineare Kennlinen: $\Delta V_{out}$ über $R_{seg} = R_{DS,on}$ für verschiedene Werte von $\eta$ (rechts); $R_{OFF}/R_{ON} = 1000$*

Für kleine $R_{OFF}/R_{ON}$-Verhältnisse führt ein nichtlineares Material selbst bei $R_{seg} = R_{DS,on} > 10^{-3}$ nur zu geringen Verbesserungen. Bis zu einem Wert von $R_{seg} = R_{DS,on} = 3 \cdot 10^{-3}$ kann ein zu großes $\eta$ eine Verringerung von $\Delta V_{out}$ bedeuten. Die Erklärung für diese Effekte ist die gleiche wie beim Leseschema B1.

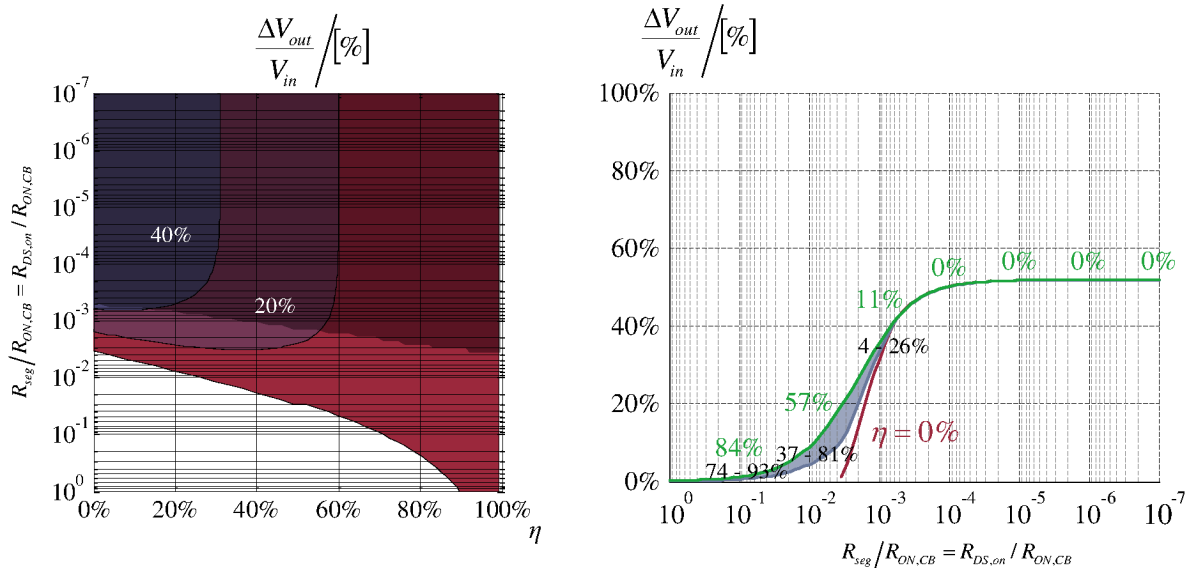



*Abbildung 6-41: Leseschema B2: $\Delta V_{out}$ über $\eta$ und $R_{seg} = R_{DS,on}$ (links); Mögliche Verbesserung durch nichtlineare Kennlinen: $\Delta V_{out}$ über $R_{seg} = R_{DS,on}$ für verschiedene Werte von $\eta$ (rechts); $R_{OFF}/R_{ON} = 10$*

### 6.2.5. Fazit für die spannungsgetriebene Spannungsauswertung

Dieses Leseschema erzielt für große $R_{OFF}/R_{ON}$-Verhältnisse bessere Ergebnisse als für kleine, allerdings nur unter der Voraussetzung, dass die Parasiten vernachlässigbar klein sind. Ist das nicht der Fall, kann der Signalhub größer ausfallen als bei Leseschema A. Wie bei Schema A müssen auch hier die Spannungen für die nichtselektierten Leitungen aus einer Folgerschaltung gewonnen werden, deren Offsetspannung nicht zu groß werden darf. Eine nichtlineare IV-Charakteristik hat kaum einen positiven Einfluss auf den Signalhub.

## 6.3. Stromgetriebene Stromauswertung (C)

Bei diesem Leseschema wird die Crossbar mit einer Stromquelle versorgt und der Strom durch die selektierte Junction gemessen. Die nicht selektierten Wort- und Bitleitungen werden entweder floatend gelassen, auf ein festes Potential oder auf die Spannung an der selektierten Bitleitung ($V_{ref}$) gelegt. Abbildung 6-42 zeigt drei verschiedene Möglichkeiten der Anordnung in der Crossbar. Zunächst wird analog zu Schema A mit nur einer Strommessung eine Auswertung untersucht (Schema C0). Das zugehörige Prinzipschaltbild ist in Abbildung 6-42a gezeigt.

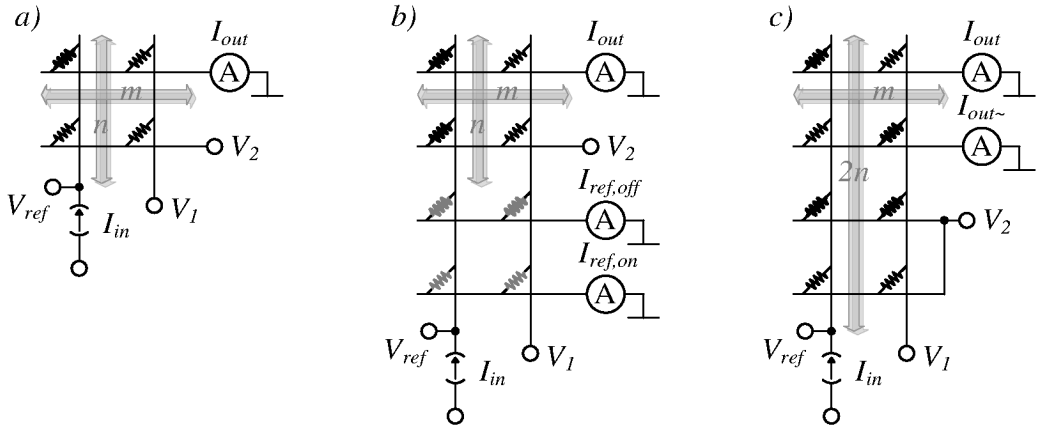



*Abbildung 6-42: Prinzipschaltbild der stromgetriebenen Stromauswertung:*
*a) keine Referenzzellen (C0)*
*b) globale Referenzzeilen (C1)*
*c) lokale Referenzzellen (C2)*

Werden die Wort- und Bitleitungen offen gelassen, dann ist $I_{in}$ die einzige Quelle im System und $I_{out}$ die einzige Senke. Damit gilt immer $I_{out} = I_{in}$ und die Crossbar ist nicht auslesbar.

Eine Beschaltung wie in Schema A, bei der der Stromab- und zufluss entlang des Strompfades minimiert wird, ist hier nicht sinnvoll, da bei einer optimalen Beschaltung ebenfalls $I_{out} = I_{in}$ gelten würde.

Werden die Wortleitungen auf GND geschaltet ($V_2 = 0$ V), dann funktioniert die Crossbar wie ein Stromteiler und es wird in $I_{out}$ ein Strom gemessen, der antiproportional zur Größe des zu messenden Widerstandes ist:

$$\frac{I_{out}}{I_{in}} = \frac{I_{junction}}{I_{ges}} = \frac{R_{ges}}{R_{junction}} = \frac{R_{sn} \parallel R_{junction}}{R_{junction}} = \frac{R_{sn}}{R_{sn} + R_{junction}}. \tag{6.17}$$

Allerdings lassen sich die Muster, bei denen alle Junctions $R_{OFF}$ bzw. $R_{ON}$ sind, nicht unterscheiden:

$$\frac{R_{sn}}{R_{sn}+R_{junction}} = \frac{\frac{R_{OFF}}{n-1}}{\frac{R_{OFF}}{n-1}+R_{OFF}} = \frac{\frac{R_{ON}}{n-1}}{\frac{R_{ON}}{n-1}+R_{ON}} = \frac{1}{n}. \tag{6.18}$$

Somit ist eine Auswertung mit dieser Beschaltung nicht möglich.

### 6.3.1. Auswertung über globale Referenzzellen

Wird der Strom, der parallel zur selektierten Wortleitung fließt, mit festen Werten in diesen Junctions (Referenzzellen) ebenfalls gemessen, dann lässt sich über das Verhältnis der beiden gemessenen Ströme eine Aussage über die Größe des zu messenden Widerstandes treffen. Abbildung 6-42b zeigt das Prinzipschaltbild mit globalen Referenzzeilen (Schema C1). Eine der beiden Zeilen enthält nur $R_{OFF}$-Junctions, die andere nur $R_{ON}$-Junctions. Der Mittelwert der beiden Ströme $I_{ref,off}$ und $I_{ref,on}$ ist die Entscheidungsschwelle für den Strom $I_{out}$. Liegt dieser darunter, handelt es sich bei $R_j$ um einen $R_{OFF}$-Widerstand, ansonsten um einen $R_{ON}$-Widerstand.

Zunächst werden die übrigen Wort- und Bitleitungen floatend gelassen. Der Strom $I_{in}$ wird so gewählt, dass die Spannung $V_{ref}$ für $R_{junction} = R_{OFF}$ maximal 1 V beträgt:

$$\begin{aligned} V_{ref,\max} &:= R_{OFF}\cdot I_{junction} = R_{OFF}\cdot I_{in}\cdot\frac{R_{sn,\max} \parallel R_{OFF}}{R_{OFF}} = I_{in}\cdot\left(\frac{R_{OFF}}{n-1}\middle\| R_{OFF}\middle\| R_{ON}\right)\middle\| R_{OFF} \\ &= I_{in}\cdot\frac{\frac{R_{OFF}}{n+1}\cdot R_{ON}}{\frac{R_{OFF}}{n+1}+R_{ON}} = I_{in}\cdot R_{ON}\cdot\frac{k}{k+n+1} \\ \Leftrightarrow \underline{\underline{I_{in}}} &= \frac{k+n+1}{k\cdot R_{ON}} \quad \text{mit} \quad k := \frac{R_{OFF}}{R_{ON}}. \end{aligned} \tag{6.19}$$

Als Bewertungskriterium wird neben der Verlustleistung $P_v$ und der maximalen Spannung über den Junctions der minimale Signalhub $\Delta I_{out}$ im Verhältnis zu $I_{in}$ herangezogen. Dabei ist $\Delta I_{out}$ bestimmt durch

$$\Delta I_{out} = I_{out} - \frac{I_{ref,off} + I_{ref,on}}{2} \tag{6.20}$$

und ist, je nachdem ob eine $R_{ON}$- oder eine $R_{OFF}$-Junction gelesen werden soll, entweder positiv oder negativ. Durch die Verwendung von Referenzzellen muss demnach nicht das globale Minimum der Ströme $I_{out}$ beim Lesen einer $R_{ON}$-Junction mit dem globalen Maximum beim Lesen einer $R_{OFF}$-Junction verglichen werden. Vielmehr wird der Differenzstrom $\Delta I_{out}$ für jedes Muster gebildet und anschließend das Minimum für alle Muster gesucht.

Abbildung 6-43 zeigt links das sich ergebende Ersatzschaltbild mit zusammengefassten Elementen für $R_{seg}$ und $R_{DS,on} \equiv 0$. Analysiert man den Stromfluss in dem Netzwerk,

dargestellt auf der rechten Seite von Abbildung 6-43, so kann man sehen, dass der größte Anteil des Stromes $I_{in}$ durch $R_{sn}$ fließt. Die Zahlen an den Pfeilen sind der prozentuale Anteil von $I_{in}$ für $R_j = R_{ON}$ beim Worst-Case-Muster. Zwar ist der Strom $I_{out}$ für $R_j = R_{OFF}$ absolut geringer, jedoch liegen beide Ströme $I_{out}$ über den Referenzströmen $I_{ref,off}$ und $I_{ref,on}$. Damit ist eine Auswertung mit einem Vergleich zu diesen Referenzströmen nicht möglich und die Crossbar nicht auslesbar.

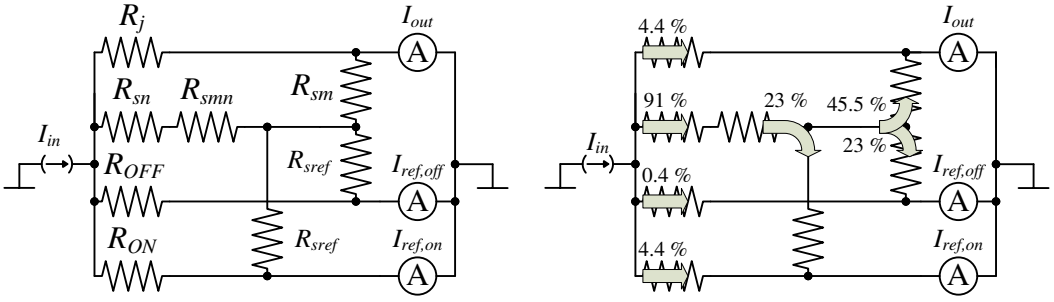



*Abbildung 6-43: Stromgetriebene Stromauswertung mit Referenzzeilen und floatenden Leitungen*

Wird $V_1$ oder $V_2$ auf 0 V gelegt, dann fließt der Strom durch $R_{sn}$ nicht mehr durch die Referenzzeilen und die selektierte Wortleitung ab und geht nicht mehr in die Messung ein. Der sich so ergebende maximale Signalhub $\Delta I_{out}$ lässt sich für eine $n \times n$ Crossbar und ein $R_{OFF}/R_{ON}$-Verhältnis von $k$ folgendermaßen bestimmen:

$$\frac{\Delta I_{out}}{I_{in}} = \frac{n \cdot k^2 + k - n \cdot k - 1}{(n \cdot k + k + 1)(n \cdot k + 2)}. \tag{6.21}$$

Für ein beliebig großes $R_{OFF}/R_{ON}$-Verhältnis ist der Maximalwert demnach

$$\lim_{k \to \infty} \left( \frac{\Delta I_{out}}{I_{in}} \right) = \frac{1}{n+1}. \tag{6.22}$$

Für eine 32×32 Crossbar würde das ein maximales $\Delta I_{out}$ von 3.03 % bedeuten.

Um den Signalhub zu verbessern, muss der Strom, der durch $R_{sn}$ fließt, minimiert werden. Hierfür kann $V_2$ auf $V_{ref}$ gelegt werden und $V_1$ auf 0 V, um einen zusätzlichen Stromfluss aus $V_2$ in die Messungen von $I_{out}$ und der beiden Referenzströme zu unterbinden. Der Nachteil dieser Beschaltung ist ein statischer Stromfluss von $V_{ref}$ nach 0 V durch den Widerstand $R_{smn}$, der die Verlustleistung erhöht. Abbildung 6-44 zeigt die Ergebnisse dieser Beschaltung: Der Signalhub $\Delta I_{out}$ erreicht für optimale Bedingungen bei einem $R_{OFF}/R_{ON}$-Verhältnis von 1000 knapp 50 % und bei einem Verhältnis von 10 knapp 40 %. Die maximale Spannung über den Junctions liegt ungefähr bei 100 % von $I_{in} \cdot R_{OFF}$. Die Verlustleistung ist jedoch erwartungsgemäß sehr hoch: Sie liegt mit ca. 3 mW zwei Größenordnungen höher als die besten Werte bei der Spannungsauswertung.

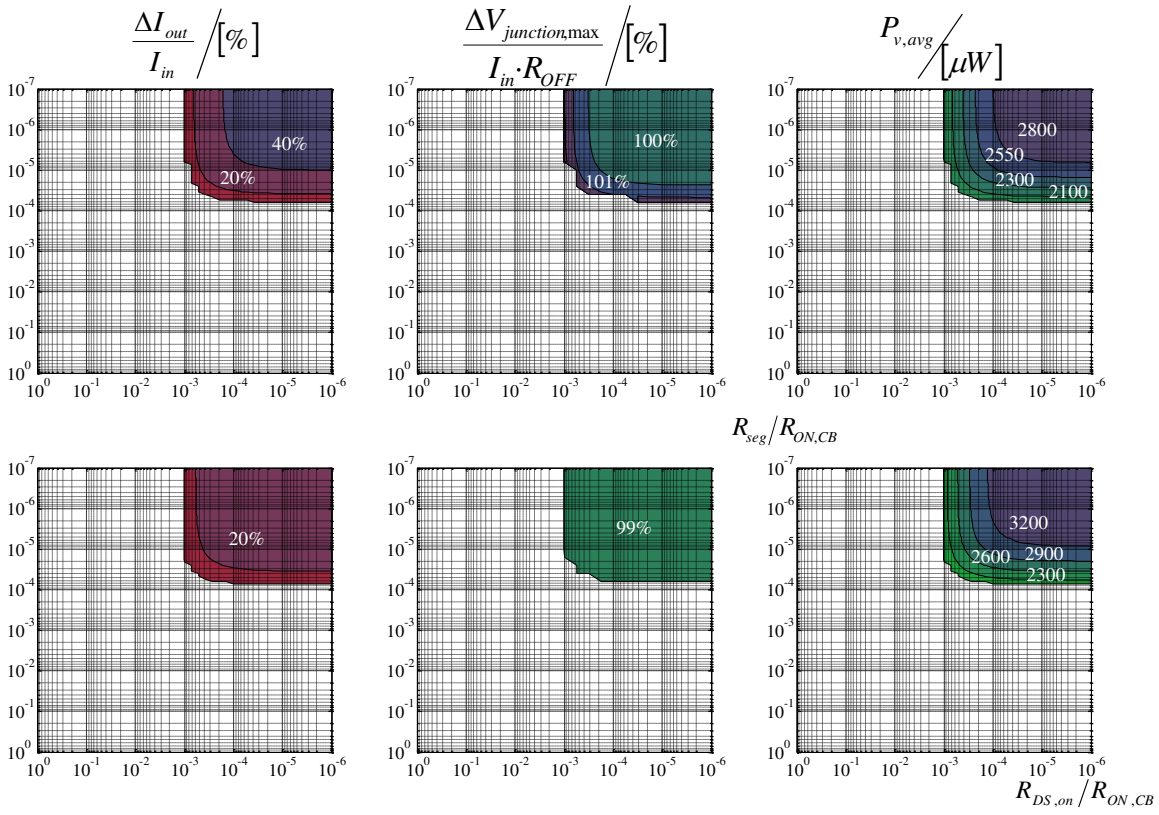



*Abbildung 6-44: Leseschema C1: $\Delta I_{out}$, $\Delta V_{junction}$ und $P_v$ für $R_{OFF}/R_{ON}$ = 1000 (obere Reihe) und 10 (untere Reihe)*

### 6.3.2. Auswertung über lokale Referenzzellen

Statt einen mittleren Referenzstrom aus globalen Referenzzeilen zu gewinnen, kann die Referenz auch lokal erzeugt werden. Hierfür wird jedes Bit in zwei komplementären Junctions abgespeichert, wie in Abbildung 6-45 gezeigt. Die bei einem Lesevorgang zeitgleich aus den beiden Junctions gewonnenen Ströme können direkt miteinander verglichen werden. Ist die Differenz positiv, wird der Strom durch eine $R_{OFF}$-Junction von dem Strom durch eine $R_{ON}$-Junction abgezogen und umgekehrt. Dieses Leseschema wird im Folgenden mit C2 bezeichnet.

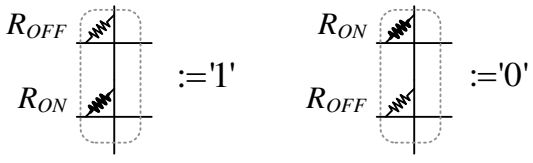



*Abbildung 6-45: Definition von logischer ‚1' und ‚0' bei komplementären Junctions*

Prinzipbedingt ergeben sich aus der komplementären Codierung folgende Begebenheiten:

- Die Crossbar ist doppelt so groß wie eine vergleichbare Crossbar mit einfacher Codierung.

- Der Schreibvorgang dauert doppelt so lang.
- Die Anzahl der $R_{OFF}$-Junctions in der Crossbar ist immer gleich der Anzahl der $R_{ON}$-Junctions.

Durch die paarweise Anordnung von $R_{ON}$- und $R_{OFF}$-Junctions ergeben sich bei diesem Leseschema andere Muster, die zu einem Worst-Case-Verhalten führen können, als bei den anderen Leseschemata. Abbildung 6-46 zeigt die Muster, die für das Schema C2 untersucht werden. Links in Abbildung 6-46 sind die Symbole der drei Widerstandsgruppen $R_{sn}$, $R_{smn}$ und $R_{sm}$ sowie des zu bestimmenden Junctionpaares $R_j$ dargestellt. Rechts werden die Symbole für die Widerstände $R_{sn}$ und $R_{sm}$ erklärt. Ein weißer Balken bedeutet, dass sämtliche Junctions einen $R_{OFF}$-Widerstand haben, ein schwarzer Balken steht für einen $R_{ON}$-Widerstand. Ein vertikal geteilter Balken bedeutet, dass die linke Hälfte nur aus $R_{ON}$-Junctions und die rechte Hälfte nur aus $R_{OFF}$-Junctions besteht oder umgekehrt. Die zugehörigen zweiten (unteren) Junctions sind immer komplementär zu den oberen ausgeführt.

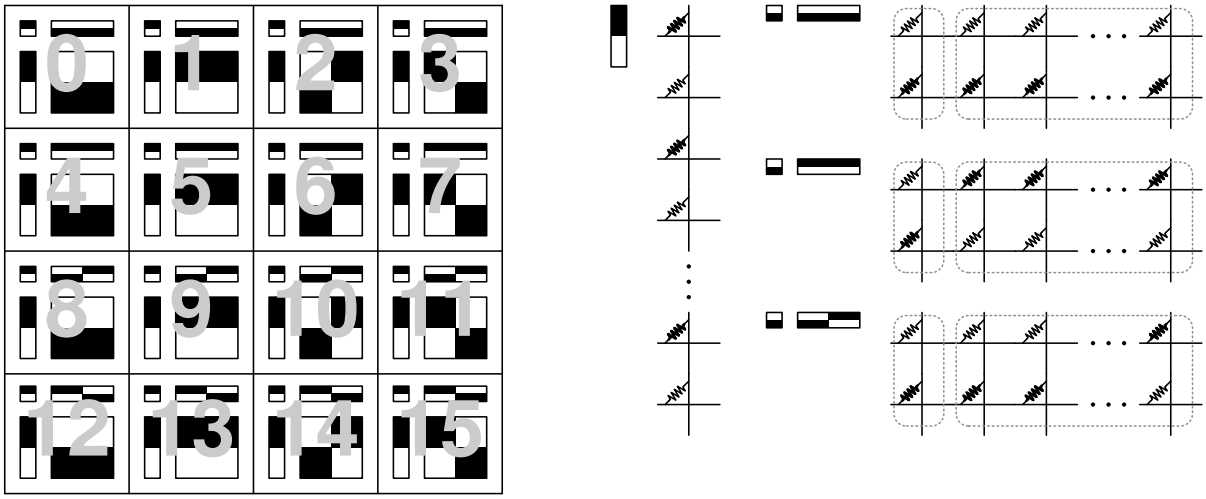



*Abbildung 6-46: Untersuchte Muster bei komplementären Junctions*

Für die Auswertung dieses Leseschemas wird die Differenz $\Delta I_{out}$ der Ströme $I_{out}$ und $I_{out\sim}$ gebildet (vgl Abbildung 6-42c). Ist $\Delta I_{out}$ positiv, muss nach Definition eine logische ‚0' gelesen worden sein, sonst eine logische ‚1'. Ist das im Vergleich mit dem $R_j$ des untersuchten Musters nicht der Fall, so ist die Crossbar für diese Kombination der untersuchten Parameter nicht lesbar.

Lässt man beim Schema C2 die Wort- und Bitleitungen floatend, so lässt sich nicht für alle Muster aus Abbildung 6-46 eine eindeutige Zuordnung herstellen. Unabhängig von $R_{seg}$ und $R_{DS,on}$ ergeben die Muster 0-3 immer eine negative und die Muster 4-7 immer eine positve Differenz. In beiden Fällen sorgt der Widerstand $R_{sm}$ dafür, dass das Ergebnis durch den Strom, der durch den Rest der Crossbar fließt, verfälscht wird.

Wird die Spannung $V_2$ auf 0 V gelegt, so wird dieser Effekt unterbunden. Wie beim Schema C1 lässt sich ein theoretisches $\Delta I_{out}$ für optimale Werte von $R_{seg}$ und $R_{DS,on}$ bestimmen:

$$\frac{\Delta I_{out}}{I_{in}} = \frac{k-1}{n\cdot(1+k)}. \tag{6.23}$$

Für ein beliebig großes $R_{OFF}/R_{ON}$-Verhältnis ist der Maximalwert demnach

$$\lim_{k\to\infty}\left(\frac{\Delta I_{out}}{I_{in}}\right) = \frac{1}{n}. \tag{6.24}$$

Das sich ergebende $\Delta I_{out}$ ist folglich nur unwesentlich größer als bei der identischen Beschaltung von Schema C1: maximal 3.13 % bei einer 32×32 Crossbar.

Wie beim Leseschema C1 kann auch hier der Stromfluss über $R_{sn}$ minimiert werden, indem die Wortleitungen mit $V_2$ auf $V_{ref}$ gelegt werden und die Bitleitungen mit $V_1$ auf 0 V, um einen zusätzlichen Stromfluss aus $V_2$ in die Messungen von $I_{out}$ und $I_{out\sim}$ zu unterbinden. Der Strom $I_{in}$ wird hierbei so begrenzt, dass die Spannung $V_{ref}$ maximal 1 V beträgt. Abbildung 6-47 zeigt die Ergebnisse dieser Beschaltung des Leseschemas C2. Der Signalhub hat sich gegenüber dem Leseschema C1 um ca. einen Faktor zwei verbessert. Die maximale Spannung über den Junctions ist durch die Begrenzung von $I_{in}$ gegenüber C1 gleich geblieben. Die Verlustleistung hat sich durch die größere Crossbar erhöht. Hier trägt wie bei C1 der statische Stromfluss von $V_{ref}$ nach 0 V durch $R_{smn}$ den größten Anteil.

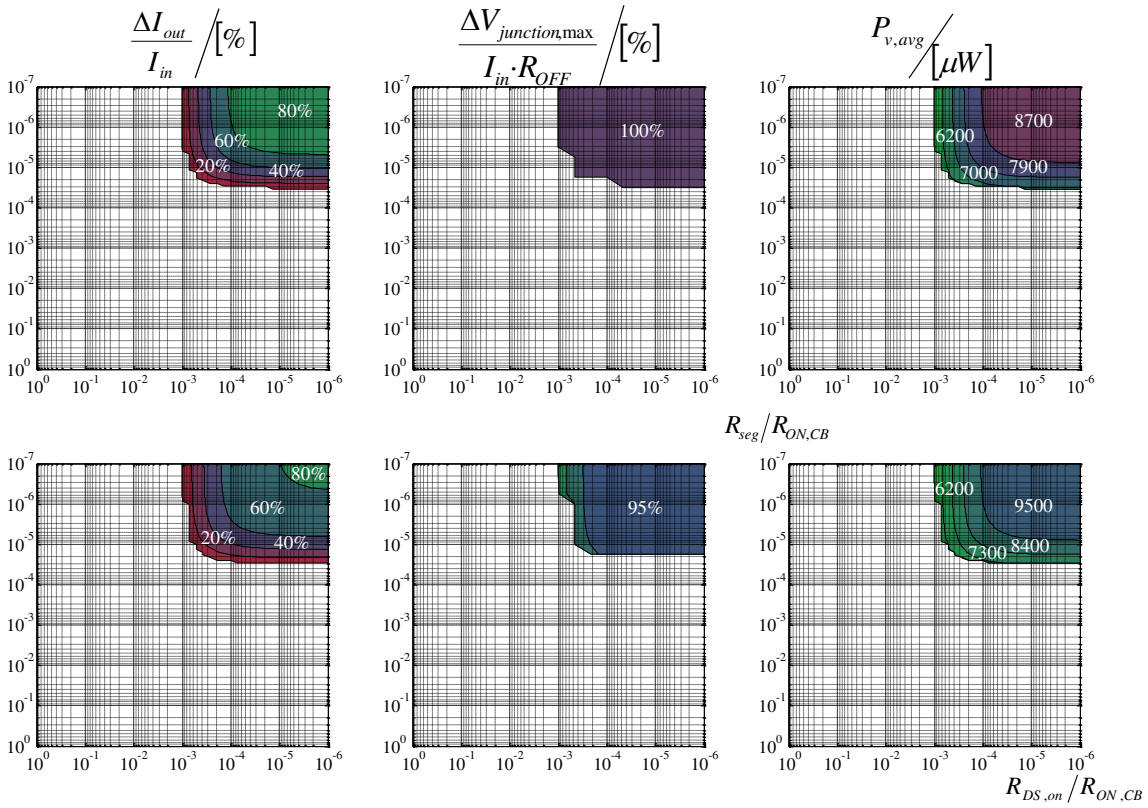



*Abbildung 6-47: Leseschema C2: $\Delta I_{out}$, $\Delta V_{junction}$ und $P_v$ für $R_{OFF}/R_{ON}$ = 1000 (obere Reihe) und 10 (untere Reihe)*

Abbildung 6-48 zeigt den Einfluss der Offsetspannung des Spannungsfolgers. Für negative Offsetspannungen ist das Leseschema unempfindlich bis zu einer Größenordnung von -10 mV. Positive Offsetspannungen haben keinen negativen Einfluss auf den Signalhub. Der scheinbare positive Einfluss auf $\Delta I_{out}$ lässt sich mit der Normierung auf $I_{in}$ erklären: Der Strom aus $V_{ref}$ entlang der Wortleitungen durch den Widerstand $R_{sn}$ wirkt wie eine Erhöhung von $I_{in}$. Daher lässt sich nur der zum Eingangsstrom $I_{in}$ relative Signalhub verbessern, eine erhöhte Unempfindlichkeit gegenüber dem Widerstand $R_{seg}$ oder $R_{DS,on}$ tritt nicht ein. Ferner ist die maximale Spannung über den Junctions um $V_{offset}$ erhöht.

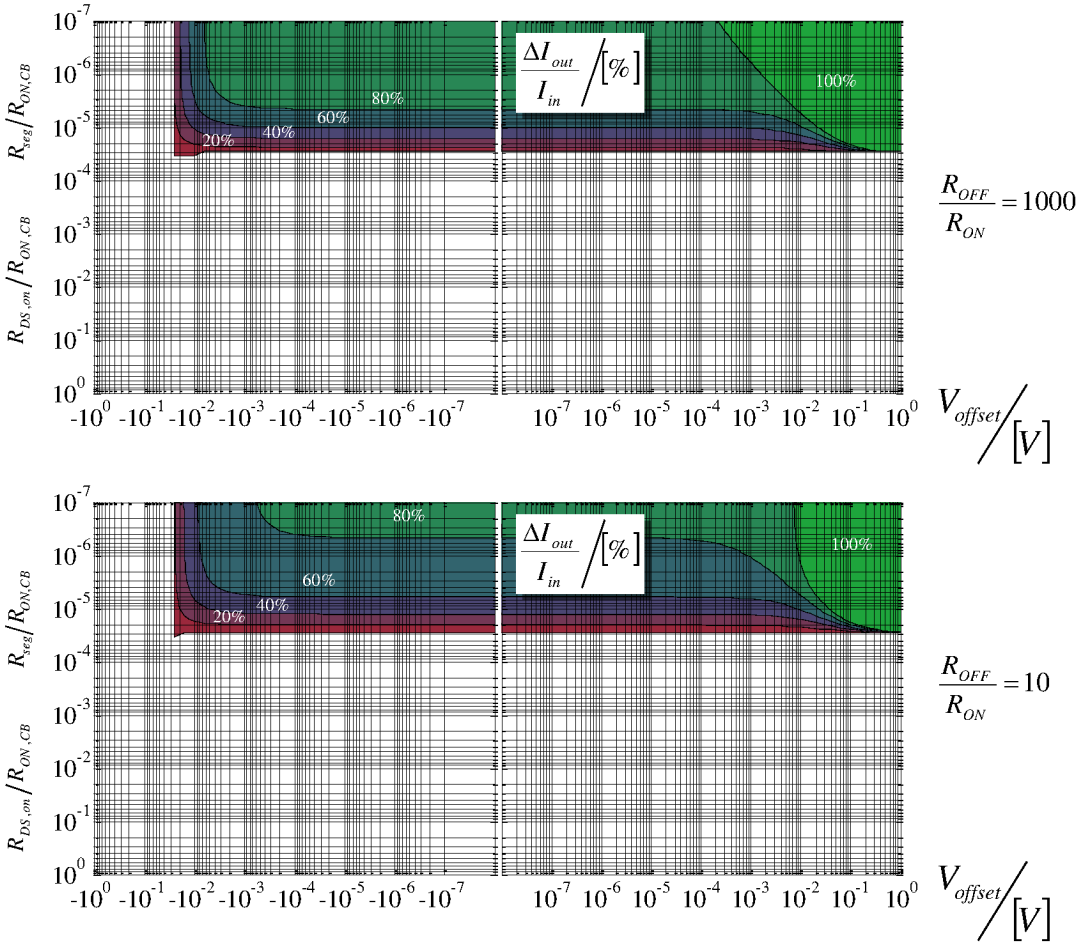



*Abbildung 6-48: Leseschema C2: $\Delta I_{out}$ über $V_{offset}$ für $R_{OFF}/R_{ON}$ = 1000 (obere Reihe) und 10 (untere Reihe)*

### 6.3.3. Fazit für die stromgetriebene Stromauswertung

Dieses Leseschema ist im Vergleich mit den anderen untersuchten Schemata in keinerlei Hinsicht von Vorteil. Beschaltungen, die überhaupt nennenswerte Signalhübe ermöglichen, haben eine um zwei Größenordnungen höhere Verlustleistung, als es bei den Leseschemata A und B der Fall ist.

## 6.4. Spannungsgetriebene Stromauswertung (D)

Bei der spannungsgetriebenen Stromauswertung handelt es sich prinzipiell um die analoge Schaltung zur stromgetriebenen Spannungsauswertung. Sofern die parasitären Ströme in der Crossbar perfekt unterdrückt werden können, kann der Wert von $R_j$ über den Zusammenhang $I_{out} = V_{in}/R_j$ errechnet werden.

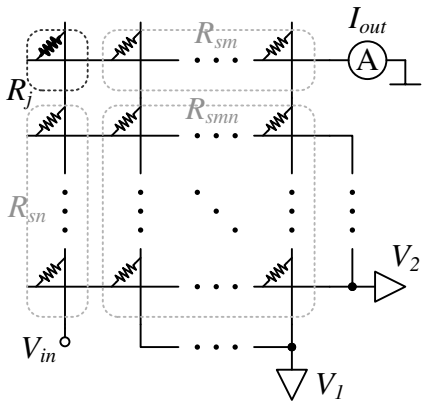



*Abbildung 6-49: Prinzipschaltbild für die spannungsgetriebene Stromauswertung*

Lässt man die nicht selektierten Wort- und Bitleitungen floatend (D0), so lässt sich zeigen, dass für bestimmte Muster eine Unterscheidung zwischen $R_j = R_{ON}$ und $R_j = R_{OFF}$ nur bis zu einer Crossbar-Größe von 3×3 möglich ist:

$$\left.\frac{\Delta I_{out}}{V_{in}/R_{ON}}\right|_{wc} = -\frac{(k-1)\cdot(n^2-4n+2)}{k\cdot(2n-1)}$$

$$\lim_{k\to\infty}\left(\left.\frac{\Delta I_{out}}{V_{in}/R_{ON}}\right|_{wc}\right) = -\frac{n^2-4n+2}{2n-1} = -\frac{\left(n-2-\sqrt{2}\right)\cdot\left(n-2+\sqrt{2}\right)}{2n-1} \qquad (6.25)$$

$$> 0 \text{ für } \underline{2-\sqrt{2} < n < 2+\sqrt{2}} \qquad \text{mit } k := \frac{R_{OFF}}{R_{ON}}; R_{DS,on} \equiv 0; R_{seg} \equiv 0.$$

### 6.4.1. Beschaltete Wortleitungen (0 V)

Werden die Wortleitungen mit $V_2 = 0$ V beschaltet und die Bitleitungen floatend gelassen (D1), so lässt sich der parasitäre Strom von $V_{in}$ durch $R_{sn}$, $R_{smn}$ und $R_{sm}$ nach GND unterbinden bzw. reduzieren. Zwar ist der Stromfluss durch $R_{sn}$ durch diese Beschaltung vergrößert, dieser Strom fließt jedoch in das als Senke fungierende Potential $V_2 = 0$ V ab. Über den Widerstand $R_{sm}$ liegt im Idealfall keine Spannung an, somit fließt auch kein Strom, der als zusätzlicher Messstrom das Ergebnis verfälschen würde.

Abbildung 6-50 zeigt die Ergebnisse der Simulation des Leseschemas D1: Das Leseschema erzielt sowohl für große wie auch für kleine $R_{OFF}/R_{ON}$-Verhältnisse ähnliche Signalhübe $\Delta I_{out}$ und eine vergleichbare mittlere Verlustleistung $P_{v,avg}$. Zwischen $R_{DS,on}/R_{ON,CB} = 10^{-3}$ und $10^{-1}$ sinkt $\Delta I_{out}$ von über 80 % auf unter 20 %. Für $R_{seg}/R_{ON,CB} > 10^{-4}$ und $< 10^{-2}$ verringert sich $\Delta I_{out}$

von über 80 % auf 0 %. Für $R_{seg}/R_{ON,CB} > 3 \cdot 10^{-3}$ kann die Crossbar nicht mehr ausgelesen werden.

Im Vergleich zum Leseschema A1 ist der Signalhub für große $R_{OFF}/R_{ON}$-Verhältnisse besser und für kleine $R_{OFF}/R_{ON}$-Verhältnisse vergleichbar. Die Verlustleistung ist fünf beziehungsweise 2-3 mal höher als beim Schema A1. Die maximale Spannung über den Junctions ist für beide Leseschemata vergleichbar. Im Vergleich zum Leseschema A2 ist der Signalhub für große $R_{OFF}/R_{ON}$-Verhältnisse geringfügig besser, für kleine $R_{OFF}/R_{ON}$-Verhältnisse schlechter. Die Spannung über den Junctions ist ~1.5-mal geringer für große $R_{OFF}/R_{ON}$ und um den Faktor zwei geringer für kleine $R_{OFF}/R_{ON}$ im Vergleich zu A2. Die Verlustleistung ist unabhängig von der Größe von $R_{OFF}/R_{ON}$ ungefähr um den Faktor zwei größer.

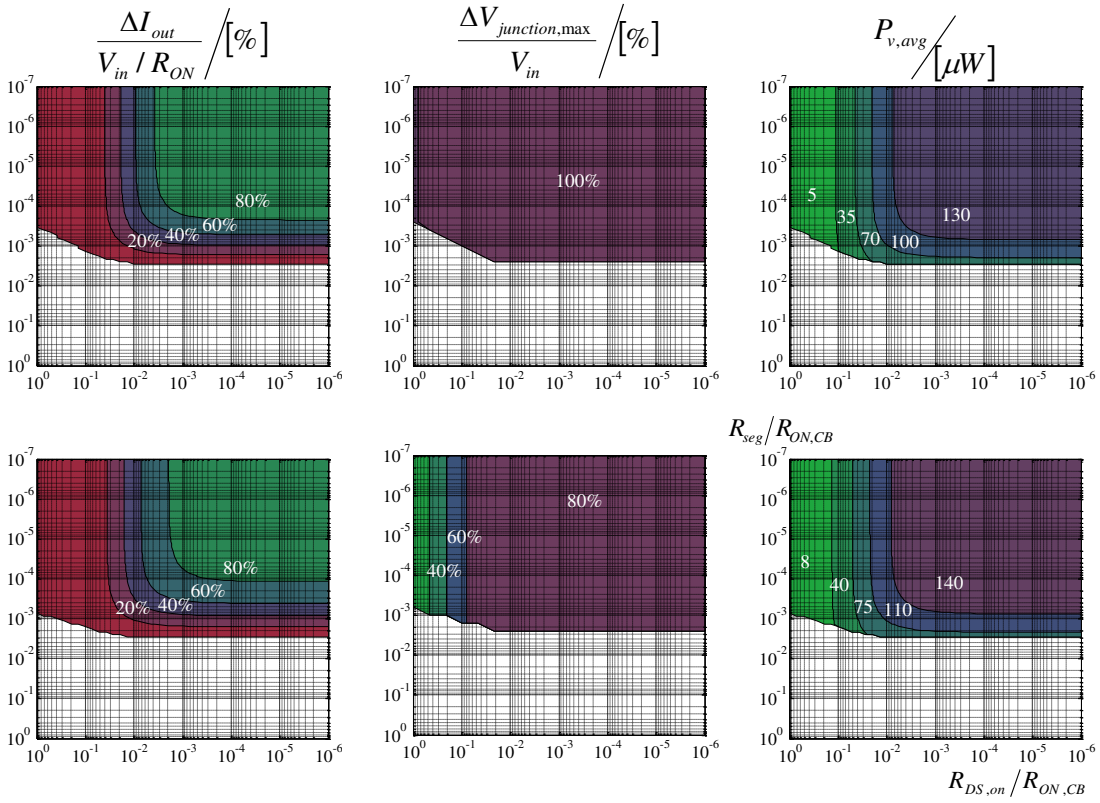



*Abbildung 6-50: Leseschema D1: $\Delta I_{out}$, $\Delta V_{junction}$ und $P_v$ für $R_{OFF}/R_{ON}$ = 1000 (obere Reihe) und 10 (untere Reihe)*

Die Ergebnisse der Simulation mit nichtlinearem Material sind in Abbildung 6-51 ($R_{OFF}/R_{ON} = 1000$) und Abbildung 6-52 ($R_{OFF}/R_{ON} = 10$) dargestellt. Unabhängig von der Größe des $R_{OFF}/R_{ON}$-Verhältnisses führt eine nichtlineare Kennlinie bei diesem Leseschema zu keiner Verbesserung. Erst ab einem $R_{seg} = R_{DS,on} > 10^{-3}$ und damit einem $\Delta I_{out}$ von kleiner 30 % ist eine Verbesserung des Signalhubes möglich. Bei kleineren Werten von $R_{seg} = R_{DS,on}$ führt eine nichtlineare Kennlinie immer zu einer Verschlechterung von $\Delta I_{out}$.

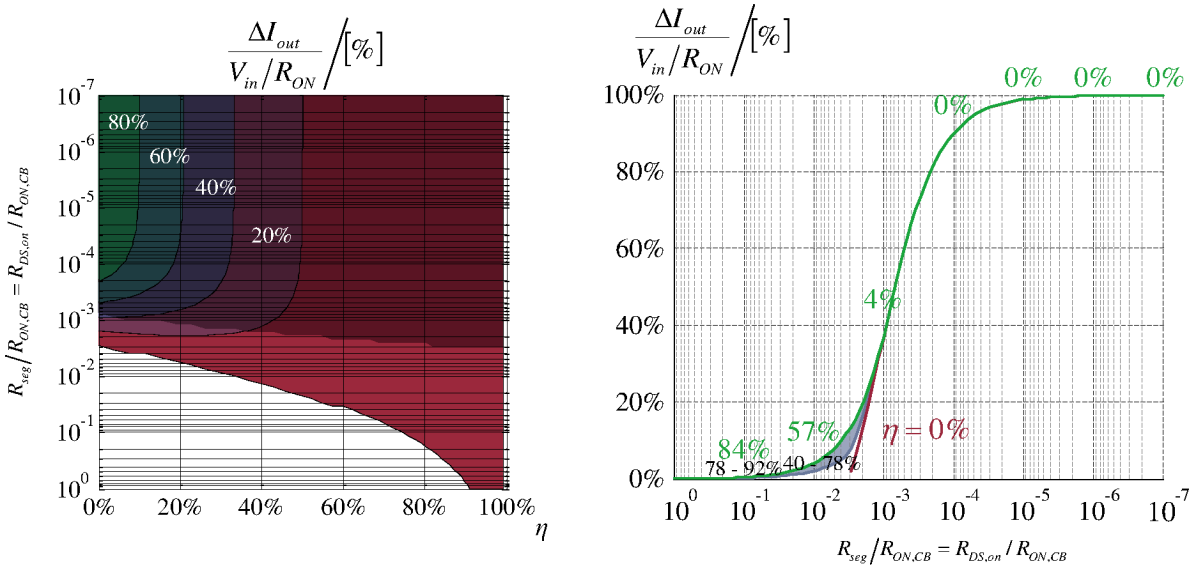



*Abbildung 6-51: Leseschema D1: $\Delta I_{out}$ über $\eta$ und $R_{seg} = R_{DS,on}$ (links); Mögliche Verbesserung durch nichtlineare Kennlinen: $\Delta V_{out}$ über $R_{seg} = R_{DS,on}$ für verschiedene Werte von $\eta$ (rechts); $R_{OFF}/R_{ON} = 1000$*

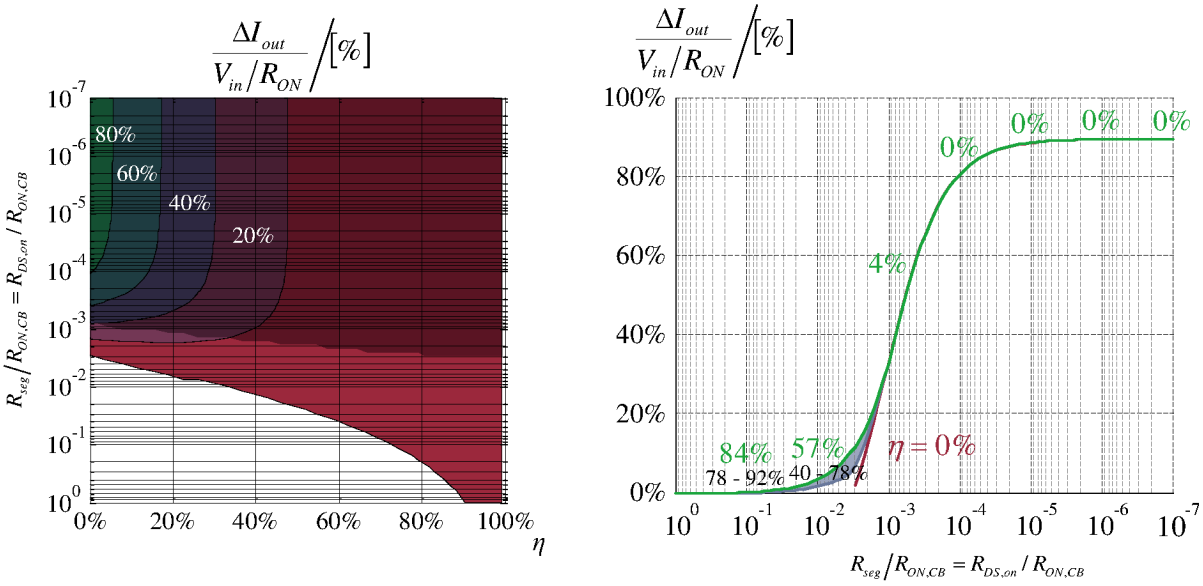



*Abbildung 6-52: Leseschema D1: $\Delta I_{out}$ über $\eta$ und $R_{seg} = R_{DS,on}$ (links); Mögliche Verbesserung durch nichtlineare Kennlinen: $\Delta V_{out}$ über $R_{seg} = R_{DS,on}$ für verschiedene Werte von $\eta$ (rechts); $R_{OFF}/R_{ON} = 10$*

Die Erklärung hierfür liefern die Kurven in Abbildung 6-53. Wie bei der spannungsgetriebenen Spannungsauswertung (vgl. Abbildung 6-36) sind zwei gegenläufige Effekte für den beschriebenen Kurvenverlauf verantwortlich. Vernachlässigt man den Einfluss der parasitären Elemente, so ergibt sich ein $\Delta I_{out}$ über der Nichtlinearität $\eta$, wie in Abbildung 6-53 links dargestellt. Die Kurve ist auf das $\Delta I_{out}$ bei $\eta = 0$ normiert. Eine größere Nichtlinearität führt immer zu einem geringeren $\Delta I_{out}$.

Gleichzeitig verringert sich durch die Nichtlinearität der Anteil des Stromes, der über den Widerstand $R_{sm}$ zur Messung beiträgt. In Abbildung 6-53 rechts dargestellt ist das Verhältnis der Ströme durch $R_{sm}$ und $R_j$. Dies führt zu einem erhöhten $\Delta I_{out}$.

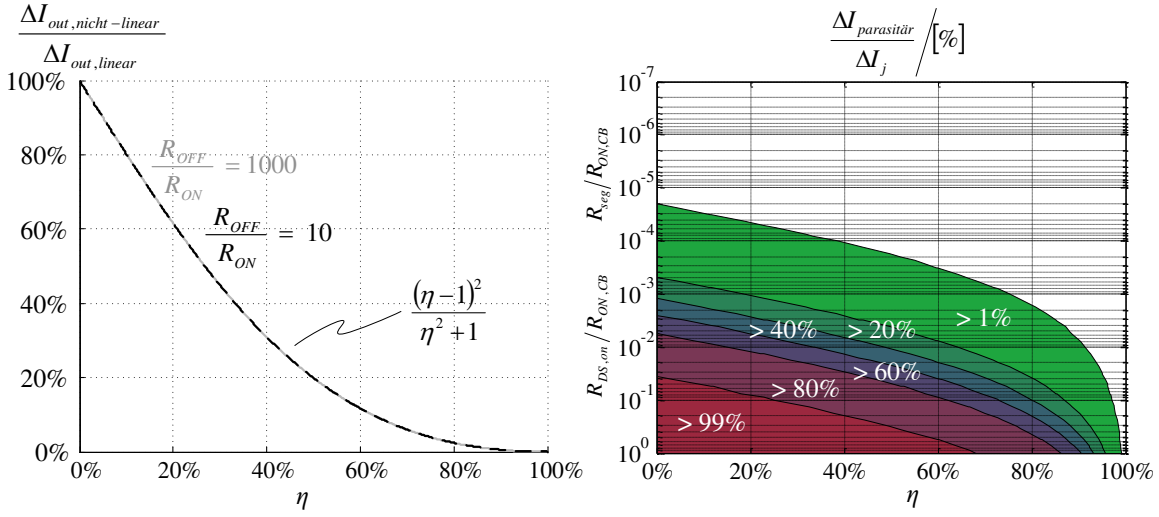



*Abbildung 6-53: $\Delta I_{out}$ über $\eta$ (links). Verhältnis von parasitärem $\Delta I$ zum $\Delta I$ der Junction über $R_{DS,on}$ und $R_{seg}$ sowie $\eta$ (rechts).*

Die prozentuale Abnahme von $\Delta I_{out}$ in Abhängigkeit von $\eta$ ist bei diesem Leseschema deutlich stärker ausgeprägt, als die Abnahme von $\Delta V_{out}$ bei den Schemata B1 und B2.

### 6.4.2. Beschaltete Wort- und Bitleitungen (beide 0 V)

Werden zusätzlich zu den Wortleitungen ebenfalls die Bitleitungen mit 0 V beschaltet (Schema D2), so ergibt sich ein ähnliches Ergebnis wie bei Schema D1. Abbildung 6-54 zeigt, dass sich die Empfindlichkeit gegenüber $R_{seg}$ leicht verringert, gegenüber $R_{DS,on}$ jedoch erhöht hat. Die Verlustleistung ist im Vergleich zu D1 leicht erhöht.

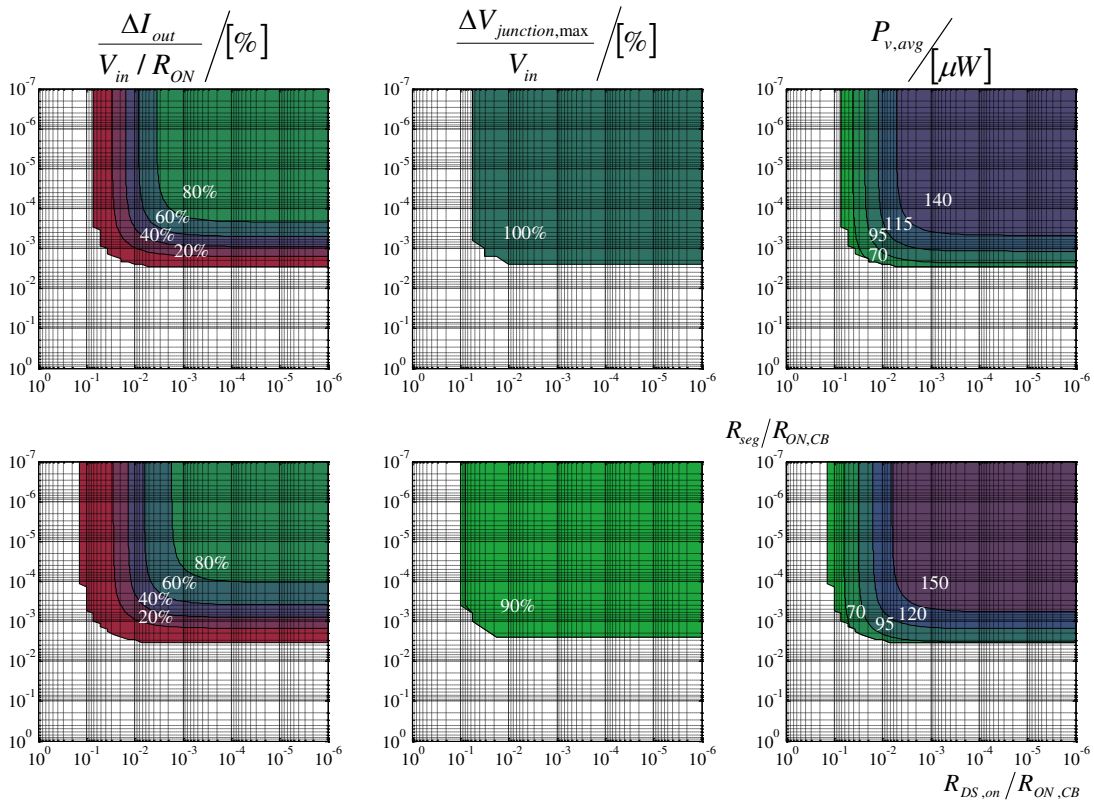



*Abbildung 6-54: Leseschema D2: $\Delta I_{out}$, $\Delta V_{junction}$ und $P_v$ für $R_{OFF}/R_{ON}$ = 1000 (obere Reihe) und 10 (untere Reihe)*

### 6.4.3. Beschaltete Wortleitungen ($V_{in}$) und Bitleitungen (0 V)

Eine weitere Möglichkeit der Beschaltung besteht darin, die Wortleitungen mit dem Potential $V_{in}$ zu verbinden, um den Spannungsabfall über $R_{sn}$ zu verringern. Dann müssen gleichzeitig die Bitleitungen mit 0 V verbunden werden, um einen Stromfluss über $R_{sm}$ zu vermeiden. Ein Nachteil dieser Beschaltung (Schema D3) liegt darin, dass über den Widerstand $R_{smn}$ die Spannung $V_{in}$ abfällt und somit eine hohe statische Verlustleistung auftritt. Abbildung 6-55 zeigt das Ergebnis der Simulation. Gegenüber D1 und D2 ergibt sich keine Verbesserung für den Signalhub $\Delta I_{out}$. Die Verlustleistung ist gegenüber D1 und D2 ungefähr um den Faktor 50 erhöht.

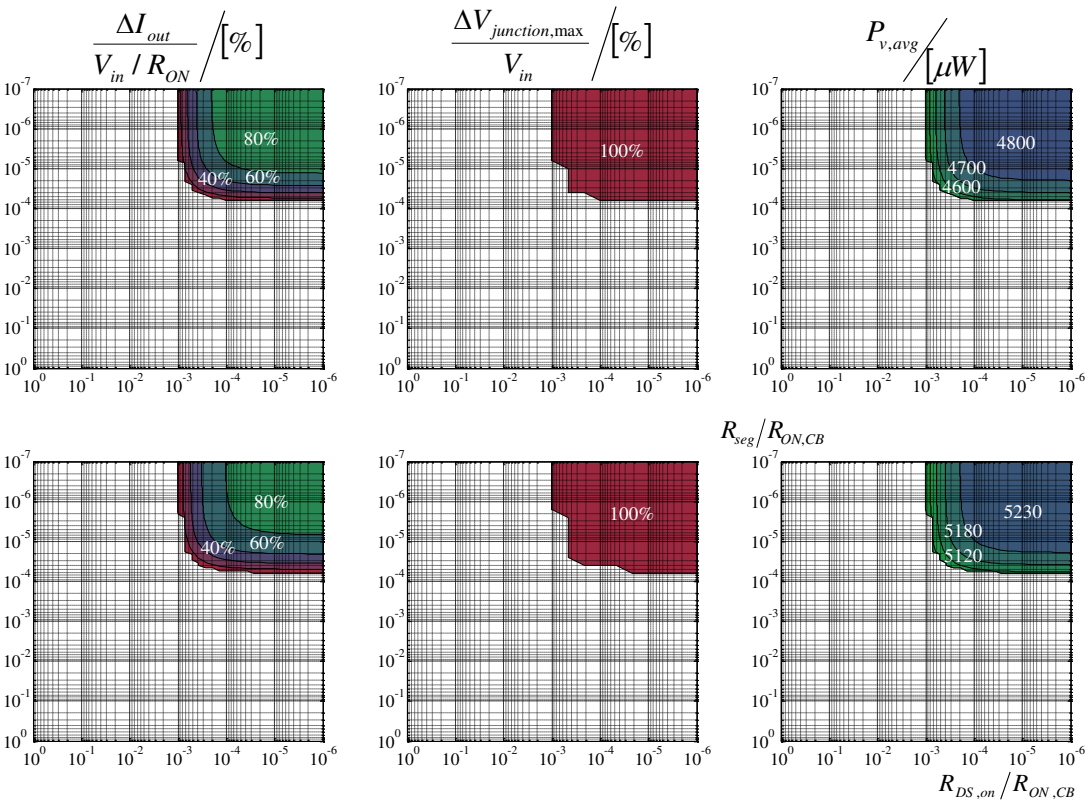



*Abbildung 6-55: Leseschema D3: $\Delta I_{out}$, $\Delta V_{junction}$ und $P_v$ für $R_{OFF}/R_{ON}$ = 1000 (obere Reihe) und 10 (untere Reihe)*

Vergleicht man die Summe der Ströme über $R_{sm}$ der Schemata D1 und D3, so lässt sich zeigen, dass das Schema D1 die parasitären Ströme, die das Messergebnis beeinflussen, um ein bis zwei Größenordnungen besser reduziert als das Schema D3. Abbildung 6-56 zeigt die Summe der Ströme über $R_{sm}$ in Abhängigkeit von $R_{seg} = R_{DS,on}$.

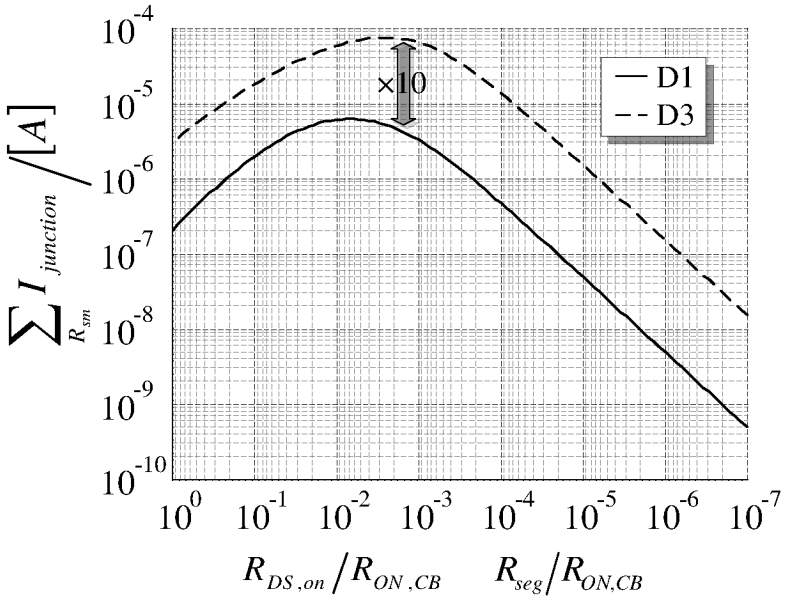



*Abbildung 6-56: Vergleich der Ströme durch $R_{sm}$ für die Schemata D1 und D3*

### 6.4.4. Fazit für die stromgetriebene Stromauswertung

Mit diesem Leseschema lassen sich ohne den Einsatz von Folgerschaltungen Signalhübe wie bei den Schemata A und B erzielen. Die Abhängigkeit von den parasitären Elementen ist dabei geringer. Eine nichtlineare IV-Charakteristik verbessert das Ergebnis nicht. Die Wandlung des Ausgangssignal muss durch einen Transimpedanzwandler erfolgen.

## 6.5. Vergleich der Leseschemata

Um die einzelnen Leseschemata miteinander vergleichen zu können, werden die in Kapitel 6.1 bis 6.4 gezeigten Diagramme auf wenige Vergleichswerte reduziert. Die Leseschemata werden anhand ihres Signalhubes ($\Delta V_{out}$ / $\Delta I_{out}$), ihrer Empfindlichkeit gegenüber parasitären Elementen ($R_{seg}$ und $R_{DS,on}$), der maximal auftretenden Spannung, ihrer Verlustleistung und, sofern vorhanden, der Abhängigkeit gegenüber Offsetspannungen des Spannungsfolgers bewertet. Als Klassifizierung werden diese Bewertungskriterien in acht Klassen unterteilt. Bewertet werden nur die Ergebnisse der linearen IV-Charakteristiken.

Tabelle 6-2 gibt eine Übersicht über die Klassengrenzen der sieben Bewertungskriterien. Für Schemata, die nur für eine bestimmte Crossbar-Größe oder nur für ein bestimmtes Muster auszulesen sind, wird keine Bewertung vorgenommen.

*Tabelle 6-2: Bewertungskriterien für die Leseschemata*

| Bewertung | max. $\Delta V_{out}$ \| $\Delta I_{out}$ | $\Delta V_{out}$ \| $\Delta I_{out}$ mindestens 30 % | | | | | |
|---|---|---|---|---|---|---|---|
| | | max. $R_{seg}$ | max. $R_{DS,on}$ | max. $\Delta V_j$ | max. $P_v$ | max. negativer $V_{offset}$ | max. positiver $V_{offset}$ |
| sehr gut geeignet | > 90 % | > $10^{-1}$ | > $10^{-1}$ | < 0.5 | < 1µW | keine | keine |
| gut geeignet | > 75 % | > $10^{-2}$ | > $10^{-2}$ | < 1 | < 10µW | > $-10^{-1}$ V | > $10^{-1}$ V |
| geeignet | > 50 % | > $10^{-3}$ | > $5 \cdot 10^{-3}$ | < 1.5 | < 25µW | > $-10^{-2}$ V | > $10^{-2}$ V |
| bedingt geeignet | > 30 % | > $10^{-4}$ | > $10^{-3}$ | < 2 | < 50µW | > $-10^{-3}$ V | > $10^{-3}$ V |
| eventuell ungeeignet | < 30 % | < $10^{-4}$ | < $10^{-3}$ | > 2 | > 50µW | < $-10^{-3}$ V | < $10^{-3}$ V |
| eher ungeeignet | < 20 % | < $10^{-5}$ | < $5 \cdot 10^{-4}$ | > 5 | > 100µW | < $-10^{-4}$ V | < $10^{-4}$ V |
| ungeeignet | < 10 % | < $10^{-6}$ | < $10^{-4}$ | > 10 | > 1mW | < $-10^{-5}$ V | < $10^{-5}$ V |
| keine Messung möglich | k.W. (keine Werte) | | | | | | |

Die Klassifizierungsgrenzen der verschiedenen Merkmale erklären sich im Einzelnen wie folgt:

**Signalhub: Maximales $\Delta V_{out}$ bzw. $\Delta I_{out}$**

Dieser Wert ist angegeben in Bezug auf die Eingangsgröße in Prozent. Die Einteilung der Klassengrenzen ist willkürlich. Je größer der Wert ist, desto besser. Allerdings handelt es sich dabei um eine theoretische Größe, die nur mit idealen Parasiten erreicht werden kann.

Für die folgenden Bewertungskriterien wird vorausgesetzt, dass der Signalhub mindestens 30 % des Eingangssignals beträgt. In dieser Arbeit wird der höhere der beiden Ausgangspegel

auf 1 V normiert. Damit beträgt der hier geforderte Signalhub 300 mV. Leseverstärker aktueller Speichertechnologien arbeiten in der Regel mit differentiellen Signalhüben von kleiner 100 mV [120]. Die Forderung nach 30 % Signalhub ist aber aus folgenden Gründen sinnvoll:

1. Mit der Zunahme der Stromdichte bei kleinen lateralen Abmessungen der Crossbar-Elektroden (vgl. Kapitel 3.4) sind Lesespannungen von 1 V nicht realisierbar. Selbst Schreibspannungen von 1 V können problematisch sein. Somit werden realistische Lesespannungen kleiner als 500 mV sein müssen und der erzielbare Signalhub maximal 150 mV.
2. Die Signalhübe gelten nur unter idealen Voraussetzungen. Mögliche Bauelementstreuungen müssen in die Betrachtung mit einbezogen werden.
3. Prinzipiell lassen sich mit ausreichend großen Kapazitäten beliebig kleine Eingangssignale detektieren. Um einen schnellen Speicherzugriff zu gewährleisten, ist jedoch ein möglichst großer Signalhub wünschenswert.

**Abhängigkeit von Parasiten: Maximales $R_{seg}$**

Hier wird das maximal erlaubte $R_{seg}/R_{ON,CB}$ betrachtet. Je größer der Wert ist, desto kleiner dürfen die Abmessungen der Crossbar-Elektroden werden und desto größer ist die Auswahl an möglichen Materialien für die Elektroden. Die Größe des Segmentwiderstandes einer Junction $R_{seg}$ liegt laut Kapitel 3.3.1 zwischen 1 Ω und 10 kΩ. Wird ein typischer Wert für $R_{ON}$ angenommen, so folgt bei $R_{ON}$ = 100 kΩ, dass gelten muss: $10^{-5} < R_{seg}/R_{ON} < 10^{-1}$. Die Grenzen der Klassen orientieren sich an diesem Bereich.

**Abhängigkeit von Parasiten: Maximales $R_{DS,on}$**

Dieses Merkmal beschreibt den maximalen Widerstand der Auswahltransistoren $R_{DS,on}$ im Verhältnis zum $R_{ON}$-Widerstand in der Crossbar $R_{ON,CB}$. Dieser $R_{DS,on}$ liegt laut Kapitel 3.3.2 zwischen 100 Ω und 10 kΩ. Bei $R_{ON}$ = 100 kΩ folgt daraus $10^{-3} < R_{DS,on}/R_{ON,CB} < 10^{-1}$.

**Maximales $\Delta V_{Junction}$**

Die maximal in der Crossbar auftretende Spannung kann größer sein, als der maximal angestrebte „high“-Pegel. Der dargestellte Wert ist der Faktor zwischen dieses beiden Werten. Ein hoher Faktor bedeutet, dass die Spannung $V_{in}$ (der Strom $I_{in}$) reduziert werden muss, um die Schreibspannung bei einzelnen Junctions während des Lesevorganges nicht zu überschreiten.

**Maximal auftretende Verlustleistung $P_v$**

Die Verlustleistung von Flash-Speichern liegt für die Leseoperation in der Größenordnung von $10^{-3}$ W. Diese Verlustleistung beinhaltet allerdings sämtliche Ansteuer- und Auswerteschaltungen. Die obere Grenze der Klassifizierung orientiert sich an diesem Wert, die untere Grenze ist willkürlich um den Faktor 1000 darunter angesetzt.

Die ermittelte Verlustleistung ist die mittlere Verlustleistung aller untersuchten Muster bei $R_{ON}$ = 100 kΩ.

**Maximale Spannung $V_{offset}$**

Laut Tabelle 3-1 liegt der Bereich der Offsetspannungen von Operationsverstärkern zwischen 1 µV und 10 mV. Die Grenzen der Klassifizierung orientieren sich an diesen Werten.

Tabelle 6-3 zeigt die sich ergebende Tabelle für die untersuchten Leseschemata. In der Spalte „Bezeichnung“ findet sich die im Fließtext verwendete Bezeichnung für das entsprechende Leseschema. Als Kurzbeschreibung sind zusätzlich die Form der Quelle und der Messung sowie die Beschaltung der Wort- und Bitleitungen aufgeführt. Eingeklammerte Werte sind der Vollständigkeit halber in die Tabelle aufgenommen, hier wird der erforderliche Mindestsignalhub von 30 % nicht erreicht, stattdessen gelten die Werte für einen Signalhub von 2 %.

Dargestellt sind die sieben Merkmale für ein $R_{OFF}/R_{ON}$-Verhältnis von 1000 und 10. Die untersuchte Crossbar-Größe beträgt 32×32 und der absolute Wert von $R_{ON}$ wird zu 100 kΩ angenommen.

Aus Tabelle 6-2 lässt sich Folgendes für die Bewertung der Leseschemata zusammenfassen:

**Große $R_{OFF}/R_{ON}$-Verhältnisse**

**Stromgesteuerte Spannungsauswertung**

Sie liefert mit aus einer Folgerschaltung gewonnenen Referenzspannung für die Wort- und Bitleitungen sehr gute Signalpegel. Die parasitären Elemente müssen mindestens drei bis vier Größenordnungen kleiner sein, als $R_{ON}$ (A2). Die statische Verlustleistung kann problematisch werden. Der Offset der Folgerschaltung ist bei entsprechend gewähltem Vorhalt unproblematisch. Eine geeignete nichtlineare IV-Charakteristik verbessert die Abhängigkeit von den parasitären Elementen deutlich. Insbesondere wenn die Bitleitungen floatend gelassen werden (A1), ist dieser Effekt zu beobachten.

**Spannungsgesteuerte Spannungsauswertung**

Sehr gute Signalpegel sind bei Beschaltung der Wortleitungen (B1, B2) mit einer Referenzspannung aus einer Folgerschaltung zu erzielen. Der Einfluss der Auswahltransistoren kann minimiert werden, wenn zusätzlich die Bitleitungen mit der Referenzspannung beschaltet werden. Dies verdoppelt jedoch die statische Verlustleistungsaufnahme. Der Offset der Folgerschaltung kann bei einfachen Operationsverstärkerschaltungen problematisch sein. Eine nichtlineare IV-Charakteristik kann den Einfluss der parasitären Elemente verringern. Das Verhältnis zwischen $R_{ON}$ und $R_{seg}$ bzw. $R_{DS,on}$ reduziert sich bei geeignet gewählter Nichtlinearität um ein bis zwei Größenordnungen.

**Stromgesteuerte Stromauswertung**

Dieses Leseschema ist ungeeignet. Nur mit lokalen oder globalen Referenzzeilen lassen sich ausreichend große Signalpegel erzielen, wobei die statische Verlustleistungsaufnahme ein bis zwei Größenordnungen höher ist als bei den anderen Leseschemata. Die Empfindlichkeit gegenüber den parasitären Elementen ist sehr hoch. Der Offset der Folgerschaltung kann bei einfachen Operationsverstärkerschaltungen problematisch sein.

**Spannungsgesteuerte Stromauswertung**

Dieses Leseschema erzielt sehr gute Signalpegel und zeichnet sich durch einen sehr geringen Einfluss der parasitären Elemente aus (D1, D2). Eine Folgerschaltung für eine Referenzspannung wird nicht benötigt. Die Verlustleistungsaufnahme ist ungefähr doppelt so groß wie bei den Leseschemata mit Spannungsauswertung. Eine nichtlineare IV-Charakteristik verbessert das Ergebnis kaum.

Das Ausgangssignal muss mit einer geeigneten Wandlerschaltung in CMOS-kompatible Spannungswerte gewandelt werden.

**Kleine $R_{OFF}/R_{ON}$-Verhältnisse**

**Stromgesteuerte Spannungsauswertung**

In Verbindung mit einer Folgerschaltung und der daraus gewonnenen Referenzspannung für die Wortleitungen lassen sich mit diesem Leseschema gute Signalpegel bei geringer Empfindlichkeit gegenüber parasitären Elementen erzielen. Diese müssen ca. drei bis vier Größenordnungen kleiner sein als das $R_{ON}$ der Crossbar. Werden zusätzlich die Bitleitungen mit der Referenzspannung beschaltet, lässt sich diese Empfindlichkeit um eine Größenordnung verringern. Dabei verdoppelt sich die Verlustleistung und die maximal auftretende Spannung in der Crossbar. Der Offset der Folgerschaltung ist bei entsprechend gewähltem Vorhalt unproblematisch. Eine geeignete nichtlineare IV-Charakteristik verbessert die Abhängigkeit von den parasitären Elementen, wenn die Bitleitungen floatend gelassen werden. Das Verhältnis zum $R_{ON}$ der Crossbar kann bei geeignet gewählter Nichtlinearität um bis zu drei Größenordnungen geringer ausfallen.

**Spannungsgesteuerte Spannungsauswertung**

Ohne Einfluss der parasitären Elemente ist nur ein deutlich reduzierter Signalhub möglich. Unter Berücksichtigung der parasitären Elemente ist eine vergleichbare Performance wie bei großen $R_{OFF}/R_{ON}$-Verhältnissen erreichbar. Die Wortleitungen müssen mit der Referenzspannung aus einer Folgerschaltung verbunden werden. Der Offset dieser Folgerschaltung kann bei einfachen Operationsverstärkern problematisch sein. Die parasitären Elemente müssen drei bis vier Größenordnungen kleiner als $R_{ON}$ sein. Werden zusätzlich die Bitleitungen mit der Referenzspannung beschaltet, reduziert sich diese Anforderung um eine Größenordnung. Eine nichtlineare IV-Charakteristik verbessert das Ergebnis kaum.

**Stromgesteuerte Stromauswertung**

Dieses Leseschema ist ungeeignet. Wie bei großen $R_{OFF}/R_{ON}$-Verhältnissen ist die statische Verlustleistungsaufnahme sehr hoch, ebenfalls die Empfindlichkeit gegenüber parasitären Elementen. Der Offset kann bei einfachen Operationsverstärkern problematisch sein.

**Spannungsgesteuerte Stromauswertung**

Dieses Leseschema benötigt keine Referenzspannung aus einer Folgerschaltung. Es lassen sich gute Signalpegel erzeugen, der Einfluss der parasitären Elemente ist gering. Die Verlustleistung ist gegenüber den Leseschemata mit Spannungsauswertung zwei bis dreimal so hoch. Eine nichtlineare IV-Charakteristik verbessert das Ergebnis kaum.

Das Ausgangssignal muss mit einer geeigneten Wandlerschaltung in CMOS-kompatible Spannungswerte gewandelt werden.

*Tabelle 6-3: Vergleich der Leseschemata*

| | | | | | $R_{OFF}/R_{ON}$ = 1000 | | | | | | | $R_{OFF}/R_{ON}$ = 10 | | | | | | |
|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|
| | | | | | | $\Delta V_{out}$ \| $\Delta I_{out}$ mindestens 30 % | | | | | | | $\Delta V_{out}$ \| $\Delta I_{out}$ mindestens 30 % | | | | | |
| Bezeichnung | Quelle | Messung | Beschalt. WL | Beschalt. BL | max. $\Delta V_{out}$ \| $\Delta I_{out}$ | max. $R_{seg}$ | max. $R_{DS,on}$ | max. $\Delta V_j$ | max. $P_v$ | max. negativer $V_{offset}$ | max. positiver $V_{offset}$ | max. $\Delta V_{out}$ \| $\Delta I_{out}$ | max. $R_{seg}$ | max. $R_{DS,on}$ | max. $\Delta V_j$ | max. $P_v$ | max. negativer $V_{offset}$ /[V] | max. positiver $V_{offset}$ /[V] |
| A0 | I | V | offen | offen | k.W. | | | | | | | k.W. | | | | | | |
| A1 | I | V | $V_{out}$ | offen | 92.8% | $4.6\cdot10^{-6}$ | $7.2\cdot10^{-5}$ | 1.0 | 22µW | $-1.9\cdot10^{-5}$ | $1.0\cdot10^{0}$ | 89.9% | $4.6\cdot10^{-4}$ | $7.2\cdot10^{-3}$ | 1.0 | 44µW | $-1.9\cdot10^{-3}$ | $1.0\cdot10^{0}$ |
| A2 | I | V | $V_{out}$ | $V_{out}$ | 99.9% | $1.0\cdot10^{-4}$ | $1.4\cdot10^{-3}$ | 1.1 | 65µW | $-1.9\cdot10^{-5}$ | $1.0\cdot10^{0}$ | 90% | $2.2\cdot10^{-3}$ | $5.2\cdot10^{-2}$ | 2.3 | 87µW | $-1.9\cdot10^{-3}$ | $1.0\cdot10^{0}$ |
| A2 | I | V | 1.01 | 1.01 | 3.1% | ($6.3\cdot10^{-4}$) | ($1.0\cdot10^{-2}$) | 1.0 | (117µW) | (keine) | (keine) | 2.8% | ($4.6\cdot10^{-4}$) | ($1.0\cdot10^{-2}$) | 1.0 | (138µW) | (keine) | (keine) |
| B0 | V | V | offen | offen | k.W. | | | | | | | k.W. | | | | | | |
| B1 | V | V | $V_{out}$ | offen | 93.6% | $1.4\cdot10^{-4}$ | $1.9\cdot10^{-3}$ | 1.0 | 20µW | $-5.2\cdot10^{-4}$ | $1.9\cdot10^{-2}$ | 51.9% | $4.6\cdot10^{-4}$ | $7.2\cdot10^{-3}$ | 0.8 | 36µW | $-2.7\cdot10^{-3}$ | $1.0\cdot10^{-2}$ |
| B2 | V | V | $V_{out}$ | $V_{out}$ | 93.9% | $8.6\cdot10^{-4}$ | $1.3\cdot10^{-2}$ | 1.0 | 40µW | $-5.2\cdot10^{-4}$ | $1.9\cdot10^{-2}$ | 51.9% | $1.0\cdot10^{-3}$ | $1.8\cdot10^{-2}$ | 0.8 | 46µW | $-2.7\cdot10^{-3}$ | $1.0\cdot10^{-2}$ |
| B2 | V | V | 0.97<br>0.76 | 0.97<br>0.76 | 3% | ($5.4\cdot10^{-4}$) | ($1.0\cdot10^{-2}$) | (1.0) | (110µW) | (keine) | (keine) | 2.1% | ($7.4\cdot10^{-5}$) | ($1.4\cdot10^{-3}$) | (0.8) | (97µW) | (keine) | (keine) |
| C0 | I | I | egal | egal | k.W. | | | | | | | k.W. | | | | | | |
| C1 | I | I | offen | offen | k.W. | | | | | | | k.W. | | | | | | |
| C1 | I | I | 0 | offen | 3% | ($6.3\cdot10^{-4}$) | ($1.4\cdot10^{-2}$) | (1.0) | (4.1µW) | (keine) | (keine) | 2.7% | ($4.6\cdot10^{-4}$) | ($1.0\cdot10^{-2}$) | (1.0) | (23µW) | (keine) | (keine) |
| C1 | I | I | $V_{ref}$ | 0 | 49.7% | $2.2\cdot10^{-5}$ | $3.7\cdot10^{-4}$ | 1.0 | 2.3mW | $-1\cdot10^{-2}$ | $1.0\cdot10^{0}$ | 39.3% | $1.4\cdot10^{-5}$ | $1.9\cdot10^{-4}$ | 1.0 | 3mW | $-6.3\cdot10^{-3}$ | $1.0\cdot10^{0}$ |
| C2 | I | I | 0 | offen | 3.1% | ($4.6\cdot10^{-4}$) | ($1.4\cdot10^{-2}$) | (1.1) | (320µW) | (keine) | (keine) | 2.6% | ($2.9\cdot10^{-4}$) | ($7.2\cdot10^{-3}$) | (1.1) | (352µW) | (keine) | (keine) |
| C2 | I | I | $V_{ref}$ | 0 | 99.2% | $1.8\cdot10^{-5}$ | $5.2\cdot10^{-4}$ | 1.0 | 6.5mW | $-1.6\cdot10^{-2}$ | $1.0\cdot10^{0}$ | 81.3% | $1.6\cdot10^{-5}$ | $3.7\cdot10^{-4}$ | 1.0 | 7.3mW | $-1.6\cdot10^{-2}$ | $1.0\cdot10^{0}$ |
| D0 | V | I | offen | offen | k.W. | | | | | | | k.W. | | | | | | |
| D1 | V | I | 0 | offen | 99.9% | $1.2\cdot10^{-3}$ | $1.9\cdot10^{-2}$ | 1.0 | 94µW | keine | keine | 90% | $1.0\cdot10^{-3}$ | $1.9\cdot10^{-2}$ | 1.0 | 110µW | keine | keine |
| D2 | V | I | 0 | 0 | 99.9% | $1.2\cdot10^{-3}$ | $1.9\cdot10^{-2}$ | 1.0 | 98µW | keine | keine | 90% | $1.0\cdot10^{-3}$ | $1.4\cdot10^{-2}$ | 0.9 | 120µW | keine | keine |
| D3 | V | I | $V_{in}$ | 0 | 99.6% | $4.6\cdot10^{-5}$ | $7.2\cdot10^{-4}$ | 1.0 | 4.6mW | keine | keine | 89.8% | $4.0\cdot10^{-5}$ | $5.2\cdot10^{-4}$ | 1.0 | 5.1mW | keine | keine |

# 7. Ergebnisse der Analysen

Die Untersuchung in Kapitel 5 und 6 haben gezeigt, dass es prinzipiell möglich ist, Junctions mit resistiv schaltendem Material in einer Crossbar-Struktur zu beschreiben und wieder auszulesen. Dabei müssen neben den Materialparametern wie der Höhe der Schreibspannung und dem $R_{OFF}/R_{ON}$-Verhältnis insbesondere das Verhältnis des Widerstandes der parasitären Elemente zum $R_{ON}$-Widerstand der Crossbar bestimmte Kriterien erfüllen. Nachfolgend werden diese Kriterien zusammengefasst und diskutiert.

**Einfluss der parasitären Elemente auf die Schreiboperation**

Die Schreibvorgänge in Crossbars mit resistiv schaltendem Material sind sowohl für bipolar als auch für unipolar schaltende Materialien möglich. Die Untersuchung in Kapitel 5 hat ergeben, dass dabei bestimmte Parameterkombinationen zwingend eingehalten werden müssen:

Der kleinste mögliche Wert für $R_{ON}$ in einer 32×32 Crossbar liegt eine Größenordnung über dem $R_{DS,on}$ der Auswahltransistoren. Ist $R_{ON}$ kleiner, ist kein Schreiben der Crossbar möglich. Um den maximal erreichbaren Abstand zwischen Schreib- und Nichtschreibspannungen zu erzielen, muss $R_{ON}$ mindestens zwei bis drei Größenordnungen über $R_{DS,on}$ liegen. Geht man von einem $R_{DS,on}$ von 1 kΩ aus, so bedeutet das, dass $R_{ON}$ in einer 32×32 Crossbar nicht kleiner sein darf als 10 kΩ und für einen optimalen Signalhub zwischen 100 kΩ und 1 MΩ liegen sollte.

Gleichzeitig muss der kleinste mögliche Wert von $R_{ON}$ in der Crossbar mindestens zwei bis drei Größenordnungen über dem Wert für den Segmentwiderstand $R_{seg}$ liegen. Ein maximaler Abstand zwischen Schreib- und Nichtschreibspannungen wird erreicht, wenn $R_{ON}$ mindestens vier Größenordnungen über $R_{seg}$ liegt. Ausgehend von einem $R_{ON}$ in der Crossbar von 10 kΩ darf somit der Segmentwiderstand nicht größer als 100 Ω sein. Somit darf das Pitch der Crossbar (für die in Kapitel 3.3.1 untersuchten Materialien und Crossbarleitungen mit quadratischem Querschnitt) nicht kleiner sein als 4 nm. Für einen optimalen Schreibvorgang (Abstand der Schreib- und Nichtschreibspannung maximal) in der Crossbar sollte $R_{ON}$ bei 1 MΩ liegen und $R_{seg}$ vier Größenordnungen darunter und somit wieder maximal bei 100 Ω.

Bedingt durch den $R_{DS,on}$ der Auswahltransistoren sind Materialien mit einem $R_{ON}$ kleiner als $O(10^4\ \Omega)$ nicht geeignet für Anwendungen in einer Crossbar-Struktur. Gegen ein kleines $R_{ON}$ spricht darüber hinaus die statische Verlustleistung in der Crossbar während des Schreibvorganges, die mit $1/R_{ON}$ skaliert. Das $R_{OFF}/R_{ON}$-Verhältnis hat bei den hier untersuchten Crossbar-Größen ab einem Wert von 10 so gut wie keinen Einfluss mehr auf die mittlere Verlustleistung. Der Widerstand der Auswahltransistoren kann durch erhöhte Spannungen an der Crossbar kompensiert werden. Dadurch verringert sich jedoch der

Abstand zwischen Schreib- und Nichtschreibspannung und die statische Verlustleistung in der Crossbar während des Schreibvorganges erhöht sich.

**Verhältnis der Schreibspannungen**

Für bipolar schaltende Materialien können – mit der Einschränkung dass die positive und negative Schreibspannung betragsmäßig gleich sind – verschiedene Schreibschemata angewendet werden. Für einen maximalen Abstand zwischen Schreib- und Nichtschreibspannungen in der Crossbar ist das „1/3 - 2/3“-Schema anzuwenden, für eine minimale Verlustleistung das „1/2 - 1/2“-Schema. Die Verringerung der Verlustleistung durch die Verwendung dieses Schemas ist abhängig von der Crossbar-Größe. Bei einer Größe von 16×16 liegt sie bei über 70 %, bei 64×64 bei über 90 %. Mit der Verwendung des „1/2 - 1/2“-Schemas ist eine Verringerung des Abstandes zwischen der Schreib- und den Nichtschreibspannungen verbunden. Für betragsmäßig gleiche positive und negative Schreibspannungen geht dieser Abstand von 66 % auf 50 % der Schreibspannung zurück. Ein weiterer Vorteil des „1/2 - 1/2“-Schemas ist zusätzlich die einfachere Verdrahtung der Schaltung, da nur noch drei anstatt vier Spannungen zum Schreiben der Crossbar benötigt werden. Um auch den Schreibvorgang mit negativer Schreibspannung mit denselben Ansteuerspannungen vollziehen zu können wie beim Schreiben mit positiver Spannung, darf das Verhältnis der Beträge der beiden Schreibspannungen nicht zu groß werden. Andernfalls sinkt der Abstand zu den Nichtschreibspannungen deutlich und ein sicheres Beschreiben der Crossbar ist unter Umständen nicht mehr möglich. Sind die Beträge der Schreibspannungen unterschiedlich, so reduziert sich der Abstand der Schreib- zur Nichtschreibspannung.

**Schreiboperationen bei unipolar schaltenden Materialien**

Für unipolares Schalten muss gelten, dass die höhere Schreibspannung höchstens dreimal so groß sein darf, wie die kleinere der beiden Schreibspannungen. Der maximal erreichbare Abstand zwischen der Schreibspannung und den Nichtschreibspannungen beträgt 33 % der höheren Spannung und wird nur erreicht, wenn das Verhältnis der Schreibspannungen 2/3 beträgt. Für die Beschaltung ist dabei das „1/3 - 2/3“-Schema zu wählen. Mit dem „1/2 - 1/2“-Schema lässt sich die gleiche Verlustleistungsreduktion erzielen wie beim bipolaren Schreiben, allerdings verringert sich der Abstand der Schreibspannung zu den Nichtschreibspannungen von 33 % auf 17 %.

Eine weitere Problematik beim unipolaren Schreiben tritt auf, wenn der niederohmige Zustand $R_{ON}$ beim Schalten von der Strombegrenzung abhängig ist. Da der Strom nur für die gesamte Crossbar begrenzt werden kann, ist der Wert von $R_{ON}$ abhängig vom Strom, der sich nach der Stromteilerregel in der Crossbar verteilt, und damit abhängig vom Speichermuster der Crossbar.

**Einfluss der Parasiten auf die Leseoperation**

Für das Auslesen der Crossbar wurden in Kapitel 6 vier grundlegende Verfahren verglichen: Die Kombination aus Strom- bzw. Spannungsquelle mit einer Strom- bzw. Spannungsauswertung. Für alle vier Leseschemata kann – mit geeigneter Beschaltung und bei genügend kleinen Parasiten – ein ausreichend großer Signalhub zwischen dem Lesen einer nieder- und einer hochohmigen Junction erzielt werden.

Für die stromgesteuerte Stromauswertung gilt diese Aussage jedoch nur eingeschränkt, da nur dann ein ausreichend großer Signalhub erzielt werden kann, wenn die Anforderungen für die untere Grenze von $R_{ON}$ bei ca. 10 MΩ liegen. Darüber hinaus ist dann die statische Verlustleistung während des Lesevorgangs sehr hoch.

Für die anderen drei Schemata gilt, dass bei keinem Leseschema ein ausreichend hoher Signalhub ohne die Verwendung von rückgekoppelten Operationsverstärkerschaltungen erzielt werden kann. Die Operationsverstärker werden entweder in der Form eines Impedanzwandlers (Spannungsfolger) oder eines Transimpedanzverstärkers (Strom-Spannungswandler) eingesetzt. Ein direktes Auslesen der Ausgangsspannung in einer 32×32 Crossbar liefert unabhängig von der Quellenart Signalhübe kleiner 5% der Eingangsgröße und ist damit praktisch unbrauchbar.

Werden die Schemata mit Spannungsauswertung mit Hilfe eines Spannungsfolgers geeignet beschaltet, lassen sich unter Vernachlässigung der parasitären Elemente die theoretisch maximalen Spannungshübe erzielen. Die Anforderungen für das Verhältnis von dem $R_{ON}$ in der Crossbar und dem $R_{DS,on}$ der Auswahltransistoren liegen für einen Spannungshub von mindestens 30 % zwischen zwei und fünf Größenordnungen. Das Verhältnis von $R_{seg}$ und $R_{ON}$ muss zwischen drei und sechs Größenordnungen betragen. Damit liegt die Mindestgröße von $R_{ON}$ bei 100 kΩ und der Maximalwert von $R_{seg}$ bei 100 Ω. Diese Werte sind identisch mit den Anforderungen bei der spannungsgesteuerten Stromauswertung. Beim letztgenannten Verfahren ist zwar kein Spannungsfolger notwendig, jedoch muss die Ausgangsgröße (Strom) mit einem Transimpedanzverstärker in einen CMOS-kompatiblen Spannungspegel gewandelt werden.

**Leseoperation mit nichtlinearer IV-Charakteristik**

Materialien mit einer nichtlinearen IV-Charakteristik sind nur für die Schemata mit Spannungsauswertung interessant. Hier können sie – unter der Voraussetzung dass sie entsprechend der Größe der parasitären Elemente eine passende Nichtlinearität aufweisen – die Anforderungen an $R_{DS,on}$ und $R_{seg}$ auf ein bis zwei Größenordnungen absenken.

Eine Sonderstellung nimmt hier die stromgetriebene Spannungsauswertung ein. Hier kann durch die Verwendung eines geeigneten nichtlinearen Materials insbesondere bei großen $R_{OFF}/R_{ON}$ die Abhängigkeit von den parasitären Elementen fast vollständig eliminiert werden. In der Praxis ist die Relevanz dieser Aussage jedoch fraglich, da die IV-

Charakteristik dafür stark nichtlinear und der Grad der Nichtlinearität in einem sehr schmalen Band passend zu den Werten der parasitären Elemente sein muss.

**Bewertung der veröffentlichten Materialparameter**

Abbildung 7-1 zeigt erneut die Einträge aus Tabelle 2-1, diesmal unter Berücksichtigung der Ergebnisse aus den vorangegangenen Kapiteln. Links sind die Widerstände $R_{ON}$ und $R_{OFF}$ des Materials aufgetragen, rechts die Schreibspannungen. Rot markiert sind jeweils die Bereiche, die durch die Untersuchungen als nicht geeignet identifiziert wurden oder physikalisch nicht sinnvoll sind. Dies sind bei den Widerständen die Bereiche, in denen $R_{ON}$ größer ist als $R_{OFF}$ ist und alle Werte für $R_{ON}$, die kleiner sind als 10 kΩ. Bei den Spannungen sind für unipolares Schreiben alle Kombinationen nicht möglich, bei denen das Verhältnis von hoher zu niedriger Schreibspannung kleiner eins oder größer drei ist. Alle Einträge aus Tabelle 2-1, die in einem der beiden Diagramme in einen roten Bereich fallen, werden eliminiert.

Rot gestreift markiert sind Bereiche, die bei den in dieser Arbeit vorgestellten Beschaltungsvarianten problematische Parameterkombinationen ergeben. Für die Widerstände ist dies der Bereich, in dem die Widerstände in der Crossbar so groß werden, dass die dazu passend gewählten Widerstände der rückgekoppelten Operationsverstärker ein schnelles Auslesen der Crossbar verhindern und die Signalpegel beim Lesen in einen nicht-CMOS-kompatiblen Bereich fallen. Die Grenze dafür wird hier bei 10 MΩ für $R_{ON}$ festgelegt. Desweiteren wird eine Mindestuntergrenze für das $R_{OFF}/R_{ON}$-Verhältnis zu fünf bestimmt. Wird diese Grenze unterschritten, so ist beim Auslesen der Crossbar selbst unter idealen Voraussetzungen kein Pegel über 50 % bezogen auf die Eingangsgröße möglich.

Auch bei den Schreibspannungen gibt es inkompatible Bereiche: Für bipolares Schalten konnte gezeigt werden, dass eine große Asymmetrie der Schreibspannungen den Abstand $\Delta V$ stark reduziert. In dieser Betrachtung werden alle Verhältnisse der Schreibspannungen größer oder gleich zwei als kritisch eingestuft.

Materialien, die für mindestens einen Parameter in einen kritischen Bereich fallen, werden zwar weiterhin aufgeführt, jedoch als „eingeschränkt nutzbar“ gekennzeichnet (nicht ausgefüllte Symbole).

Die grün hinterlegten Bereiche kennzeichnen Materialparameter, die nach den Untersuchungen der Kapitel 5 und 6 als gut geeignet angesehen werden können. Für die Widerstandswerte bedeutet das, dass $R_{ON}$ zwischen 50 kΩ und 1 MΩ liegt und der Widerstand $R_{OFF}$ mindestens eine Größenordnung größer ist. Für die bipolaren Schreibspannungen wird ein maximales Verhältnis von 1:1.5 als gut geeignet betrachtet.

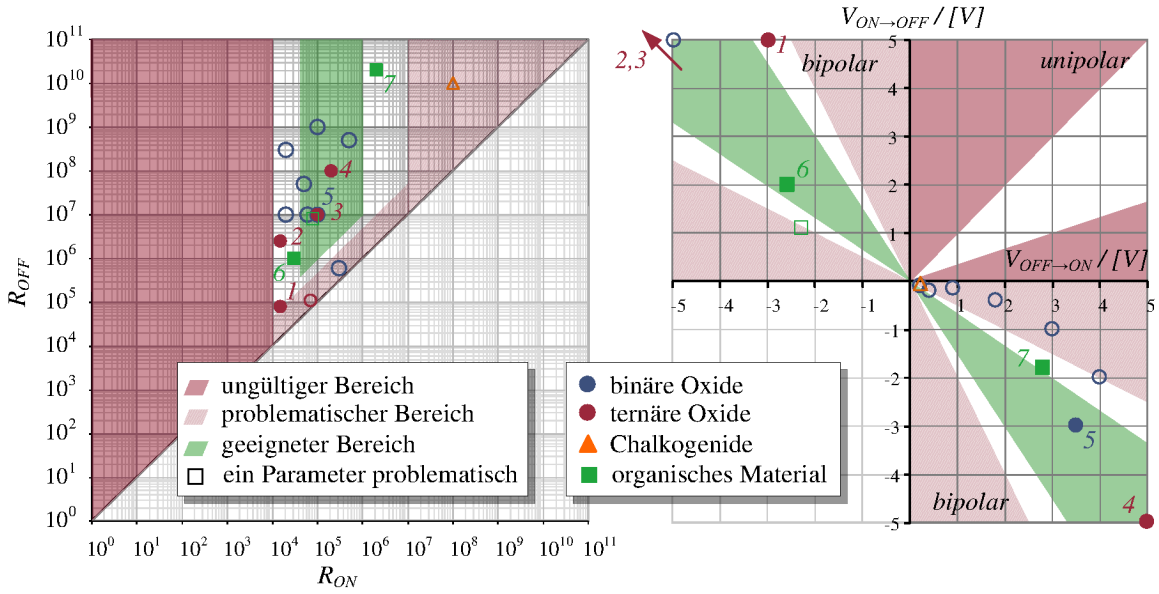



*Abbildung 7-1: Materialparameter von geeigneten Materialien: Widerstände (links) und Schreibspannungen (rechts)*

Die ursprünglich betrachteten 80 verschiedenen Veröffentlichungen über schaltende Materialien können zunächst auf 17 Einträge reduziert werden. Mit diesen Materialien ist es theoretisch möglich, eine passive resistive Crossbar der Größe 32×32 zu beschreiben und wieder auszulesen. Dabei ist die Größe der Crossbar von 32×32 ein Kompromiss zwischen den erreichbaren Signalpegeln, die mit kleineren Crossbars größer werden, und dem Anforderungen von Massenspeichern, die bei Flash-Speichern inzwischen Page[11]-Größen von 8 kB erreichen.

Zehn Veröffentlichungen von diesen 17 beschreiben Parameterkombinationen, die nach den Untersuchungen dieser Arbeit als problematisch eingestuft werden müssen. Sie sind in Tabelle 7-1 ausgegraut dargestellt.

Drei Veröffentlichungen beschreiben Materialien, die mit ihren Parametern im gewünschten Bereich liegen: [45], [49] und [60] erreichen On-Widerstände im Bereich einiger 100 kΩ. Das $R_{OFF}/R_{ON}$-Verhältnis ist jeweils ausreichend groß und die Beträge der Schreibspannungen liegen weniger als einen Faktor 1.5 auseinander.

[11] Page: Kleinste programmierbare Einheit in NAND-Flash Speichern.

*Tabelle 7-1: Geeignete Materialien*

| No. | Material (aktive Schicht) | Typ | $R_{OFF}$ (@$V_i$) | $R_{ON}$ (@$V_i$) | $V_{OFF\rightarrow ON}$ (Typ) | $V_{ON\rightarrow OFF}$ (Typ) | in |
|---|---|---|---|---|---|---|---|
| | $Al_2O_3$ | binäre Oxide | 10 MΩ | 20 kΩ | 1.8 V sweep | -0.4 V sweep | [16] |
| | $Cu_2O$ | binäre Oxide | 50 MΩ @ 1 V | 50 kΩ @ 1 V | +3 V sweep | -1 V sweep | [17] |
| | $HfO_2$ | binäre Oxide | 300 MΩ @ 1 V | 20 kΩ @ 1 V | 4 V sweep | -2 V sweep | [20] |
| | $Cu:SiO_2$ | binäre Oxide | 500 MΩ @ 0.1 V | 500 kΩ @ 0.05 V | +0.2 V sweep | -0.1 V sweep | [20] |
| | $SiO_2$ | binäre Oxide | O($10^7$ Ω) | 60 kΩ @ 0.3 V | 0.9 V sweep | -0.15 V sweep | [8] |
| | $Cu:WO_3$ | binäre Oxide | O($10^9$ Ω) | O($10^5$ Ω) | 0.4 V sweep | -0.2 V sweep | [41] |
| | InGaZnO | binäre Oxide | 600 kΩ | 300 kΩ | -5 V sweep | 5 V sweep | [43] |
| **5** | **$ZrO_2$** | binäre Oxide | O($10^7$ Ω) @ 1 V | O($10^5$ Ω) @ 1 V | 3.5 V sweep | -3 V sweep | [45] |
| **4** | **$Pr_{0.7}Ca_{0.3}MnO_3$** | ternäre Oxide (Manganate) | 100 MΩ | 200 kΩ | +5 V pulse | -5 V pulse | [49] |
| | $Pr_{1-x}Ca_xMnO_3$ | ternäre Oxide (Manganate) | 110 kΩ | 70 kΩ | +8 V pulse | -8 V pulse | [51] |
| **1** | **$Ba_{0.7}Sr_{0.3}TiO_3$** | ternäre Oxide (Titanate) | 80 kΩ @ 0.5 V | 15 kΩ @ 0.5 V | -3 V sweep | 5 V sweep | [53] |
| **3** | **$Cr:SrZrO_3$** | ternäre Oxide (Zirkonate) | O($10^7$ Ω) | O($10^5$ Ω) | -15 V sweep | 15 V sweep | [60] |
| **2** | **$V:SrZrO_3$** | ternäre Oxide (Zirkonate) | 2.5 MΩ | 15 kΩ | -13 V sweep | 10 V sweep | [7] |
| | Ag-Ge-Se | Chalkogenide | O($10^{10}$ Ω) | O($10^3$ Ω-$10^8$ Ω) | 220 mV sweep | -60 mV sweep | [63] |
| **7** | **Au-DT+8HQ+PS** | organisch | O(20 GΩ) @ 2 V | O(2 MΩ) @ 2 V | 2.8 V sweep | -1.8 V sweep | [71] |
| | Cu:TCNQ[8] | organisch | 8 MΩ | 80 kΩ | -2.3 V sweep | 1.1 V sweep | [16] |
| **6** | **$EA:ZrO_2$** | organisch | O($10^6$ Ω) | 30 kΩ | -2.6 V sweep | 2 V sweep | [73] |

Zusammenfassend lässt sich sagen: Es gibt in den betrachteten Veröffentlichungen Materialien, die Parameterkombinationen aufweisen, welche das Beschreiben und Lesen einer Crossbar ermöglichen. Der überwiegende Teil der untersuchten Materialen erfüllt diese grundlegenden Anforderungen jedoch nicht. Insbesondere die Forderungen nach einem großen $R_{OFF}/R_{ON}$-Verhältnis oder einer stark ausgeprägten Nichtlinearität können je nach verwendetem Leseschema sogar kontraproduktiv sein. Mit den in dieser Arbeit hergeleiteten Kriterien für die Verwendung von resistiv schaltenden Materialien in

passiven Crossbarstrukturen können gezielt Materialparameter auf diesen Einsatz optimiert werden.

Weitere Kriterien wie Langzeit- und Temperaturstabilität sowie die Anzahl der Schreibzyklen und die statistischen Streuungen der Materialeigenschaften sind in dieser Arbeit nicht berücksichtigt und müssen bei zukünftigen Untersuchungen in die Bewertung geeigneter Materialien mit einfließen.

# 8. Zusammenfassung und Ausblick

Spätestens durch das Erreichen atomarer Abmessungen ist ein Paradigmenwechsel weg von der klassischen Skalierung nach dem Mooreschen Gesetz unabdingbar. Neue Architekturen und Materialien bieten dabei nicht nur Chancen sondern auch eine Vielzahl von Herausforderungen.

Crossbars mit resistiv schaltendem Material sind als hochreguläre Struktur ein interessanter Ansatz für zukünftige nichtflüchtige Speicherkonzepte. Diese Arbeit stellt einen Leitfaden für die Bewertung und Optimierung von schaltenden Materialien in dieser Anwendung dar.

Es konnte gezeigt werden, dass es zumindest theoretisch möglich ist, solche Strukturen auch mit Materialien ohne Richtwirkung zu beschreiben und wieder auszulesen. Die dafür notwendigen grundlegenden Rahmenbedingungen und wesentlichen Materialparameter wurden in dieser Arbeit in Kapitel 5 für die Schreiboperation und in Kapitel 6 für die Leseoperation analysiert. Dabei geben die in dieser Arbeit theoretisch erarbeiteten Erkenntnisse aus Kapitel 7 einen Rahmen für die zu wählenden Materialien und die zu entwickelnden Ansteuer- und Auswerteschaltungen. Über die Bewertung der maximal tolerierbaren Parasiten können ebenfalls die Abmessungen der Crossbar-Elektroden und Auswahl der Materialien für die Crossbar-Elektroden limitiert werden.

Das Spannungsfeld zwischen hohen Signalhüben beim Lesen, stabilen Schreiboperationen und geringer Verlustleistung einerseits und möglichst schnellen Schaltvorgängen andererseits kann dabei den praktischen Einsatzbereich dieser Architekturen begrenzen. Ersteres verlangt nach möglichst großen Widerständen in der Crossbar, letzteres nach möglichst kleinen Widerständen, damit die Regelkreise der Ansteuerschaltungen schnell einschwingen.

Um im Vergleich mit herkömmlichen nichtflüchtigen Speicherkonzepten bestehen zu können, reicht eine maximal dichte Anordnung der Speicherzellen allein nicht aus. Materialien für resistive Crossbars müssen auch hinsichtlich ihrer Stabilität und Prozessierbarkeit konkurrenzfähig sein. Die in dieser Arbeit gefundenen Grenzwerte ergeben eine Vorgabe für die tolerierbaren Variationen der Materialparameter bei der Verwendung schaltender Materialien. In zukünftigen Arbeiten müssen diese Variationen der Materialparameter in die Bewertung eines schaltenden Materials mit einbezogen werden.

Neben dem Overhead der verwendeten Auswerte- und Ansteuerschaltungen spielen auch die notwendigen Fehlerkorrekturmechanismen eine entscheidende Rolle bei der Bewertung der Flächeneffizienz der Crossbar-Arrays. Hier gilt es, geeignete Strategien und Schaltungen zu entwerfen.

Ein wesentlicher noch zu untersuchender Faktor bei der Beurteilung der Verwendbarkeit von resistiv schaltenden passiven Crossbar-Strukturen ist die Geschwindigkeit, mit der eine solche Struktur geschrieben und gelesen werden kann. Hierfür müssen insbesondere die Kapazitäten in der Crossbar analysiert werden. Ferner ist die Einschwingzeit der rückgekoppelten aktiven Schaltungen eine noch zu untersuchende Aufgabenstellung.

Ohne Richtwirkung und ohne die Kombination mit Selektor-Elementen bleibt die Verwendung von resistiven Materialien in Crossbars eine Zukunftstechnologie mit vielen offenen Fragestellungen. Der Vorteil der kompakten und hochregulären Struktur der Crossbar-Architektur gepaart mit der Einfachheit eines einzelnen, homogenen, schaltenden Materials stellen trotzdem einen hochinteressanten Ansatz für die Ablösung herkömmlicher Speichertechnologien dar.

# Anhang

## A Begriffserklärungen

| | |
|---|---|
| Crossbar | Kreuzförmige Anordnung von parallelen Leiterbahnen mit horizontalen und vertikalen Elektroden |
| $\Delta V_{out}$, $\Delta I_{out}$ | Signalhub zwischen dem Lesen von $R_{OFF}$ und $R_{ON}$ |
| $\eta$ | Grad der Nichtlinearität |
| Junction | Kreuzungspunkt zweier Elektroden in der Crossbar |
| $k$ | $R_{OFF}/R_{ON}$-Verhältnis |
| $m$ | Abmessung der Crossbar in horizontale Richtung, Anzahl der Bitleitungen in der Crossbar |
| $n$ | Abmessung der Crossbar in vertikale Richtung, Anzahl der Wortleitungen in der Crossbar |
| Pitch | Abstand zweier benachbarter Elektroden in der Crossbar, gemessen von Mitte zu Mitte |
| $R_{DS,on}$ | On-Widerstand eines CMOS-Auswahltransistors |
| $R_j$ | Widerstand einer Junction |
| $R_{OFF}$ | Hochohmiger Widerstand zwischen zwei Kreuzungspunkten in der Crossbar |
| $R_{OFF}$-Zustand | Speicherbelegung einer Junction in der Crossbar. Für $R_{junction} = R_{OFF}$ kann z.B. der logische Wert „1“ in der entsprechenden Position in der Crossbar gespeichert sein |
| $R_{ON}$ | Niederohmiger Widerstand zwischen zwei Kreuzungspunkten in der Crossbar |
| $R_{ON}$-Zustand | Speicherbelegung einer Junction in der Crossbar. Für $R_{junction} = R_{ON}$ kann z.B. der logische Wert „0“ in der entsprechenden Position in der Crossbar gespeichert sein |
| $R_{seg}$ | Leiterbahnwiderstand der Elektrode einer Junction |

| | |
|---|---|
| $R_{sm}$ | Äquivalenter Gesamtwiderstand der nicht ausgewählten Zellen derselben Zeile der ausgewählten Junction |
| $R_{smn}$ | Äquivalenter Gesamtwiderstand der nicht ausgewählten Zellen, die nicht in derselben Spalte oder Zeile der ausgewählten Junction sind |
| $R_{sn}$ | Äquivalenter Gesamtwiderstand der nicht ausgewählten Zellen derselben Spalte der ausgewählten Junction |
| Zelle | Speicherzelle (Junction) in der Crossbar |

# B Herleitung der Bewertungsfaktoren η für die nichtlinearen IV-Kennlinien

In dieser Arbeit werden drei mögliche Modellierungen für nichtlineare IV-Charakteristiken beschrieben. Im Folgenden werden die Zusammenhänge zwischen den Formeln für den Strom $I(V)$, den Widerstand $R(V)$ und den Bewertungsfaktor $\eta$ hergeleitet.

Der nichtlineare Widerstand der Form 1 lässt sich über die Definition der IV-Charakteristik folgendermaßen bestimmen:

$$I_{nl,1} = \frac{V_1 \cdot \sinh\left(\frac{V}{V_1 \cdot \alpha_1}\right)}{R_{V1} \cdot \sinh\left(\frac{1}{\alpha_1}\right)} \Rightarrow R_{nl,1} = R_{V1} \cdot \frac{V}{V_1} \cdot \frac{\sinh\left(\frac{1}{\alpha_1}\right)}{\sinh\left(\frac{V}{V_1 \cdot \alpha_1}\right)}. \tag{B.1}$$

Dabei ist $V_1$ die Spannung, bis zu der die Approximation durch die Kurvenform 1 gelten soll und $R_{V1}$ der zugehörige Widerstand bei dieser Spannung. Die Differenz der Ströme (lineare Kennlinie und nichtlineare Kennlinie) ist demnach

$$\Delta I_1 = I_0 - I_{nl,1} = \frac{V_1 \cdot \sinh\left(\frac{V}{V_1 \cdot \alpha_1}\right) - V \cdot \sinh\left(\frac{1}{\alpha_1}\right)}{R_{V1} \cdot \sinh\left(\frac{1}{\alpha_1}\right)}. \tag{B.2}$$

Um das Maximum von $\Delta I_1$ zu finden, wird die Ableitung gebildet

$$\frac{\partial \Delta I_1}{\partial V} = \frac{\alpha_1 \cdot \sinh\left(\frac{1}{\alpha_1}\right) - \cosh\left(\frac{V}{V_1 \cdot \alpha_1}\right)}{R_{V1} \cdot \sinh\left(\frac{1}{\alpha_1}\right) \cdot \alpha_1} \tag{B.3}$$

und zu null gesetzt.

$$\begin{aligned} &\frac{\partial \Delta I_1}{\partial V} = 0 \\ &\Rightarrow V_{\Delta \mathrm{Imax}\,1} = \operatorname{arccosh}\left(\sinh\left(\frac{1}{\alpha_1}\right) \cdot \alpha_1\right) \cdot V_1 \cdot \alpha_1. \end{aligned} \tag{B.4}$$

Die Spannung, bei der das Maximum auftritt, kann in die Formel für $\Delta I_1$ eingesetzt werden. So ergibt sich der Zusammenhang zwischen $\eta_1$ und $\alpha_1$ zu:

$$\eta_1 = \frac{\Delta I_{\max}}{V_1/R_{V1}} = \frac{\operatorname{arccosh}\left(\sinh\left(\frac{1}{\alpha_1}\right)\cdot\alpha_1\right)\cdot\alpha_1\cdot\sinh\left(\frac{1}{\alpha_1}\right)}{\sinh\left(\frac{1}{\alpha_1}\right)} - \frac{\sqrt{\sinh\left(\frac{1}{\alpha_1}\right)\cdot\alpha_1 - 1}\sqrt{\sinh\left(\frac{1}{\alpha_1}\right)\cdot\alpha_1 + 1}}{\sinh\left(\frac{1}{\alpha_1}\right)}. \tag{B.5}$$

Der nichtlineare Widerstand der Form 2 lässt sich folgendermaßen bestimmen:

$$R_{nl,2} = R_{V1}\cdot\left(\alpha_2 + (1-\alpha_2)\cdot\frac{|V|}{V_1}\right) \quad \text{mit} \quad \alpha_2 := \frac{R_{0V}}{R_{V1}}. \tag{B.6}$$

Dabei ist $V_1$ die Spannung, bis zu der die Approximation durch die Kurvenform 2 gelten soll und $R_{V1}$ der zugehörige Widerstand bei dieser Spannung. $R_{0V}$ ist der Widerstand bei 0 V. Somit ist der Strom $I_{nl,2}$ und die Differenz der Ströme $\Delta I_2$

$$I_{nl,2} = \frac{V}{R_{V1}\cdot\left(\alpha_2 + (1-\alpha_2)\cdot\frac{|V|}{V_1}\right)}$$
$$\Delta I_2 = I_0 - I_{nl,2} = \frac{V\cdot(\alpha_2\cdot V_1 - \alpha_2\cdot V + V - V_1)}{R_{V1}\cdot(V + \alpha_2 V_1 - \alpha_2\cdot V)}. \tag{B.7}$$

Um das Maximum von $\Delta I_2$ zu finden, wird die Ableitung gebildet

$$\frac{\partial\Delta I_2}{\partial V} = \frac{(\alpha_2 V_1)^2 - 2\alpha_2{}^2 V_1 V + 2\alpha_2 V_1 V + (\alpha_2 V)^2 - 2V^2\alpha_2 + V^2 - \alpha_2 V_1{}^2}{R_{V1}\cdot(V + \alpha_2 V_1 - \alpha_2\cdot V)^2} \tag{B.8}$$

und zu null gesetzt

$$\frac{\partial\Delta I_2}{\partial V} = 0$$
$$\Rightarrow V_{\Delta \mathrm{Imax}\,2} = \frac{\left(\alpha_2 - \sqrt{\alpha_2}\right)}{\alpha_2 - 1}\cdot V_1. \tag{B.9}$$

Die Spannung, bei der das Maximum auftritt, kann in die Formel für $\Delta I_2$ eingesetzt werden. So ergibt sich der Zusammenhang zwischen $\eta_2$ und $\alpha_2$ zu:

$$\eta_2 = \max\left(\Delta I_2\right) = \frac{\sqrt{\alpha_2}-1}{\sqrt{\alpha_2}+1}. \tag{B.10}$$

Der nichtlineare Widerstand der Form 3 lässt sich über die Definition der IV-Charakteristik folgendermaßen bestimmen:

$$I_{nl,3} = \mathrm{sgn}(V)\cdot\left|\frac{V}{V_1}\right|^{\alpha_3}\cdot\frac{V_1}{R_{V1}} \Rightarrow R_{nl,3} = \frac{V}{V_1}\cdot R_{V1}\cdot\mathrm{sgn}(V)\cdot\left|\frac{V}{V_1}\right|^{-\alpha_3}. \tag{B.11}$$

Dabei ist $V_1$ die Spannung, bis zu der die Approximation durch die Kurvenform 3 gelten soll und $R_{V1}$ der zugehörige Widerstand bei dieser Spannung. Die Differenz der Ströme ist demnach

$$\Delta I_3 = I_0 - I_{nl,3} = \frac{V - \mathrm{sgn}(V)\cdot V_1\cdot\left|\frac{V}{V_1}\right|^{\alpha_3}}{R_{V1}}. \tag{B.12}$$

Um das Maximum von $\Delta I_3$ zu finden, wird die Ableitung gebildet. Für eine vereinfachte Rechnung ohne Beträge und die Vorzeichenfunktion sgn wird nur der positive Bereich der Spannung betrachtet ($V \geq 0$):

$$\frac{\partial \Delta I_3}{\partial V} = \frac{V - \alpha_3\cdot V_1\cdot\left(\frac{V}{V_1}\right)^{\alpha_3}}{V\cdot R_{V1}} \tag{B.13}$$

und zu null gesetzt.

$$\frac{\partial \Delta I_3}{\partial V} = 0 \Rightarrow V_{\Delta \mathrm{Imax}\,3} = V_1\cdot\alpha_3\cdot e^{\frac{\ln\left(\frac{1}{\alpha_3}\right)\cdot\alpha_3}{\alpha_3-1}}. \tag{B.14}$$

Die Spannung, bei der das Maximum auftritt, kann in die Formel für $\Delta I_3$ eingesetzt werden. So ergibt sich der Zusammenhang zwischen $\eta_3$ und $\alpha_3$ zu:

$$\eta_3 = \frac{\Delta I_{\max}}{V_1/R_{V1}} = \alpha_3\cdot\left(\frac{1}{\alpha_3}\right)^{\frac{\alpha_3}{\alpha_3-1}} - \left(\alpha_3\cdot\left(\frac{1}{\alpha_3}\right)^{\frac{\alpha_3}{\alpha_3-1}}\right)^{\alpha_3}. \tag{B.15}$$

# C Herleitung der Schreibspannungen

Für eine Bestimmung des optimalen Spannungsschemas beim Schreiben eines resistiv schalten Crossbar-Arrays müssen folgende Randbedingungen eingehalten werden:

- Die Schreibspannung muss für die zu schreibende Zelle ($R_j$) überschritten werden.
- Die Spannung über sämtlichen anderen Zellen muss für bipolares Schalten größer sein als die negative Schreibspannung und kleiner sein als die positive Schreibspannung. Für unipolares Schalten muss die Spannung kleiner sein als die kleinere der beiden Schreibspannungen.

## C.A Bipolares Schreiben

Die Definitionen der Schreibspannungen für bipolare Schreibvorgänge sind in Abbildung C-0-1 beschrieben. Die beiden Schreibspannungen werden als $V_+$ (positive Schreibspannung) und $V_-$ (negative Schreibspannung) bezeichnet. $V_{nw+}$ und $V_{nw-}$ bezeichnen die Spannungen im Crossbar-Array, die über Zellen anliegen sollen, welche nicht geschrieben werden dürfen. Ihre Differenz zu den Schreibspannungen beträgt jeweils $\Delta V$.

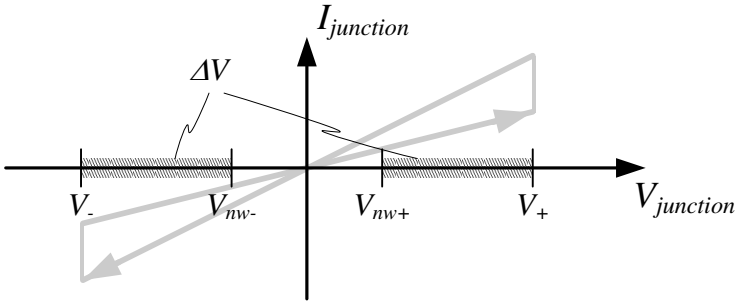



*Abbildung C-0-1: IV-Diagramm der bipolaren Schreiboperation*

In Abbildung C-0-2 ist die Beschaltung eines vereinfachten Crossbar-Schaltbildes gezeigt. Für die Herleitung der optimalen Spannungspegel, die zu einem maximalen $\Delta V$ führen, wird zunächst angenommen, dass sowohl die Widerstände $R_{seg}$ entlang der Leitungen (hier nicht gezeichnet) wie auch die Widerstände der Auswahltransistoren $R_x$ sehr viel kleiner sind als der On-Widerstand in der Crossbar und deshalb vernachlässigt werden können.

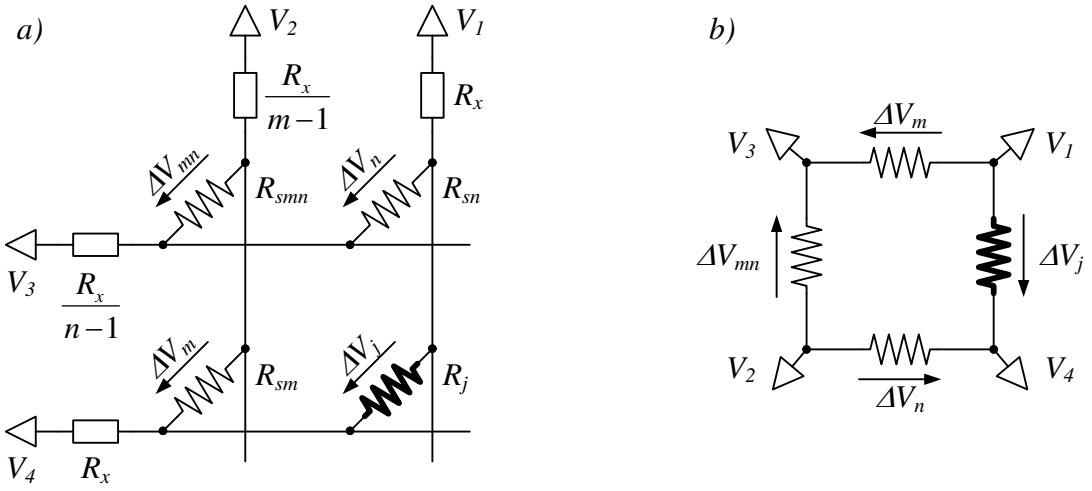



*Abbildung C-0-2: Ersatzschaltbild für die bipolare Schreiboperation*
*a) mit Widerständen der Auswahltransistoren*
*b) unter der Voraussetzung dass $R_x \ll R_{ON}$*

Da die nachfolgende Rechnung potentialfrei erfolgt, lässt sich ohne Einschränkung der Allgemeinheit die Spannung $V_4$ zu 0 setzen:

$$V_4 = 0. \tag{C.1}$$

Wenn die Zelle mit dem Widerstand $R_j$ zum Beispiel vom hoch- in den niederohmigen Zustand wechseln soll, so muss die Spannung $V_1$ größer sein als die positive Schreibspannung:

$$\begin{aligned} &\Delta V_j = V_1 - V_4 \geq V_+ \\ &\Rightarrow V_1 \geq V_+ \\ &\Leftrightarrow V_1 = V_+ + \Delta V_1 \end{aligned} \tag{C.2}$$

wobei gilt $\Delta V_1 \geq 0$.

Für die weitere Rechnung wird davon ausgegangen, dass die Spannungsdifferenz $\Delta V$ für positive und negative Spannungen gleich groß ist. Demnach können die Spannungen $\Delta V_m$, $\Delta V_n$ und $\Delta V_{mn}$ nur noch die Werte $V_+ - \Delta V$ oder $V_- + \Delta V$ annehmen.

Somit ergibt sich

$$\Delta V_m = V_2 - V_4 = V_2. \tag{C.3}$$

Hier ist eine Fallunterscheidung notwendig:

$$\begin{aligned} &a) \quad V_2 > 0 \Rightarrow \underline{V_2 = V_+ - \Delta V} \\ &b) \quad V_2 < 0 \Rightarrow \underline{V_2 = V_- + \Delta V} \end{aligned} \tag{C.4}$$

und

$$\Delta V_n = V_1 - V_3 = V_+ + \Delta V_1 - V_3. \tag{C.5}$$

Auch hier muss eine Fallunterscheidung vorgenommen werden:

$$\begin{aligned}
&i)\quad \Delta V_n \geq 0 \Rightarrow \Delta V_n = V_+ - \Delta V \\
&\qquad \Rightarrow V_+ + \Delta V_1 - V_3 = V_+ - \Delta V \\
&\qquad \Leftrightarrow \underline{V_3 = \Delta V_1 + \Delta V} \\
&ii)\quad \Delta V_n < 0 \Rightarrow \Delta V_n = V_- + \Delta V \\
&\qquad \Rightarrow V_+ + \Delta V_1 - V_3 = V_- + \Delta V \\
&\qquad \Leftrightarrow \underline{V_3 = V_+ - V_- + \Delta V_1 - \Delta V}
\end{aligned} \tag{C.6}$$

Aus (C.4) und (C.6) lässt sich somit die letzte Spannung in der Crossbar bestimmen:

$$\Delta V_{mn} = V_2 - V_3. \tag{C.7}$$

Mit den Fällen a), b), i) und ii) ergeben sich folgende Kombinationen:

$$\begin{aligned}
ai)\qquad \Delta V_{mn} &= V_+ - \Delta V - \Delta V_1 - \Delta V \\
&= V_+ - \Delta V_1 - 2\Delta V
\end{aligned} \tag{C.8}$$

$$\begin{aligned}
aii)\qquad \Delta V_{mn} &= V_+ - \Delta V - V_+ + V_- - \Delta V_1 + \Delta V \\
&= V_- - \Delta V_1 < V_-.
\end{aligned} \tag{C.9}$$

Spannungswerte kleiner als $V_-$ sind jedoch nicht möglich, da sonst die Spannung $\Delta V_{mn}$ eine negative Schreibspannung wäre, daher entfällt die Kombination *aii*.

$$\begin{aligned}
bi)\qquad \Delta V_{mn} &= V_- + \Delta V - \Delta V_1 - \Delta V \\
&= V_- - \Delta V_1 < V_-
\end{aligned} \tag{C.10}$$

Diese Kombination entfällt aus dem gleichen Grund wie Kombination *aii*. Auch die letzte Kombination

$$\begin{aligned}
bii)\qquad \Delta V_{mn} &= V_- + \Delta V - V_+ + V_- - \Delta V_1 + \Delta V \\
&= \underbrace{V_- - V_+ + 2\Delta V}_{\leq 0} + V_- - \Delta V_1 < V_- \\
&\text{da } \Delta V \leq \frac{V_+ - V_-}{2} \Leftrightarrow 2\Delta V \leq -\left(V_- - V_+\right)
\end{aligned} \tag{C.11}$$

entfällt. Somit bleibt als einzige Möglichkeit die Kombination ai) und es ergeben sich

$$\begin{aligned}
V_1 &= V_+ + \Delta V_1 \\
V_2 &= V_+ - \Delta V \\
V_3 &= \Delta V + \Delta V_1 \\
V_4 &= 0
\end{aligned} \tag{C.12}$$

und die Spannungen über den Crossbar-Widerständen zu

$$\begin{aligned}
\Delta V_j &= V_+ + \Delta V_1 \\
\Delta V_n &= V_+ - \Delta V \\
\Delta V_m &= V_+ - \Delta V \\
\Delta V_{mn} &= V_+ - 2\Delta V - \Delta V_1.
\end{aligned} \tag{C.13}$$

Für $\Delta V_{mn}$ kann wieder eine Fallunterscheidung vorgenommen werden:

$$\begin{aligned}
&\Delta V_{mn} \geq 0: \\
&V_+ - 2\Delta V - \Delta V_1 = V_+ - \Delta V \\
&\Leftrightarrow -\Delta V - \Delta V_1 = 0 \\
&\Leftrightarrow \Delta V = -\Delta V_1 \\
&\Rightarrow \Delta V = \Delta V_1 = 0, \text{da } \Delta V \geq 0 \wedge \Delta V_1 \geq 0.
\end{aligned} \tag{C.14}$$

Dies ist zwar eine mathematisch gültige Lösung des Gleichungssystem, würde aber bedeuten, dass die gesamte Crossbar geschrieben wird. Somit entfällt diese Lösung und es bleibt:

$$\begin{aligned}
&\Delta V_{mn} < 0: \\
&V_+ - 2\Delta V - \Delta V_1 = V_- + \Delta V \\
&\Leftrightarrow \Delta V = \frac{V_+ - V_- - \Delta V_1}{3}.
\end{aligned} \tag{C.15}$$

$\Delta V$ wird maximal, wenn $\Delta V_1 = 0$ ist. Somit ergeben sich die für ein maximales $\Delta V$ zu wählenden Spannungen:

$$\begin{aligned}
V_1 &= V_+ \\
V_2 &= V_+ - \frac{V_+ - V_-}{3} = \frac{2V_+ + V_-}{3} \\
V_3 &= \frac{V_+ - V_-}{3} \\
V_4 &= 0
\end{aligned} \tag{C.16}$$

und die daraus resultierenden Spannungsabfälle über den Zellen:

$$\begin{aligned}
\Delta V_j &= V_+ \\
\Delta V_n &= \frac{2V_+ + V_-}{3} \\
\Delta V_m &= \frac{2V_+ + V_-}{3} \\
\Delta V_{mn} &= \frac{2V_- + V_+}{3}.
\end{aligned} \tag{C.17}$$

Gilt

$$|V_+| = |V_-| \tag{C.18}$$

können für das Schreiben von $V_-$ die Spannungen einfach vertauscht werden:

$$\begin{aligned} V_4 &= V_+ \\ V_3 &= V_+ - \frac{V_+ - V_-}{3} = \frac{2V_+ + V_-}{3} \\ V_2 &= \frac{V_+ - V_-}{3} \\ V_1 &= 0. \end{aligned} \tag{C.19}$$

Die Polaritäten der Spannungen $\Delta V_x$ kehren sich damit um, der errechnete Wert für $\Delta V$ bleibt erhalten.

Sind die Beträge der Schreibspannungen nicht identisch, so müssen die Spannungen $V_1$ bis $V_4$ neu berechnet werden. Nachfolgend wird angenommen, dass $V_-$ die betragsmäßig kleinere Spannung ist. Da die Schreiboperation auf Potentialdifferenzen beruht, kann das kleinste Potential der Schreiboperation ohne Einschränkung der Allgemeinheit auf 0 V gesetzt werden. Ausgehend von Abbildung C-0-2 kommen für die kleinste verwendete Spannung nur die Potentiale $V_1$ und $V_3$ in Frage, da

$$V_4 = 0V \Rightarrow \Delta V_j = V_1 - V_4 = V_1 \overset{!}{=} V_- < 0, \tag{C.20}$$

also wäre $V_1$ kleiner als $V_4$. Gleiches lässt sich zeigen für

$$\begin{aligned} &V_2 = 0V \Rightarrow \Delta V_m = V_2 - V_4 = -V_4 < 0 \Rightarrow \Delta V_m = V_- + \Delta V \Rightarrow V_4 = -V_- - \Delta V \\ &\Delta V_j = V_1 - V_4 = V_1 + V_- + \Delta V \overset{!}{=} V_- \Leftrightarrow V_1 = -\Delta V < 0. \end{aligned} \tag{C.21}$$

Zunächst wird $V_3$ zu 0 V gesetzt. Somit ist

$$\begin{aligned} &\Delta V_j = V_1 - V_4 = V_- - \Delta V_4 \\ &\Leftrightarrow V_1 = V_- - \Delta V_4 + V_4 \end{aligned} \tag{C.22}$$

und

$$\Delta V_n = V_1 - V_3 = V_1 = V_- - \Delta V_4 + V_4. \tag{C.23}$$

Für $\Delta V_n$ können zwei Fälle unterschieden werden:

$$\begin{aligned} &a) \quad V_4 + V_- - \Delta V_4 = V_+ - \Delta V \Rightarrow \underline{V_4 = V_+ - V_- + \Delta V_4 - \Delta V} \\ &b) \quad V_4 + V_- - \Delta V_4 = V_- + \Delta V \Rightarrow \underline{V_4 = \Delta V_4 + \Delta V}. \end{aligned} \tag{C.24}$$

Weiterhin gilt

$$\Delta V_{mn} = V_2 - V_3 = V_2. \tag{C.25}$$

Hier müssen ebenfalls zwei Fälle unterschieden werden:

$$\begin{aligned} &i)\quad V_2 = V_+ - \Delta V \\ &ii)\quad V_2 = V_- + \Delta V. \end{aligned} \tag{C.26}$$

So ergeben sich vier mögliche Kombinationen. Die Kombinationen mit *a)* fallen weg, da

$$\begin{aligned} ai)\quad dV_m &= V_2 - V_4 \\ &= V_+ - \Delta V - V_+ + V_- - \Delta V_4 + \Delta V \\ &= V_- - \Delta V_4 < V_-. \end{aligned} \tag{C.27}$$

$$\begin{aligned} aii)\quad dV_m &= V_2 - V_4 \\ &= V_- + \Delta V - V_+ + V_- - \Delta V_4 + \Delta V \\ &= V_- - \Delta V_4 + \underbrace{V_- - V_+ + 2\Delta V}_{\leq 0} < V_-. \end{aligned} \tag{C.28}$$

Somit verbleiben die Möglichkeiten *bi)* und *bii)*:

$$\begin{aligned} bi)\quad dV_m &= V_2 - V_4 \\ &= V_+ - \Delta V - \Delta V - \Delta V_4 \\ &= V_+ - 2\Delta V - \Delta V_4. \end{aligned} \tag{C.29}$$

$$\begin{aligned} bii)\quad dV_m &= V_2 - V_4 \\ &= V_- + \Delta V - \Delta V - \Delta V_4 \\ &= V_- - \Delta V_4 < V_-. \end{aligned} \tag{C.30}$$

Für die einzig verbleibende Kombination *bi)* können wieder zwei Fälle unterschieden werden:

$$\begin{aligned} &dV_m > 0 \\ &\quad \Rightarrow V_+ - 2\Delta V - \Delta V_4 = V_+ - \Delta V \\ &\quad \Leftrightarrow \Delta V = -\Delta V_4 \\ &\quad \Rightarrow \Delta V = \Delta V_4 = 0, \text{da } \Delta V \geq 0 \wedge \Delta V_4 \geq 0. \end{aligned} \tag{C.31}$$

Dies stellt wie Gleichung (C.14) eine mathematisch gültige Lösung des Gleichungssystem dar, würde aber ebenso bedeuten, dass die gesamte Crossbar geschrieben wird. Somit entfällt diese Lösung und es bleibt:

$$\begin{aligned} &dV_m < 0 \\ &\quad \Rightarrow V_+ - 2\Delta V - \Delta V_4 = V_- + \Delta V \\ &\quad \Leftrightarrow \Delta V = \frac{V_+ - V_- - \Delta V_4}{3} \\ &\quad \Rightarrow \Delta V_{\max} = \frac{V_+ - V_-}{3}, \text{wenn } \Delta V_4 = 0. \end{aligned} \tag{C.32}$$

Somit geben sich die Potentiale an den Crossbar-Elektroden zu

$$
\begin{aligned}
V_1 &= V_4 + V_- = \frac{V_+ - V_-}{3} + \frac{3V_-}{3} = \frac{V_+ + 2{\cdot}V_-}{3} \\
V_2 &= V_+ - \Delta V = \frac{3V_+}{3} - \frac{V_+ - V_-}{3} = \frac{2{\cdot}V_+ + V_-}{3} \\
V_3 &= 0 \\
V_4 &= \Delta V = \frac{V_+ - V_-}{3}.
\end{aligned}
\tag{C.33}
$$

Für den Bereich, in dem gilt $V_+ < 2{\cdot}|V_-|$, wird der Wert für $V_1$ negativ. Somit stell in diesem Bereich V1 das kleinste Potential dar. Daher muss für diesen Bereich zu allen Spannungen der negative Wert von $V_1$ hinzuaddiert werden und es ergibt sich:

$$
\begin{aligned}
V_1 &= \frac{V_+ + 2{\cdot}V_-}{3} - \frac{V_+ + 2{\cdot}V_-}{3} = 0 \\
V_2 &= \frac{2{\cdot}V_+ + V_-}{3} - \frac{V_+ + 2{\cdot}V_-}{3} = \frac{V_+ - V_-}{3} \\
V_3 &= -\frac{V_+ + 2{\cdot}V_-}{3} \\
V_4 &= \frac{V_+ - V_-}{3} - \frac{V_+ + 2{\cdot}V_-}{3} = -V_-.
\end{aligned}
\tag{C.34}
$$

## C.B Unipolares Schreiben

Anders als beim bipolaren Schreiben ist die Polarität der angelegten Spannung beim unipolaren Schreiben irrelevant. Das in Abbildung C-0-3 dargestellte IV-Diagramm ist demnach punktsymmetrisch zum Ursprung. Die Spannung $V_{w,on}$ beschreibt die höhere der beiden Schreibspannungen, bei der eine Zelle vom hoch- in den niederohmigen Zustand wechselt. Die Spannung $V_{w,off}$ hingegen bezeichnet die Spannung, bei der eine Zelle vom nieder- in den hochohmigen Zustand schaltet. $V_{nw}$ ist die Spannung, die über den nicht zu schreibenden Zellen abfallen soll, und hat den Abstand $\Delta V$ zur kleineren Schreibspannung.

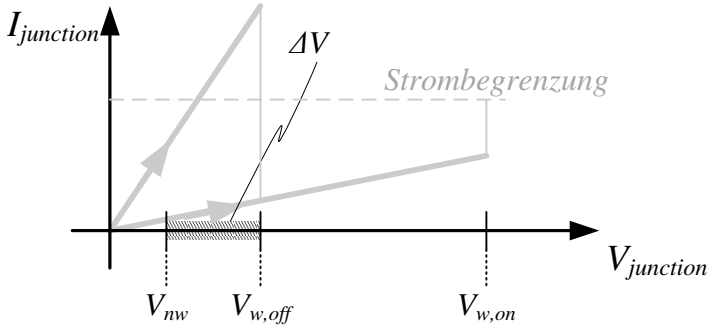



*Abbildung C-0-3: IV-Diagramm der unipolaren Schreiboperation*

In Abbildung C-0-4 ist das Ersatzschaltbild für unipolares Schreiben dargestellt. Für die Herleitung des Spannungsschemas, das zu einem maximalen $\Delta V$ führt, wird der Einfluss

der Segmentwiderstände ($R_{seg}$, in Abbildung C-0-4 nicht gezeichnet) und der Schalterwiderstände $R_x$ vernachlässigt.

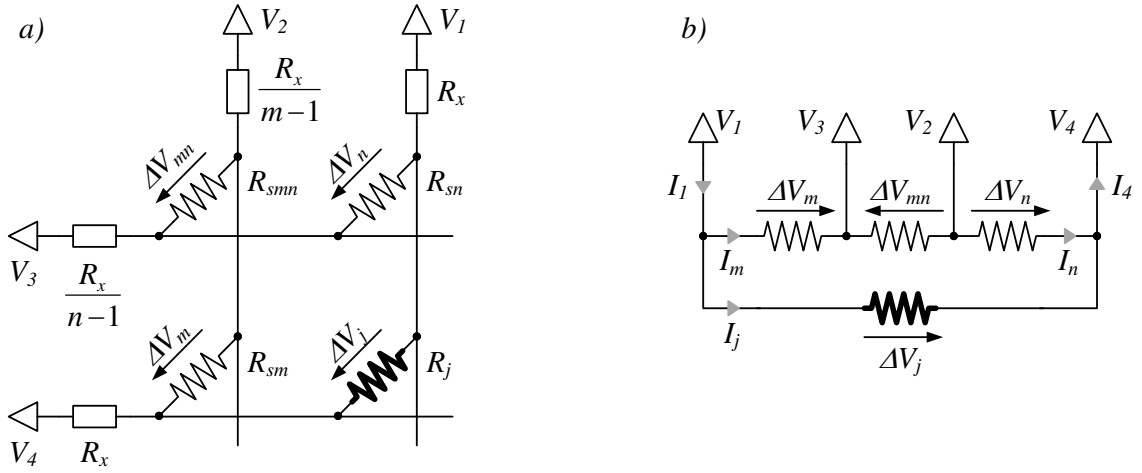



*Abbildung C-0-4: Ersatzschaltbild für die unipolare Schreiboperation*
*a) mit Widerständen der Auswahltransistoren*
*b) unter der Voraussetzung dass $R_x \ll R_{ON}$*

Wird ohne Einschränkung der Allgemeinheit die Spannung $V_4$ auf Bezugspotential gelegt, so muss für einen Wechsel von $R_j$ vom hoch- in den niederohmigen Zustand die Spannung $V_1$ den Wert

$$\Delta V_j = V_1 - V_4 = V_1 = V_{w,on} \tag{C.35}$$

annehmen. Gleichzeitig gilt jedoch

$$\Delta V_j = \Delta V_m + \Delta V_{mn} + \Delta V_n = V_{w,on}. \tag{C.36}$$

Um das ungewollte Überschreiben einer der übrigen Zellen zu vermeiden, muss jede der Spannungen $dV_m$, $dV_{mn}$ und $dV_n$ den gleichen Abstand $\Delta V$ zur Schreibspannung $V_{w,off}$ haben. Daher ist

$$\begin{aligned} &\Delta V_m + \Delta V_{mn} + \Delta V_n = V_{w,on} = 3 \cdot V_{nw} \\ &\Leftrightarrow V_{nw} = \frac{V_{w,on}}{3}. \end{aligned} \tag{C.37}$$

Mit

$$V_{nw} = V_{w,off} - \Delta V \tag{C.38}$$

lässt sich die Gleichung (C.37) umschreiben zu

$$V_{w,off} = \frac{V_{w,on}}{3} + \Delta V \tag{C.39}$$

oder

$$V_{w,off} \geq \frac{V_{w,on}}{3}. \tag{C.40}$$

Die Herleitung der Schreibspannungen und des Abstandes $\Delta V$ lässt sich aus den Gleichungen für die Spannungsabfälle über den Junctions vornehmen:

$$\begin{aligned}
&(1) \quad dV_j = V_1 - V_4 = V_1 = V_{w,on} \\
&(2) \quad dV_m = V_2 - V_4 = V_2 = V_{w,off} - \Delta V \\
&(3) \quad dV_{mn} = \left|V_2 - V_3\right| = V_3 - V_2 = V_{w,off} - \Delta V \\
&(4) \quad dV_n = V_1 - V_3 = V_{w,on} - V_3 = V_{w,off} - \Delta V.
\end{aligned} \tag{C.41}$$

Hierbei wird davon ausgegangen, dass der Abstand $\Delta V$ für alle Spannungen gleich sein soll. Somit lässt sich aus (C.41)(4)

$$V_3 = V_{w,on} - V_{w,off} + \Delta V \tag{C.42}$$

bestimmen und aus (C.41)(3) und (C.42)

$$V_2 = V_{w,on} - 2 \cdot V_{w,off} + 2 \cdot \Delta V. \tag{C.43}$$

Mit (C.41)(2) und (C.43) folgt

$$\Delta V = V_{w,off} - \frac{V_{w,on}}{3}. \tag{C.44}$$

Und somit

$$\begin{aligned}
V_2 &= \frac{1}{3} V_{w,on} \\
V_3 &= \frac{2}{3} V_{w,on}\ .
\end{aligned} \tag{C.45}$$

# Literatur


[1] *Simmons, J. G. und Verderber, R. R.*: New conduction and reversible memory phenomena in thin insulating films. Proceedings of the Royal Society of London, Series A, vol. 301, S. 77-102, 1967.

[2] *Bruyere, J. C. und Chakraverty, B. K.*: Switching and negative resistance in thin films of nickel oxide. Applied Physics Letters, vol. 16, S. 40-43, 1970.

[3] *Hovel, H. J. und Urgell, J. J.*: Switching and memory characteristics of ZnSe-Ge heterojunctions. Journal of Applied Physics, vol. 42, S. 5076-5083, 1971.

[4] *Chang, W.-Y.; et al.*: Unipolar resistive switching characteristics of ZnO thin films for nonvolatile memory applications. Applied Physics Letters, vol. 92, S. 022110, 2008.

[5] *Waser, R. und Aono, M.*: Nanoionics-based resistive switching memories. Nature Materials, vol. 6, S. 833-840, 2007.

[6] *Lin, C. Y.; et al.*: Effect of Top Electrode Material on Resistive Switching Properties of $ZrO_2$ Film Memory Devices. IEEE Electron Device Letters, vol. 28, S. 366-368, 2007.

[7] *Lin, C.-C.; et al.*: Voltage-Polarity-Independent and High-Speed Resistive Switching Properties of V-Doped $SrZrO_3$ Thin Films. IEEE Transactions on Electron Devices, vol. 54, S. 3146-3151, 2007.

[8] *Schindler, C.; et al.*: Bipolar and unipolar resistive switching in Cu-doped $SiO_2$. IEEE Transactions on Electron Devices, vol. 54, S. 2762 - 2768, 2007.

[9] *Schroeder, H. und Jeong, D. S.*: Resistive switching in a $Pt/TiO_2/Pt$ thin film stack - a candidate for a non-volatile ReRAM. Microelectronic Engineering, vol. 84, S. 1982-1985, 2007.

[10] *Jeong, D. S.; Schroeder, H. und Waser, R.*: Coexistence of bipolar and unipolar resistive switching behaviors. Electrochemical and Solid-State Letters, vol. 10, S. G51-G53, 2007.

[11] *Wuttig, M. und Yamada, N.*: Phase change materials for rewriteable data storage. Nature Materials, vol. 6, S. 824-832, 2007.

[12] *Chudnovskii, F. A.; et al.*: Electroforming and switching in oxides of transition metals: the role of metal-insulator transition in the switching mechanism. Journal of Solid State Chemistry, vol. 122, S. 95-99, 1996.

[13] *Rozenberg, M. J.; Inoue, I. H. und Sanchez, M. J.*: Nonvolatile memory with multilevel switching: a basic model. Physical Review Letters, vol. 92, S. 178302, 2004.

[14] *Rozenberg, M. J.; Inoue, I. H. und Sanchez, M. J.*: Strong electron correlation effects in nonvolatile electronic memory devices. Applied Physics Letters, vol. 88, S. 033510, 2006.

[15] *Tsymbal, E. Y. und Kohlstedt, H.*: Tunneling Across a Ferroelectric. Science, Applied Physics, vol. 313, S. 181-183, 2006.

[16] *Kever, T.; et al.*: On the origin of bistable resistive switching in metal organic charge transfer complex memory cells. Applied Physics Letters, vol. 91, S. 083506, 2007.

[17] *Chen, A.; et al.*: Switching characteristics of $Cu_2O$ metal-insulator-metal resistive memory. Applied Physics Letters, vol. 91, S. 123517, 2007.

[18] *Zheng, K.; et al.*: Resistive switching in a GaOx-NiOx p-n heterojunction. Applied Physics Letters, vol. 101, S. 143110, 2012.

[19] *Jousseaume, V.; et al.*: Comparative study of non-polar switching behaviors of NiO- and HfO2-based Oxide Resistive-RAMs. Memory Workshop (IMW), 2010 IEEE International, 2010, S. 1-4.

[20] *Gonon, P.; et al.*: Comparing the switching characteristics of two resistive RAM technologies: Cu-SiO2 conductive-bridging-RAMs and HfO2 Oxide-RAMs. Solid-State and Integrated Circuit Technology (ICSICT), 2010 10th IEEE International Conference on, 2010, S. 1124-1126.

[21] *Lien, C. H.; et al.*: The highly scalable and reliable hafnium oxide ReRAM and its future challenges. Solid-State and Integrated Circuit Technology (ICSICT), 2010 10th IEEE International Conference on, 2010, S. 1084-1087.

[22] *Tran, X. A.; et al.*: A High-Yield HfOx-Based Unipolar Resistive RAM Employing Ni Electrode Compatible With Si-Diode Selector for Crossbar Integration. Electron Device Letters, IEEE, vol. 32, S. 396-398, 2011.

[23] *Thomas, B.; et al.*: In-operando and non-destructive analysis of the resistive switching in the Ti/HfO2/TiN-based system by hard x-ray photoelectron spectroscopy. Applied Physics Letters, vol. 101, S. 143501, 2012.

[24] *Sim, H.; et al.*: Resistance-switching Characteristics of polycrystalline $Nb_2O_5$ for nonvolatile memory application. IEEE Electron Device Letters, vol. 26, S. 292-294, 2005.

[25] *Lee, C. B.; et al.*: Electromigration effect of Ni electrodes on the resistive switching characteristics of NiO thin films. Applied Physics Letters, vol. 91, S. 082104, 2007.

[26] *Seo, S.; et al.*: Reproducible resistance switching in polycrystalline NiO films. Applied Physics Letters, vol. 85, S. 5655-5657, 2004.

[27] *Kügeler, C.; et al.*: Study on the dynamic resistance switching properties of NiO thin films. Thin Solid Films, vol. 518, S. 2258-2260, 2010.

[28] *Lee, S. R.; et al.*: Resistive memory switching in epitaxially grown NiO. Applied Physics Letters, vol. 91, S. 202115, 2007.

[29] *Courtade, L.; et al.*: Improvement of resistance switching characteristics in NiO films obtained from controlled Ni oxidation. Non-Volatile Memory Technology Symposium, NVMTS, 2007, S. 1-4.

[30] *Tsunoda, K.; et al.*: Low Power and High Speed Switching of Ti-doped NiO ReRAM under the Unipolar Voltage Source of less than 3 V. IEEE International Electron Devices Meeting, IEDM, 2007, S. 767-770.

[31] *Yu-Ting, C.; et al.*: Influence of molybdenum doping on the switching characteristic in silicon oxide-based resistive switching memory. Applied Physics Letters, vol. 102, S. 043508, 2013.

[32] *Yuefei, W.; et al.*: Resistive switching mechanism in silicon highly rich SiOx ($x < 0.75$) films based on silicon dangling bonds percolation model. Applied Physics Letters, vol. 102, S. 042103, 2013.

[33] *Sakamoto, T.; et al.*: Electronic transport in $Ta_2O_5$ resistive switch. Applied Physics Letters, vol. 91, S. 092110, 2007.

[34] *Verrelli, E.; et al.*: Forming-free resistive switching memories based on titanium-oxide nanoparticles fabricated at room temperature. Applied Physics Letters, vol. 102, S. 022909, 2013.

[35] *Hermes, C.; Bruchhaus, R. und Waser, R.*: Forming-Free TiO2-Based Resistive Switching Devices on CMOS-Compatible W-Plugs. Electron Device Letters, IEEE, vol. 32, S. 1588-1590, 2011.

[36] *Nauenheim, C.; et al.*: Investigation of the electroforming process in resistively switching TiO2 nanocrosspoint junctions. Applied Physics Letters, vol. 96, S. 122902, 2010.

[37] *Kügeler, C.; et al.*: Nanostructured resistive memory cells based on 8-nm-thin TiO2 films deposited by atomic layer deposition. 2011, S. 01AD01.

[38] *Tsunoda, K.; et al.*: Bipolar resistive switching in polycrystalline $TiO_2$ films. Applied Physics Letters, vol. 90, S. 113501, 2007.

[39] *Yoshida, C.; et al.*: High speed resistive switching in Pt/$TiO_2$/TiN film for nonvolatile memory application. Applied Physics Letters, vol. 91, S. 223510, 2007.

[40] *Yuan Heng, T.; et al.*: A New High-Density and Ultrasmall-Cell-Size Contact RRAM (CR-RAM) With Fully CMOS-Logic-Compatible Technology and Circuits. Electron Devices, IEEE Transactions on, vol. 58, S. 53-58, 2011.

[41] *Kozicki, M. N.; et al.*: A Low-Power Nonvolatile Switching Element Based on Copper-Tungsten Oxide Solid Electrolyte. IEEE Transactions on Nanotechnology, vol. 5, S. 535-544, 2006.

[42] *Mandar, M. S.; et al.*: Influence of surface null potential on nonvolatile bistable resistive switching memory behavior of dilutely aluminum doped ZnO thin film. Applied Physics Letters, vol. 102, S. 243501, 2013.

[43] *Moon-Seok, K.; et al.*: Effects of the oxygen vacancy concentration in InGaZnO-based resistance random access memory. Applied Physics Letters, vol. 101, S. 243503, 2012.

[44] *Jian, Z.; et al.*: Bipolar resistive switching characteristics of low temperature grown ZnO thin films by plasma-enhanced atomic layer deposition. Applied Physics Letters, vol. 102, S. 012113, 2013.

[45] *Qi, L.; et al.*: Resistive switching memory effect of $ZrO_2$ films with $Zr^+$ implanted. Applied Physics Letters, vol. 92, S. 012117, 2008.

[46] *Lee, D.; et al.*: Resistance switching of the nonstoichiometric zirconium oxide for nonvolatile memory applications. IEEE Electron Device Letters, vol. 26, S. 719-721, 2005.

[47] *Jheng-Jie, H.; et al.*: Enhancement of the stability of resistive switching characteristics by conduction path reconstruction. Applied Physics Letters, vol. 103, S. 042902, 2013.

[48] *Huang, L.; Qu, B. und Liu, L.*: Resistive switching characteristics of epitaxial $La_{0.67}Sr_{0.33}MnO_3$ films for nonvolatile memory applications. International Workshop on Electron Devices and Semiconductor Technology, 2007, S. 86-88.

[49] *Ignatiev, A.; et al.*: Resistance Switching Memory Effect in Transition Metal Oxide Thin Films. Non-Volatile Memory Technology Symposium, NVMTS, 2006, S. 100-103.

[50] *Xin, C.; Naijuan, W. und Ignatiev, A.*: Perovskite RRAM devices with metal/insulator/PCMO/metal heterostructures. Non-Volatile Memory Technology Symposium, NVMTS, 2005, S. 4 pp.

[51] *Nakamura, T.; et al.*: Electric-Pulse-Induced Resistance Switching in Magnetoresistive Manganite Films Grown by Metalorganic Chemical Vapor Deposition. IEEE Transactions on Magnetics, vol. 43, S. 3070-3072, 2007.

[52] *Dongqing, L.; et al.*: Nonvolatile bipolar resistive switching in amorphous Sr-doped LaMnO3 thin films deposited by radio frequency magnetron sputtering. Applied Physics Letters, vol. 102, S. 134105, 2013.

[53] *Oligschlaeger, R.; et al.*: Resistive switching and data reliability of epitaxial $(Ba,Sr)TiO_3$ thin films. Applied Physics Letters, vol. 88, S. 042901, 2006.

[54] *Yan, Z.; et al.*: High-Performance Programmable Memory Devices Based on Co-Doped BaTiO3. Advanced Materials, vol. 23, S. 1351-1355, 2011.

[55] *Fujii, T.*: Hysteretic current-voltage characteristics and resistance switching at an epitaxial oxide Schottky junction $SrRuO_3/SrTi_{0.99}Nb_{0.01}O_3$. Applied Physics Letters, vol. 86, S. 012107, 2005.

[56] *Zhongqiang, H.; et al.*: Ferroelectric memristor based on Pt/BiFeO3/Nb-doped SrTiO3 heterostructure. Applied Physics Letters, vol. 102, S. 102901, 2013.

[57] *Sun, J.; et al.*: Control of normal and abnormal bipolar resistive switching by interface junction on In/Nb:SrTiO3 interface. Applied Physics Letters, vol. 101, S. 133506, 2012.

[58] *Szot, K.; et al.*: Switching the electrical resistance of individual dislocations in single-crystalline SrTiO3. Nature Materials, vol. 5, S. 312-320, 2006.

[59] *Beck, A.; et al.*: Reproducible switching effect in thin oxide films for memory applications. Applied Physics Letters, vol. 77, S. 139-141, 2000.

[60] *Liu, C.-Y.; et al.*: Bistable resistive switching of a sputter-deposited Cr-doped $SrZrO_3$ memory film. IEEE Electron Device Letters, vol. 26, S. 351-353, 2005.

[61] *Lin, C. C.; et al.*: Resistive Switching Mechanisms of V-Doped $SrZrO_3$ Memory Films. IEEE Electron Device Letters, vol. 27, S. 725-727, 2006.

[62] *Terabe, K.; et al.*: Quantized conductance atomic switch. Nature, vol. 433, S. 47-50, 2005.

[63] *Schindler, C.; et al.*: Resistive switching in Ag-Ge-Se with extremely low write currents. Non-Volatile Memory Technology Symposium, NVMTS, 2007, S. 82-85.

[64] *Sakamoto, T.; et al.*: Nanometer-scale switches using copper sulfide. Applied Physics Letters, vol. 82, S. 3032-3034, 2003.

[65] *Jaeyun, Y.; et al.*: Research on switching property of an oxide/copper sulfide hybrid memory. Non-Volatile Memory Technology Symposium, 2008. NVMTS 2008. 9th Annual, 2008, S. 1-4.

[66] *Ki-Hyun, N.; et al.*: Non-volatile switching characteristics in wet-deposited Ag2Se/GeSe double layers for resistive random access memory applications. Applied Physics Letters, vol. 102, S. 192106, 2013.

[67] *Schindler, C.; et al.*: Resistive Switching in $Ge_{0.3}Se_{0.7}$ Films by Means of Copper Ion Migration. Zeitschrift für physikalische Chemie, vol. 221, S. 1469 - 1478, 2007.

[68] *Wang, Z.; et al.*: Resistive Switching Mechanism in $Zn_xCd_{1-x}S$ Nonvolatile Memory Devices. IEEE Electron Device Letters, vol. 28, S. 14-16, 2007.

[69] *van-der-Sluis, P.*: Non-volatile memory cells based on $Zn_xCd_{1-x}S$ ferroelectric Schottky diodes. Applied Physics Letters, vol. 82, S. 4089-4091, 2003.

[70] *Tu, C.-H.; Lai, Y.-S. und Kwong, D.-L.*: Memory effect in the current-voltage characteristic of 8-hydroquinoline aluminum salt films. IEEE Electron Device Letters, vol. 27, S. 354-356, 2006.

[71] *Ouyang, J. Y.; et al.*: Programmable polymer thin film and non-volatile memory device. Nature Materials, vol. 3, S. 918-922, 2004.

[72] *Kever, T.; et al.*: On the Existence of Two Different Resistive Switching Mechanisms in Metal Organic Charge Transfer Complex Thin Films. Non-Volatile Memory Technology Symposium, NVMTS, 2006, S. 116-119.

[73] *Tu, D.; et al.*: Asymmetric electrical bistable behavior of an eicosanoic acid/zirconium oxide bilayer system with rectifying effect. Applied Physics Letters, vol. 92, S. 123302-123302-3, 2008.

[74] *Yongbian, K.; et al.*: Flexible Single-Component-Polymer Resistive Memory for Ultrafast and Highly Compatible Nonvolatile Memory Applications. Electron Device Letters, IEEE, vol. 31, S. 758-760, 2010.

[75] *Cho, B.; et al.*: Rewritable Switching of One Diode-One Resistor Nonvolatile Organic Memory Devices. Advanced Materials, vol. 22, S. 1228-1232, 2010.

[76] *Snider, G. S. und Kuekes, P. J.*: Nano state Machines using hysteretic resistors and diode crossbars. IEEE Transactions on Nanotechnology, vol. 5, S. 129-137, 2006.

[77] *Wilkinson, R. H.*: A Method of Generating Functions of Several Variables Using Analog Diode Logic. IEEE Transactions on Electronic Computers, vol. EC-12, S. 112-129, 1963.

[78] *Baek, I. G.; et al.*: Multi-layer cross-point binary oxide resistive memory (OxRRAM) for post-NAND storage application. IEEE International Electron Devices Meeting, IEDM, 2005, S. 750-753.

[79] *Lee, M.-J.; et al.*: A Low-Temperature-Grown Oxide Diode as a New Switch Element for High-Density, Nonvolatile Memories. Advanced Materials, vol. 19, S. 73-76, 2007.

[80] *Sung Hyun, J.; et al.*: 3D-stackable crossbar resistive memory based on Field Assisted Superlinear Threshold (FAST) selector. Electron Devices Meeting (IEDM), 2014 IEEE International, 2014, S. 6.7.1-6.7.4.

[81] *Narayanan, P.; et al.*: Exploring the design space for resistive nonvolatile memory crossbar arrays with mixed ionic-electronic-conduction (MIEC)-based Access Devices. Device Research Conference (DRC), 2014 72nd Annual, 2014, S. 239-240.

[82] *Jiale, L. und Wong, H. S. P.*: Cross-Point Memory Array Without Cell Selectors - Device Characteristics and Data Storage Pattern Dependencies. Electron Devices, IEEE Transactions on, vol. 57, S. 2531-2538, 2010.

[83] *Flocke, A.; et al.*: A Fundamental Analysis of Nano-Crossbars with Non-Linear Switching Materials and its Impact on TiO2 as a Resistive Layer. Nanotechnology, 2008. NANO '08. 8th IEEE Conference on, 2008, S. 319-322.

[84] *Likharev, K. K.*: Neuromorphic CMOL circuits. Third IEEE Conference on Nanotechnology, 2003, S. 339-342 vol.2.

[85] *Jungdal, C. und Kwang Soo, S.*: 3D approaches for non-volatile memory. VLSI Technology (VLSIT), 2011 Symposium on, 2011, S. 178-179.

[86] *Ohbayashi, S.; et al.*: A 65-nm SoC Embedded 6T-SRAM Designed for Manufacturability With Read and Write Operation Stabilizing Circuits. IEEE Journal of Solid-State Circuits, vol. 42, S. 820-829, 2007.

[87] *Park, Y. K.; et al.*: Fully Integrated 56 nm DRAM Technology for 1 Gb DRAM. IEEE Symposium on VLSI Technology, 2007, S. 190-191.

[88] *Nagel, N.; et al.*: A New Twin Flash Cell for 2 and 4 Bit Operation at 63nm Feature Size. International Symposium on VLSI Technology, Systems and Applications, 2007, S. 1-2.

[89] *ITRS*: Process Integration, Devices, and Structures (PIDS). 2012 Update.

[90] *Chou, S. Y.; Krauss, P. R. und Renstrom, P. J.*: Imprint Lithography with 25-Nanometer Resolution. Science, vol. 272, S. 85-87, 1996.

[91] *Wu, W.; et al.*: Sub-10 nm Nanoimprint Lithography by Wafer Bowing. Nano Letters, vol. 8, S. 3865-3869, 2011/10/20 2008.

[92] *Kheterpal, V.; et al.*: Design methodology for IC manufacturability based on regular logic-bricks. 42nd Design Automation Conference, 2005, S. 353-358.

[93] *Jung, G. Y.; et al.*: Fabrication of a 34 x 34 Crossbar Structure at 50 nm Half-pitch by UV-based Nanoimprint Lithography. Nano Letters, vol. 4, S. 1225-1229, 2004.

[94] *Wu, W.*: One-kilobit cross-bar molecular memory circuits at 30-nm half-pitch fabricated by nanoimprint lithography. Applied Physics A, vol. 80, S. 1173-1178, 2005.

[95] *Jung, G. Y.; et al.*: Circuit Fabrication at 17 nm Half-Pitch by Nanoimprint Lithography. Nano Letters, vol. 6, S. 351-354, 2006.

[96] *Martinez, R. V.; et al.*: Patterning Polymeric Structures with 2 nm Resolution at 3 nm Half Pitch in Ambient Conditions. Nano Letters, vol. 7, S. 1846-1850, 2007.

[97] *Nagel, N.; et al.*: Highly scalable 90nm STI bounded twin flash cell with local interconnect. VLSI Technology, 2005. Digest of Technical Papers. 2005 Symposium on, 2005, S. 120-121.

[98] *Tran, H. V.; et al.*: An Experimental 1Mb 0.11um 4.5F2 1.8Volt Multilevel Vertical Split Gate Source Side Injection Test Vehicle for Giga-Bit Density NOR Flash Memory. Asian Solid-State Circuits Conference, 2005, 2005, S. 125-128.

[99] *Takeuchi, K.; et al.*: A 56-nm CMOS 99-$mm^2$ 8-Gb Multi-Level NAND Flash Memory With 10-MB/s Program Throughput. IEEE Journal of Solid-State Circuits, vol. 42, S. 219-232, 2007.

[100] *Shibata, N.; et al.*: A 70nm 16Gb 16-level-cell NAND Flash Memory. Symposium on VLSI Circuits, 2007, S. 190-191.

[101] *Villa, C.; et al.*: A 65nm 1Gb 2b/Cell NOR Flash with 2.25MB/s Program Throughput and 400MB/s DDR interface. Solid-State Circuits Conference, 2007. ISSCC 2007. Digest of Technical Papers. IEEE International, 2007, S. 476-616.

[102] *Zeng, R.; et al.*: A 172mm2 32Gb MLC NAND flash memory in 34nm CMOS. Solid-State Circuits Conference - Digest of Technical Papers, 2009. ISSCC 2009. IEEE International, 2009, S. 236-237.

[103] *Marotta, G. G.; et al.*: A 3bit/cell 32Gb NAND flash memory at 34nm with 6MB/s program throughput and with dynamic 2b/cell blocks configuration mode for a

program throughput increase up to 13MB/s. Solid-State Circuits Conference Digest of Technical Papers (ISSCC), 2010 IEEE International, 2010, S. 444-445.

[104] *Goldman, M.; et al.*: 25nm 64Gb 130mm2 3bpc NAND Flash Memory. Memory Workshop (IMW), 2011 3rd IEEE International, 2011, S. 1-4.

[105] *Naso, G.; et al.*: A 128Gb 3b/cell NAND flash design using 20nm planar-cell technology. Solid-State Circuits Conference Digest of Technical Papers (ISSCC), 2013 IEEE International, 2013, S. 218-219.

[106] *Heittmann, A. und Noll, T. G.*: Monte Carlo simulation of multilevel switching in hybrid CMOS/memristive nanoelectronic circuits. Semiconductor Conference Dresden-Grenoble (ISCDG), 2012 International, 2012, S. 13-16.

[107] *Zhang, W.; et al.*: Influence of the electron mean free path on the resistivity of thin metal films. Microelectronic Engineering, vol. 76, S. 146-152, 2004.

[108] *Steinhoegl, W.; et al.*: Scaling laws for the resistivity increase of sub-100 nm interconnects. International Conference on Simulation of Semiconductor Processes and Devices, 2003, S. 27-30.

[109] *Steinhogl, W.; et al.*: Comprehensive study of the resistivity of copper wires with lateral dimensions of 100 nm and smaller. Journal of Applied Physics, vol. 97, S. 023706, 2005.

[110] *Zhang, Q. G. und et al.*: Size effects on the thermal conductivity of polycrystalline platinum nanofilms. Journal of Physics: Condensed Matter, vol. 18, S. 7937, 2006.

[111] *Caballero, J.; Kremer, G. und Moraga, L. A.*: Electrical resistivity of very thin single-crystal titanium films as a function of temperature. Thin Solid Films, vol. 117, S. 1-8, 1984.

[112] *Steinhögl, W.; et al.*: Tungsten interconnects in the nano-scale regime. Microelectronic Engineering, vol. 82, S. 266-272, 2005.

[113] *ITRS*: Interconnect. 2013.

[114] *ITRS*: Interconnect. 2012 Update.

[115] *Flocke, A. und Noll, T. G.*: Fundamental Analysis of Write-Operations in Resistive Crossbar Arrays. in Nanoelectronic Days Aachen, Germany, 2008.

[116] *Heittmann, A. und Noll, T. G.*: Limits of writing multivalued resistances in passive nanoelectronic crossbars used in neuromorphic circuits. in Proceedings of the great lakes symposium on VLSI Salt Lake City, Utah, USA: ACM, 2012.

[117] *Analog Devices*: MT-037: Op Amp Input Offset Voltage. Tutorial, 2008.

[118] *Flocke, A. und Noll, T. G.*: Fundamental Analysis of Resistive Nano-Crossbars for the Use in Hybrid Nano/CMOS-Memory. in 33rd European Solid-State Circuits Conference Munich, 2007, S. 328-331.

[119] *Flocke, A.*: A General Analysis-Method to determine Fundamental Limits and Requirements for Resistive Nano-Crossbars. in International Solid State Circuits Conference Student Forum San Francisco, 2008.

[120] *Yen-Huei, C.; et al.*: Compact Measurement Schemes for Bit-Line Swing, Sense Amplifier Offset Voltage, and Word-Line Pulse Width to Characterize Sensing Tolerance Margin in a 40 nm Fully Functional Embedded SRAM. Solid-State Circuits, IEEE Journal of, vol. 47, S. 969-980, 2012.